

УДК 004.31, 004.056.55, 003.26

А.О. МЕЛЬНИК, АЛЬ РАВАШДЕХ Д.Х., МОХАММАД АЛЬ ХАБАБСАХ

Національний університет «Львівська політехніка», Україна

ВИМОГИ ДО ПАМ'ЯТІ СПЕЦІАЛІЗОВАНИХ ПРОЦЕСОРІВ

Розглянуто та проведено порівняльний аналіз двох підходів до побудови спеціалізованих процесорів: на основі універсальних програмованих процесорів та на основі апаратно-орієнтованих процесорів. Наведено узагальнену структуру апаратно-орієнтованого процесора та описано його функції. Сформовано вимоги до пам'яті спеціалізованих апаратно-орієнтованих процесорів. Показано, що пам'ять спеціалізованих апаратно-орієнтованих процесорів повинна володіти паралельністю, забезпечувати одночасний доступ до даних з багатьох портів, а також приймати вхідні масиви даних одночасно з прочитанням раніше прийнятих масивів даних, виконувати операції реорганізації масивів і впорядкування даних в масивах, характеризуватися меншою потребою звернення за даними в режимах запису і прочитання, а також потребою звернення безпосередньо до її комірок.

Ключові слова: спеціалізований процесор, пам'ять спеціалізованого процесора, вимоги до пам'яті.

Вступ

Спеціалізовані процесори (СП) створюють для реалізації вузького числа заданих алгоритмів [1]. Вони займають значну частину ринку комп'ютерних засобів, тому питання дослідження принципів побудови СП постійно знаходиться в сфері уваги розробників комп'ютерів.

Особливо важливим це питання стало в зв'язку з формуванням нового типу комп'ютерних засобів - реконфігурованих прискорювачів, які використовуються для реалізації в них СП для виконання складних задач обробки даних з метою суттєвого підвищення продуктивності комп'ютерних систем [2]. При цьому здатність до реконфігурування відриває нові можливості досягнення високих технічних характеристик комп'ютерної системи, до складу якої входить РП. У зв'язку з цим виникає потреба розробки методів проектування та структурної організації СП, а також методів їх адаптивного синтезу з врахуванням вимог задачі та методів інтеграції в систему.

Одним з базових вузлів СП, який визначає його архітектурні особливості, є пам'ять. З розвитком комп'ютерів суттєві зміни відбулися і в будові пам'яті, значно покращилися її технічні характеристики.

Разом з тим, при виконанні ресурсномістких задач потрібно забезпечувати зберігання масивів даних, що надходять з багатьох каналів, одночасно з зчитуванням раніше прийнятих масивів даних для опрацювання в багатоблокових операційних пристроях СП, виконувати операції реорганізації та впорядкування даних в масивах, що для існуючих типів пам'яті є доволі складною, а часто і не вирі-

шуваною з прийнятними характеристиками задачею. Це зумовлено їх потенційними обмеженнями, які суттєво ускладнюють організацію роботи СП та приводять до сповільнення його роботи. Тому виникає потреба в створенні пам'яті з новими властивостями. В даній роботі розглядається базова структура спеціалізованого процесора та формуються вимоги до його пам'яті.

1. Підходи до побудови спеціалізованих процесорів

На сьогодні сформовано два основні підходи до побудови СП [3]. Перший ґрунтується на використанні універсальних програмованих процесорів, а врахування особливостей виконуваних задач реалізується шляхом спеціалізації їх програмного забезпечення. Другий підхід базується на орієнтації структури процесора на виконувані алгоритми апаратним способом. Такі процесори називають функціонально або апаратно-орієнтованими (АОП, в англомовній літературі - ASIC - Application-Specific Integration Circuit).

Основна перевага процесорів універсальної архітектури - гнучкість. Запис програм виконання заданого набору алгоритмів в пам'ять програм дозволяє створити спеціалізований процесор із заданими функціями. Такі процесори піддаються перепрограмуванню шляхом заміни вмісту цієї програм. При створенні відповідних трансляторів програмне забезпечення СП може бути написане мовами програмування високого рівня, що робить їх доступними для широкого кола користувачів. Разом з тим, існує ряд причин, через які використання програмованих

процесорів універсальної архітектури для побудови СП може бути недоцільним.

По-перше - це висока трудомісткість розробки, оскільки до складу СП, крім самого універсального процесора, необхідно включити засоби для реалізації інтерфейсних функцій, синхронізації, розширення пам'яті програм і пам'яті даних і т.д. Сам процес розробки вимагає створення необхідного програмного забезпечення, наявності або створення технологічних програмних засобів для відпрацювання програм, а також програмно-апаратних засобів для відлагодження апаратної та програмної частин СП.

По-друге, універсальна архітектура може бути занадто надлишковою в функціональному і структурному відношеннях для вирішення однієї конкретної задачі, що може привести до надлишкової споживаної потужності, збільшення ступеня інтеграції, кількості виводів корпусів та розмірів кристалів.

По-третє, універсальний процесор може не задовольнити вимог по продуктивності СП.

Зараз, коли досягнення мікроелектронної технології підтримуються потужними САПР, другий підхід, що передбачає створення апаратно-орієнтованих на виконувани алгоритми СП, є реальною альтернативою універсальним програмованим процесорам. Такий підхід забезпечує максимально можливу продуктивність при вирішенні заданої задачі на кристалі заданого об'єму, вимагає мінімальних витрат обладнання на побудову СП для розв'язку заданої задачі за рахунок відшукування компромісу між програмними та апаратними засобами, характеризується простішим процесом проектування в порівнянні з універсальним процесором. Останньому сприяє високий рівень сучасних мов опису апаратних засобів [4-6]. Тому процес проектування апаратно-орієнтованого процесора не є набагато складнішим навіть порівнюючи з розробкою спеціального програмного забезпечення для універсального процесора. Особливо ця перевага проявилась в даний час, коли сучасні САПР забезпечують повне відпрацювання моделей електронних компонент, включаючи їх роботу в складі СП, а також коли отримали широке розповсюдження технології повторного використання бібліотек раніше створених електронних компонент [7].

2. Структура апаратно-орієнтованого спеціалізованого процесора

Зазвичай СП повинні обробляти інтенсивні потоки даних в темпі їх поступлення, тобто в реальному масштабі часу. Причому, одночасно з проведенням приймання вхідних даних має здійснюватись опрацювання раніше прийнятого масиву даних та зчитування масиву попередньо опрацьованих даних.

У зв'язку з цим значне навантаження лягає на пам'ять СП. На рис.1 наведено укрупнену узагальнену структуру СП в складі пам'яті, арифметико-логічного пристрою та пристрою керування.

Арифметико-логічний пристрій СП виконує операції функціональних операторів виконуваних алгоритмів, для реалізації яких створюється СП. В основному арифметико-логічний пристрій є багатофункціональним. Однофункціональним він буде лише у випадку, коли СП виконує алгоритм, всі функціональні оператори якого однакові. Пристрій керування здійснює адресацію пам'яті, якщо така необхідна, задає коди операцій арифметико-логічного пристрою, організує цикли та здійснює загальну синхронізацію.

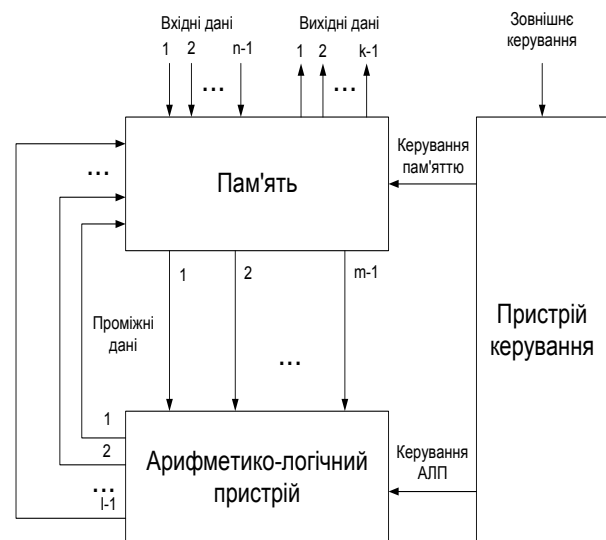


Рис.1. Структура спеціалізованого процесора

Як видно з рис.1, пам'ять СП приймає з n портів вхідні дані, видає на k портів вихідні дані, видає на m портів проміжні дані, які підлягають опрацюванню в арифметико-логічному пристрої, та запам'ятовує проміжні дані обчислень, які поступають з l портів арифметико-логічного пристрою.

3. Вимоги до пам'яті спеціалізованого процесора

Оскільки, як вказувалося вище, СП використовуються для виконання інтенсивних обчислень над масивами даних, стоїть потреба в створенні пам'яті з новими властивостями, якими не завжди володіють існуючі типи пам'яті. Розглянемо вимоги до пам'яті сучасного СП детальніше.

Паралельність. Сьогоднішні СП є паралельними. Вони вміщують велику кількість блоків оперативної пам'яті, до яких забезпечено доступ з багатьох каналів [8]. Тому, в першу чергу, пам'ять

СП має бути паралельною. Лише наявність паралельної пам'яті відкриває шлях до створення високопродуктивних СП.

Одночасний доступ. Алгоритми, які виконуються в сучасних СП характеризуються високою обчислювальною та логічною складністю, тобто вимагають виконання багатократних циклів та логічних переходів. Тому, разом з паралельністю, пам'ять СП повинна забезпечувати одночасний безконфліктний доступ до даних з багатьох каналів.

Реальний масштаб часу. Крім вищезазначеного, при виконанні інтенсивних обчислень над масивами даних в СП його пам'ять повинна забезпечувати приймання вхідних масивів даних одночасно з зчитуванням раніше прийнятих масивів. Ця ситуація є типовою при використанні СП у вбудованих комп'ютерних засобах. При цьому тут можна говорити про два випадки – одночасний запис та зчитування як масивів даних так і одиночних даних.

Реорганізація та впорядкування даних. Часто СП повинні виконувати операції реорганізації масивів та впорядкування даних в масивах. Прикладом алгоритмів, які ставлять такі вимоги до СП є алгоритми цифрової обробки сигналів [9]. Щоб не вводити додаткових апаратних та програмних засобів доцільно ці функції покласти на пам'ять СП.

Зменшення кількості звернень за даними. Для прискорення взаємодії пристроїв комп'ютера з пам'яттю та скорочення затрат обладнання на елементи доступу до даних, що особливо актуально для пам'яті великої ємності, з ростом якої затрати на елементи доступу зростають, а її швидкодія падає, стоїть також питання зменшення кількості звернень за даними.

Однократність звернень. Адресна організація пам'яті сучасних СП вимагає двократного звернення до пам'яті і при записуванні і при зчитуванні даного, що, крім збільшення часу пошуку даного, потребує зберігання інформації про місце знаходження даного. Необхідно виключення цю необхідність та забезпечити доступ до пам'яті лише з однократним зверненням. При адресній організації пам'яті недоцільно передбачати необхідність звернення до комірки пам'яті і при записуванні і при зчитуванні числа.

Виключення потреби звернень до комірок пам'яті. Робота з масивами даних на пам'яті з адресним доступом вимагає звернення до її комірок, оскільки потрібно зберігати інформацію про місце знаходження даного в пам'яті. Однак принципово такої потреби немає. Тому необхідно переглянути доцільність забезпечення доступу до кожної комірки з входу та виходу пам'яті або з об'єднаного входу/виходу пам'яті, що вимагає великих затрат на елементи доступу та сповільнює роботу пам'яті.

Особливо це питання є актуальним для пам'яті, яка задовольняє першому критерію, тобто багатоканальної паралельної пам'яті, коли необхідно забезпечувати одночасний доступ з кожного каналу до кожної комірки пам'яті, що є проблематичною задачею, особливо при великих ємностях пам'яті.

Висновки

В роботі розглянуто та проведено порівняльний аналіз двох підходів до побудови спеціалізованих процесорів: на основі універсальних програмованих процесорів та на основі апаратно-орієнтованих процесорів. Наведено узагальнену структуру СП. Сформовано вимоги до пам'яті СП, які можна згрупувати наступним чином:

- пам'ять повинна бути паралельною (багато-портовою),
- пам'ять повинна забезпечувати можливість одночасного безконфліктного доступу до даних з багатьох портів,
- пам'ять повинна забезпечувати одночасний запис даних, які поступають на її входи, та зчитування на виходи раніше записаних даних,
- пам'ять повинна забезпечувати можливість виконання операцій реорганізації масивів та впорядкування даних в масивах,
- пам'ять не повинна вимагати звернення як при записуванні даних, так і при їх зчитуванні,
- організація пам'яті не повинна передбачати необхідність звернення до комірки пам'яті і при записуванні і при зчитуванні числа,
- організація пам'яті не повинна передбачати потребу зберігання інформації про місце знаходження даного в пам'яті.

Література

1. Мельник А.О. Спеціалізовані комп'ютерні системи реального часу / А.О. Мельник. – Львів: НУ „Львівська політехніка”, 2002. – 60 с.
2. Gokhale M.B. Reconfigurable Computing: Accelerating Computation with Field-Programmable Gate Arrays / M.B. Gokhale, P.S. Graham. - Springer, 2005.
3. Мельник А.О. Сучасні ситуативно-методологічні аспекти створення спеціалізованих комп'ютерних систем. / А.О. Мельник, В.П. Тарасенко // Наукові вісті НТУУ „КПІ”. – К.: НТУ „КПІ”, 1997. – № 1. – С. 18-21.
4. IEEE 1076-1993, Standard VHDL Language Reference Manual. – New York, NY. – IEEE, 1993.
5. IEEE 1364-1995, Standard Verilog Hardware Description Language Reference Manual. - New York, NY. - IEEE, 1995.
6. Melnyk A. Automatic generation of ASICS / A. Melnyk, A. Salo // Proceedings of NASA/ESA Confer-

ence on Adaptive Hardware and Systems AHS-2007. - Edinburgh, UK. – 2007. – P. 311-317.

7. Мельник А.О. Технологія проектування ядер комп'ютерних пристроїв / А.О. Мельник, В.А. Мельник // Вісник Національного університету "Львівська політехніка", вип. Комп'ютерні системи та мережі. – 2002.

8. Мельник А.О. Програмовані процесори обробки сигналів. / А.О. Мельник. – Львів: Видавництво Національного університету "Львівська політехніка", 2000. – 65 с.

9. Рабинер Л. Теория и применение цифровой обработки сигналов. / Л. Рабинер, Б. Гоулд. – М.: Мир, 1978. – 848 с.

Надійшла в редакцію 23.01.2009

Рецензент: д-р техн. наук, ст. наук. співр. В.М. Опанасенко, Інститут кібернетики ім. В.М. Глушкова, Київ, Україна.

ТРЕБОВАНИЯ К ПАМЯТИ СПЕЦИАЛИЗИРОВАННЫХ ПРОЦЕССОРОВ

А.А. Мельник, Аль Равашдех Д.Х., Мохаммад Аль Хабабсах

Рассмотрено и проведено сравнительный анализ двух подходов к построению специализированных процессоров: на основе универсальных программных процессоров и на основе аппаратно-ориентированных процессоров. Приведено обобщенную структуру аппаратно-ориентированного процессора и описаны функции его узлов. Сформировано требования к памяти специализированных аппаратно-ориентированных процессоров. Показано, что память специализированных аппаратно-ориентированных процессоров должна обладать параллельностью, обеспечивать одновременный доступ к данным из многих портов, а также принимать входные массивы данных одновременно со считыванием ранее принятых массивов данных, выполнять операции реорганизации массивов и упорядочения данных в массивах, характеризоваться меньшей потребностью обращения за данными в режимах записи и считывания, а также потребностью обращения непосредственно к ее ячейкам.

Ключевые слова: специализированный процессор, память специализированного процессора, требования к памяти.

REQUIREMENTS TO MEMORY OF SPECIALIZED PROCESSORS

A.O. Melnyk, D. Al Ravashdech, M. Al Hababsach

Comparative analysis of two approaches to specialized processors building is considered and carried out by use of using programmable processors and ASICs. Generalized ASIC's structure is applied and functions of their units are described. Requirements to ASIC's memory is formed. It is shown that ASIC's memory has to be parallel, multiport, to allow reading and writing data arrays simultaneously, to perform array reordering and data in array sorting, to require less number of data reading and writing and does not require accessing to its cells.

Key words: specialized processor, memory of specialized processor, requirements to memory.

Мельник Анатолій Олексійович – д-р техн. наук, проф., зав. кафедри ЕОМ Національного університету "Львівська політехніка", e-mail: aomelnyk@polynet.lviv.ua.

Аль Равашдех Джавад – аспірант кафедри ЕОМ Національного університету "Львівська політехніка", e-mail: moh.9990@hotmail.com.

Мохаммад Аль Хабабсах - аспірант кафедри ЕОМ Національного університету "Львівська політехніка", e-mail: djhr81@yahoo.com.