

МІРОШНИК М. А., д. т. н., професор,  
КЛИМЕНКО Л. А., к. т. н., доцент  
(Український державний університет залізничного транспорту)

## Методи автоматизованого комп'ютерного проектування цифрового пристрою локального управління

*Подано метод автоматизованого комп'ютерного проектування цифрового пристрою локального управління (регулювання). На основі спрощеного алгоритму функціонування системи, поданого граф-схемою алгоритму (ГСА), складається автоматна модель у вигляді графа переходів кінцевого автомата Мілі. Граф переходів подано мовою опису апаратури VHDL в формі двопроцесорного автоматного шаблону. За графом переходів будується алгоритм діагностування пристрою управління за стратегією обходу всіх дуг графа, що гарантує його повноту. На підставі алгоритму діагностування будується VHDL-модель апаратного пристрою діагностування. Верифікація моделі розробленого пристрою діагностування виконується з використанням системи моделювання Active-HDL. Синтез пристрою управління і пристрою діагностування виконується за допомогою САПР XILINX ISE.*

**Ключові слова:** діагностичні експерименти, керуючий автомат, граф переходів, синхронізуюча послідовність, САПР, Active-HDL, XILINX ISE.

### Постановка проблеми в загальному вигляді та її зв'язок із важливими науковими чи практичними завданнями

Системи автоматичного регулювання (САР) призначені для підтримки постійної або зміни за заданим законом деякої керованої величини. Системи автоматичного керування (САК) здійснюють сукупний вплив на об'єкт, обраний з безлічі можливих впливів, спрямованих на досягнення певного критерію керування. У загальному випадку, САР і САК можуть будуватися як на основі локальних засобів автоматичного регулювання, так і з застосуванням цифрових систем автоматичного керування. Такі локальні системи, як правило, реалізуються на інтегральних схемах, виготовлених на замовлення, або мікроконтролерах.

Важливим завданням при побудові САК є забезпечення надійності їх функціонування, що неможливо без використання автоматичних систем технічного діагностування. При проектуванні сучасних систем технічного діагностування широко використовуються комп'ютерні технології автоматизованого проектування з застосуванням мов опису апаратури і сучасної технологічної бази. Даний підхід дозволить реалізувати систему діагностування віддаленого пункту управління будь-якої енергетичної системи без участі людини і без відключення основної системи управління на тривалий час. Виходячи з огляду публікацій з питання побудови вбудованих

систем діагностування [1-3] можна зробити висновок, що питання побудови апаратних систем діагностування в локальних системах автоматичного управління виробничими процесами на сучасній технологічній базі потребують подальших досліджень.

Зараз досить поширені віддалені пункти управління, які працюють без або з мінімальною участю людини, а також без використання персональних комп'ютерів. При цьому пристрої управління реалізуються на технологічній базі МК (мікроконтролер), ASIC (application-specific integrated circuit, (інтегральна схема спеціального призначення)) або ПЛІС (програмована логічна інтегральна схема). Незалежно від способу технічної реалізації зазначені системи реалізують оригінальний алгоритм управління, описаний відповідною граф-схемою. При цьому виникає проблема діагностики правильного функціонування керуючого пристрою без використання показників реальних датчиків, тому що їх включення в режим діагностування може порушити процес функціонування критичних систем електроенергетики та газопостачання. Процес діагностування керуючого пристрою має йти в автономному режимі при відключенні систем управління на досить короткий час. Тому актуальною є задача розробки автоматичних апаратних засобів діагностування, які працюють в автономному режимі без участі людини і гарантують задану повноту діагностування.

**Наукова новизна роботи** полягає в подальшому розвитку методів автоматизованого комп'ютерного проектування цифрового пристрою локального управління.

**Аналіз останніх досліджень і публікацій, в яких започатковано розв'язання даної проблеми і на які спирається автор**

Одним з важливих аспектів підвищення ефективності та надійності систем є автоматизація їх технологічних процесів і процесів управління. В [1] розглянуті питання автоматизації об'єктів, відображені питання теорії систем управління і правила побудови систем автоматизації. Складовою частиною сучасних систем автоматичного управління є блоки цифрового управління, які реалізують задані алгоритми управління, подані, як правило, у вигляді граф-схем алгоритмів (ГСА). Зазначені блоки управління реалізуються на технологічній базі мікроконтролерних систем, в замовних великих інтегральних схемах (БІС) або програмованих логічних інтегральних схемах (ПЛІС).

У роботах [2-4] запропоновані методи проектування пристроїв цифрового управління на основі кінцевих автоматів, поданих у вигляді ГСА. В [2] запропоновано методи логічного синтезу і схемної реалізації автоматів Мілі і Мура на основі ПЛІС або БІС ASIC. В [3] розглянуто методи логічного синтезу і оптимізації композиційних мікропрограмних пристроїв керування, описаних лінійними ДСА, методи оптимального кодування станів автоматів по ДСА з урахуванням конкретної архітектури ПЛІС та питання реалізації кінцевих керуючих автоматів Мура на основі ПЛІС FPGA з урахуванням оптимізації кількості логічних осередків LUT (look-up table). В [4] показано застосування цифрових САУ в управлінні рухомим об'єктом з використанням інтернет-технологій і хмарних сервісів, а в [5] розглянуто застосування методів технічної діагностики і неруйнівного контролю в теплогазопостачанні на основі аналізу електричних, газодинамічних та теплових показників. Важливою характеристикою надійної роботи цифрових САУ є діагностування самого алгоритму управління на логічному рівні. Створення діагностичної інфраструктури локальних цифрових САУ, побудованих за технологією систем-на-кристалі (SoC, System on Chsp), подано в [6], розглянуто питання побудови діагностичної інфраструктури розподілених систем обробки інформації та управління на основі ПЛІС. Питання автоматизації проведення діагностичних експериментів (ДЕ) над моделями кінцевих автоматів мовами опису апаратури (HDL, Hardware Description Language) розглянуто в [7]. Розглянуто процедури організації ДЕ в системі верифікації САПР цифрових пристроїв (ЦУ). Питання автоматизації проведення ДЕ

над HDL-моделями кінцевих автоматів у формі автоматного шаблону розглянуто в [8]. Розглянуто процедури організації ДЕ в системах автоматизації проектування (САПР) і верифікації на основі ПЛІС. Важливим розділом в проектуванні і діагностуванні цифрових систем є тестопридатності проектування (DFT, Design For Test).

**Виділення невирішених раніше частин загальної проблеми, яким присвячується означена стаття**

Виходячи з огляду публікацій, можна зробити висновок, що питання побудови апаратних систем діагностування в локальних системах автоматичного управління на сучасній технологічній базі потребують подальших досліджень. Досить поширені віддалені території управління, які працюють без або з мінімальною участю людини, а також без використання персональних комп'ютерів. При цьому пристрої управління реалізуються на технологічній базі мікроконтролерів, ASIC або ПЛІС. Незалежно від способу технічної реалізації зазначені системи реалізують оригінальний алгоритм управління, описаний відповідно граф-схемою. При цьому виникає проблема діагностики правильного функціонування саме пристроїв управління без використання показань реальних датчиків, тому що їх включення в режим діагностування може порушити процес функціонування критичних систем електроенергетики та газопостачання. Процес діагностування пристрою управління повинен йти в автономному режимі при відключенні основних систем управління на досить короткий час. Тому **актуальною є задача розробки автоматичних апаратних засобів діагностування**, які працюють в автономному режимі без участі людини і гарантують задану повноту діагностування.

**Формулювання цілей статті (постановка завдання)**

Метою даної роботи є розробка автоматизованої моделі апаратної системи діагностування пристроїв управління, подання цієї моделі мовами опису апаратури та їх реалізація на технологічній платформі ПЛІС.

**Виклад основного матеріалу дослідження з повним обґрунтуванням отриманих наукових результатів**

**1 Стратегія діагностування керуючого автомата**

ДЕ над HDL-моделлю кінцевого автомата полягає в подачі на неї вхідних впливів, відповідно до обраної стратегії обходу змістовного графа переходів, отриманні вихідних реакцій на Waveform і порівнянні отриманих реакцій з еталоном. На підставі цього робиться висновок про відповідність HDL-моделі специфікації. ДЕ проводиться з використанням системи верифікації HDL-моделей (TestBench) в середовищі проектування Active-HDL. При проведенні

ДЕ в простих HDL-моделях КА подача вхідних впливів і порівняння отриманих реакцій з еталонами не являє особливих труднощів, навіть в режимі візуального порівняння з Waveform, так як тестові дані подаються безпосередньо на входи автомата, а реакції знімаються з його виходів.

На підставі стратегії обходу всіх дуг графа КА (рис. 1) будується алгоритм діагностування з гарантованою повнотою щодо одиночних помилок переходів (наприклад, перехід a1 – a2 замість a1 – a3), поданий на рис. 1 у вигляді бінарного дерева рішень [5].

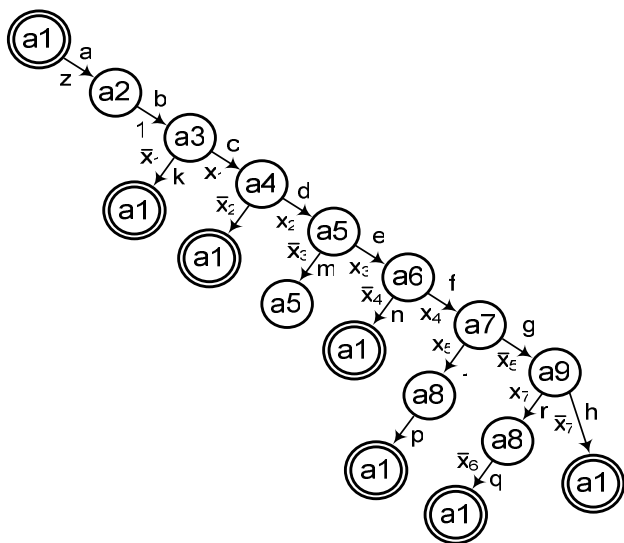


Рис. 1. Дерево рішень для графа переходів КА

По дереву рішень будуються варіанти обходу дуг графа. При цьому слід враховувати, що проводиться так званий «неруйнівний ДЕ», коли обхід дуг графа починається з початкової вершини і в ній же закінчується. Варіанти обходу графа переходів КА подано на рис. 2.

- a1 – a2 – a3 – a1;
- a1 – a2 – a3 – a4 – a1;
- a1 – a2 – a3 – a4 – a5 – a6 – a1;
- a1 – a2 – a3 – a4 – a5 – a6 – a7 – a8 – a1;
- a1 – a2 – a3 – a4 – a5 – a6 – a7 – a9 – a1;
- a1 – a2 – a3 – a4 – a5 – a6 – a7 – a9 – a8 – a1.

Рис. 2. Варіанти обходу графа переходів КА

Варіанти обходу графа переходів КА заносяться в енергонезалежну пам'ять і використовуються при проведенні ДЕ з використанням апаратного пристрою діагностування.

**2 Структура та алгоритм пристрою діагностування**

При діагностуванні керуючого пристрою (КП), що

працює з механічними, електричними, термодинамічними датчиками, виникає проблема реалізації вхідних значень електричної напруги, тиску, температури. Виходячи з цього пропонується імітувати вихідні значення відповідних датчиків в двійковому алфавіті {0, 1} (1 – параметр знаходиться в заданому допустимому інтервалі, 0 – параметр вийшов за межі допустимих значень).

Таким чином, пропонується апаратна реалізація пристрою діагностування (ПД), яке забезпечує виконання всіх переходів по графу керуючого автомата (КА), тобто фактично реалізує його пряму структурну таблицю. Структурну схему об'єкта керування з пристроєм діагностування подано на рис. 3, де КП – керуючий пристрій; ОК – об'єкт керування; ПД – пристрій діагностування; РгД – реєстр даних, куди заноситься черговий варіант обходу графа; Y – керуючі сигнали; XX – сповіщувальні сигнали об'єкта керування (в нашому випадку логічно оброблені показники датчиків); X – сповіщувальні сигнали для керуючого пристрою; УХ – «імітація» сповіщувальних сигналів пристроєм діагностування; ТМ (test mode) – режим роботи приладу (ТМ=0 – робота в режимі керування, ТМ= 1 – робота в режимі діагностування).

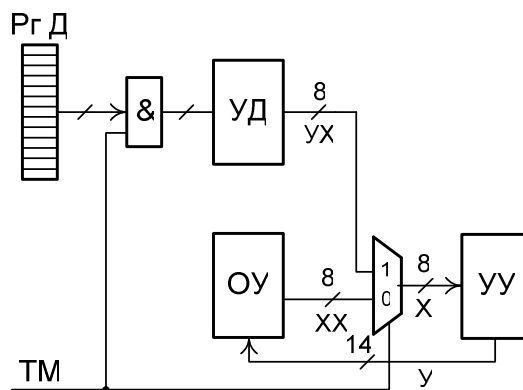


Рис. 3. Апаратний пристрій діагностування

Суть проведення діагностичного експерименту з використанням ПД полягає в наступному. При підготовці ДЕ будуються шляхи обходу графа переходів КА. При ТМ = 1 на вхід ПД надходить послідовність станів автомата (рис. 2), переходи в які необхідно перевірити (порядок опитування відповідних датчиків, який позначається при подачі в КП масивом X), і на виході ПД буде формуватися послідовність сповіщувальних сигналів УХ, які «імітують» роботу об'єкта керування (ОК). Сигнали УХ через мультиплексор надходять на КП (в форматі сповіщувальних сигналів X, що надходять з об'єкта управління) та ініціюють його роботу. Керуючий пристрій, у свою чергу, формує вихідні сигнали Y, які надходять на ОК. Вихідні сигнали Y або порівнюються

з еталонами (якщо такі є) в режимі відключених датчиків, або, відповідним чином, відображаються на панелі індикації. Якщо послідовність  $Y$  збігається з еталоном або індикація відображається правильно, то КП працює коректно.

Розглянемо реалізацію алгоритму діагностування. У ньому реалізується модифікована пряма структурна таблиця КА, яку подано на рис. 4.

state	nextstate	X	УХ(0-7)
a1	a2	Z=1	10000000
a2	a3	1	00000000
a3	a4	X1=1	01000000
	a1	X1=0	00000000
a4	a5	X2=1	00100000
	a1	X2=0	00000000
a5	a6	X3=1	00010000
	a5	X3=0	00000000
a6	a7	X4=1	00001000
	a1	X4=0	00000000
a7	a8	X5=1	00000100
	a9	X5=0	00000000
a8	a1	X6=0	00000000
	a1	X6=1	00000010
a9	a8	X7=1	00000001
	a1	X7=0	00000000

Рис. 4. Реалізація алгоритму діагностування

Схемна реалізація КП може здійснюватися кількома способами, в залежності від способу кодування вхідної послідовності станів автомата при обході графа переходів.

1. Бітове кодування алгоритму діагностування.

За варіантом 1, послідовність станів автомата, відповідна черговому варіанту обходу графа переходів КП, кодується бітовим масивом, кожна ланка якого відповідає стану. Якщо біт стану дорівнює 1, то перехід відбувається до наступного стану, позначеного 1. Перехід між станами описаний у вигляді звичайного двопроектного шаблону. Наприклад, якщо  $D(2) = 1$  ( $D(2)$  відповідає стану A2, то наступним станом і буде A2. Нуль в ланці масиву відповідає поверненню в початковий стан.

2. Алгоритм діагностування за кодами станів автомата.

За варіантом 2, опис КП приймає на вхід масив чотирирозрядних чисел, кожне з яких є описом стану (наприклад «0001» відповідає стану A1 і тощо). Як тільки виявлено вектор подальшого стану, який дорівнює початковому («0001»), то послідовність вважається завершеною і відбувається повернення в початковий стан. Якщо виявлена послідовність не є кінцевою ланкою масиву, то наступні ігноруються. Перехід між станами аналогічний першому варіанту.

3. Алгоритм діагностування з використанням регістру зсуву.

Варіантом 3 є КП, що приймає на вхід масив чотирирозрядних чисел, кожне з яких є описом стану. Перший процес відповідає за копіювання вхідного масиву в проміжний і присвоєння початкових значень сигналам поточного (вихідного – A1) і подальшого станів з вхідного масиву (для того щоб виключити подвійне присвоєння одних і тих же значень). Після присвоєння сигналам початкових значень з переднім фронтом синхросигналу відбувається зсув вліво на один елемент масиву та присвоєння одиниці для уникнення переходів, які не відповідають послідовності. Якщо наступний стан рівний вихідному (початковому – A1), то послідовність вважається завершеною.

Апаратні витрати по синтезу різних варіантів моделей ПД засобами САПР XILINX ISE в ПЛІС Spartan 3E наведені в таблиці 1.

Таблиця 1

#### Результати синтезу ПД (Device utilization summary)

Selected Device :	Варіант 1	Варіант 2	Варіант 3
3s500efg320-5			
Number of Slices	13 out of 4656	27 out of 4656	23 out of 4656
Number of Slice Flip Flops	16 out of 9312	16 out of 9312	35 out of 9312
Number of 4 input LUTs:	15 out of 9312	21 out of 9312	17 out of 9312
Number of IOs	20	50	10
Number of bonded IOBs:	17 out of 232	39 out of 232	10
IOB Flip Flops:	7	28	10
Number of GCLKs	1	1	1

Аналіз результатів синтезу різних варіантів схемних реалізацій пристрою діагностування показав таке:

1. Апаратні витрати на реалізацію ПД за першим варіантом малі, але при такому способі кодування послідовності станів автомата виникають проблеми, якщо граф переходів є мультиграфом, тобто між парою вершин є більше однієї дуги, переходи за якими визначаються різними сповіщувальними сигналами (для розглянутого автомата це пара станів a8 – a1).

2. В схемній реалізації ПД за третім варіантом є приблизно в 2 рази більше тригерів (Slice Flip Flops), ніж в інших варіантах реалізації. Це обумовлено тим, що в цьому варіанті вхідний масив  $s\_Test\_sequence$  копіюється в регістр DD, що фактично імітує роботу з зовнішньою енергонезалежною пам'яттю.

3. З точки зору масштабованості ПД щодо числа станів автомата, третій варіант схемної реалізації є кращим, тому що зі збільшенням довжини

послідовності для обходу графа автомата апаратні витрати в цьому варіанті зростають в незначній кількості, чого не можна сказати про другий варіант.

4. Апаратні витрати на УД при першій-ліпшій нагоді схемної реалізації можна порівняти з апаратними витратами на КП (табл.2), що підтверджує правильність обраної методики побудови апаратного пристрою діагностування.

### 3 Загальна модель керуючого пристрою і вбудованого пристрою діагностування

З'єднання керуючого пристрою і пристрою діагностування є певна система управління і

діагностування пристрою або навіть окремої системи. КП може працювати окремо від ПД, займаючись контролем роботи системи або пристрою, у вигляді подачі вихідних сигналів, що ініціюють виконання операцій. Використання повної системи управління і діагностування є тестовим режимом перевірки поведінки пристрою або системи.

У лістингу 1 подано фрагмент HDL-коду, що описує дану систему. Це структурна модель, яка складається з двох компонентів. Компонент КП пов'язаний з компонентом ПД регістром X. Це вихідний масив ПД і вхідний масив КП для генерації значень перевірки умов.

Лістинг 1 – Опис структурної моделі КП та ПД

```

.....
entity Workstation is
  port(
    clk,reset : in STD_LOGIC;
    Y:out STD_LOGIC_VECTOR(1 to 14)
  );
end Workstation;
architecture Workstation of Workstation is
  component GAS_FSM is
    port(
      clk: in STD_LOGIC;
      reset: in STD_LOGIC;
      X: in STD_LOGIC_VECTOR (0 to 7);
      Y: out STD_LOGIC_VECTOR (1 to 14)
    );
  end component GAS_FSM;
  component GAS_Diagnostic_Device is
    port(
      clk: in STD_LOGIC;
      reset: in STD_LOGIC;
      Yx: out STD_LOGIC_VECTOR (0 to 7)
    );
  end component GAS_Diagnostic_Device;
  signal Yx:STD_LOGIC_VECTOR(0 to 7);
begin
  UUT0:GAS_Diagnostic_Device
    port map(clk=>clk,reset=>reset,Yx=>Yx);
  UUT2:GAS_FSM
    port map(clk=>clk,reset=>reset,X=>Yx,Y=>Y);
end Workstation;

```

Побудовані VHDL-моделі керуючого і діагностичного автоматів повинні бути верифіковані інструментальними засобами системи моделювання Active-HDL. Результати верифікації аналізуються за діаграмою часу (waveform), на якій візуально відображається закон функціонування зазначених автоматів. На рис. 5 подано результат моделювання роботи ПД з реалізації варіанта обходу графа a1 – a2 – a3 – a4 – a5 – a6 – a1. Результат порівняння роботи КП і ПД подано на рис. 6, а на рис. 7 подано повну

Waveform з реалізацією алгоритму діагностування (послідовність A1-A2-A3-A4-A5-A6-A1), що підтверджує їх повну ідентичність.

Signal name	Value	Time (ns)							
State	Сигналы УД	6	U	1	2	3	4	5	6
NextState		1	U	2	3	4	5	6	1
Yx	Выход УД и вход УУ	00	00	80	00	40	20	10	00
X		00	00	80	00	40	20	10	00
Y	Результат	0010		2000	1000	0800	0400	0200	0010
State	Сигналы УУ	6	U	1	2	3	4	5	6
NextState		1	U	2	3	4	5	6	1

Рис. 5. Детальний опис сигналів структурної моделі

Signal name	Value	Time (ns)							
State		6	U	1	2	3	4	5	6
NextState		1	U	2	3	4	5	6	1
Yx		00	00	80	00	40	20	10	00
Yx[0]		0	[Timing diagram]						
Yx[1]		0	[Timing diagram]						
Yx[2]		0	[Timing diagram]						
Yx[3]		0	[Timing diagram]						
X		00	00	80	00	40	20	10	00
X[0]		0	[Timing diagram]						
X[1]		0	[Timing diagram]						
X[2]		0	[Timing diagram]						
X[3]		0	[Timing diagram]						
X[i]		U	[Timing diagram]						
Y		0010		2000	1000	0800	0400	0200	0010
State		6	U	1	2	3	4	5	6

Рис. 6. Порівняння виходу ПД та входу КП

Signal name	Value	Time (ns)							
X		00	80	00	40	20	10	00	80
X[0]		0	[Timing diagram]						
X[1]		0	[Timing diagram]						
X[2]		0	[Timing diagram]						
X[3]		0	[Timing diagram]						
X[i]		0	[Timing diagram]						
Y		1000		1000		0010			
Y[1]		0	[Timing diagram]						
Y[2]		1	[Timing diagram]						
Y[3]		0	[Timing diagram]						
Y[4]		0	[Timing diagram]						
Y[5]		0	[Timing diagram]						
Y[10]		0	[Timing diagram]						

Рис. 7. Результат роботи пристроїв керування та діагностування

Загальні апаратні витрати по синтезу моделі КП і ПД засобами САПР XILINX ISE в ПЛІС Spartan 3E наведено в табл. 2.

Таблиця 2

## Результати синтезу по моделі КП і ПД

Selected Device : 3s500efg320-5	Варіант 1
Number of Slices	34 out of 4656
Number of Slice Flip Flops	44 out of 9312
Number of 4 input LUTs:	38 out of 9312
Number of IOs	16
Number of bonded IOBs:	17 out of 232
Number used as Shift registers: 1	1
Number of GCLKs	1

**Висновки даного дослідження і перспективи подальшого розвитку у даному напрямку**

У роботі подано метод автоматизованого комп'ютерного проектування цифрового пристрою локального управління. На основі спрощеного алгоритму функціонування, поданого ГСА, складається автоматна модель у вигляді графа переходів кінцевого автомата Мілі. Граф переходів подано мовою опису апаратури VHDL у формі двопроецесного автоматного шаблону. За графом переходів будується алгоритм діагностування пристрою управління за стратегією обходу всіх дуг графа, що гарантує його повноту.

**Результати.** На підставі алгоритму діагностування будується VHDL-модель апаратного пристрою діагностування. Верифікація моделі розробленого пристрою діагностування виконується з використанням системи моделювання Active-HDL. Синтез пристрою управління і пристрою діагностування виконується за допомогою САПР XILINX ISE. Результати синтезу показали, що апаратні витрати на пристрій управління і діагностування можна порівняти.

**Висновки.** Для зниження додаткових витрат апаратури на пристрій діагностування при автоматизованому проектуванні цифрових систем управління слід застосовувати методи тестопридатного проектування та вбудованого діагностування.

**Практична цінність отриманих результатів** полягає в аналізі схемної реалізації (синтезу) HDL-моделей пристрою керування (керуючого автомата – КА) і апаратних засобів діагностування (діагностичного автомата – пристрій діагностування – ПД), дозволяє оцінити величину додаткових витрат апаратури за допомогою критерію Квайна. Аналіз додаткових витрат апаратури показав, що їх можна порівняти з апаратними витратами на сам пристрій управління. З одного боку, це збільшує апаратні витрати на цифрову систему керування в цілому, але, з іншого боку, при реалізації системи керування на ПЛІС, на кристалі, як правило, присутня незадіяна програмована логіка, яка може використовуватися під апаратуру діагностування.

## Список літератури

1. Synchronizing Sequences For Verification Of Finite State Machines [Text] / M. A. Miroshnik, A. S. Shkil, A. S. Grebenyuk, E. N. Kulak, etc. // 9th IEEE International Conference on Dependable Systems, Services and Technologies (DESSERT'2018) May 24 – 27. – 2018/5. – P. 226-230.

2. Проведення діагностичних експериментів в керуючих автоматах з використанням синхронізуючих послідовностей [Текст] / А. С. Шкіль, М. А. Мірошник, Ю. В. Пахомов, Д. Г. Караман // Радіотехніка та інформатика: наук.-техн. журнал. – 2018. – № 3. – С. 43-52.

3. Design automation of easy-tested digital finite state machines [Text] / M. A. Miroshnyk, A. S. Shkil, E. N. Kulak, etc. // Radio Electronics, Computer Science, Control: Zaporizhzhia National Technical University. – 2018. – № 2. – P. 117-124.

4. Barcalov, A. Logic Synthesis for Finite State Machines Based on Linear Chains of States [Text] / A. Barkalov, L. Titarenko, J. Bieganski. – Berlin: Springer, 2017. – 225 p.

5. Lorenzo Clemente, Wojciech Czerwiński, Sławomir Lasota, Charles Paperman. Regular Separability of Parikh Automata, June 20, 2017.

6. Solov'ev, V. V. Minimization of mealy finite-state machines by using the values of the output variables for state assignment [Text] / [Journal of Computer and Systems Sciences International](#). – January 2017. – Vol. 56, Iss. 1. – P. 96–104.

7. Miroshnyk, M. A. Model of automated hardware diagnostics of remote energy systems management points [Text] / M. A. Miroshnyk, Y. V. Pakhomov // Світлотехніка та електроенергетика: міжнар. наук.-техн. журнал. – 2017. – №3. – С. 3–9.

8. Solov'ev, V. V. Minimization of power consumption of finite-state machines by splitting their internal states [Text] / T. N. Grzes, V. V. Solov'ev // [Journal of Computer and Systems Sciences International](#). – 2015. – Vol. 54, No. 3. – P. 367–374.

**Мірошник М. А., Клименко Л. А. Методы автоматизированного компьютерного проектирования цифрового устройства локального управления.**

**Аннотация.** Представлен метод автоматизированного компьютерного проектирования цифрового устройства локального управления (регулирования). На основе упрощенного алгоритма функционирования системы, представленного ГСА, складывается автоматная модель в виде графа переходов конечного автомата Мили. Граф переходов представлен на языке описания аппаратуры VHDL в форме двопроецесного автоматного шаблона. По графу переходов строится алгоритм диагностики устройства управления по

стратегии обхода всех дуг графа, что гарантирует его полноту. На основании алгоритма диагностирования строится VHDL-модель аппаратного устройства диагностирования. Верификация модели разработанного устройства диагностирования выполняется с использованием системы моделирования Active-HDL. Синтез устройства управления и устройства диагностирования выполняется с помощью САПР XILINX ISE.

**Ключевые слова:** диагностические эксперименты, управляющий автомат, граф переходов, синхронизирующая последовательность, САПР, Active-HDL, XILINX ISE.

**Miroshnyk M. A., Klimentko L. A. Methods of computer-aided design of a digital local control device.**

**Abstract.** The work is devoted to the issues of improving the reliability of logical control systems in supply systems. The presented method of computer-aided computer design of a digital device for local control (regulation). Based on a simplified algorithm for the functioning of the system, represented by GSA, an automaton model in the form of the transition graph of the Mile finite automaton consists. The transition graph is presented in the VHDL hardware description language in the form of a dual-process automaton pattern. According to the transition graph, an algorithm for diagnosing the control device is constructed according to the strategy of bypassing all the arcs of the graph, which guarantees its completeness. Based on the diagnostic algorithm, the VHDL model of the hardware diagnostic device is built. To diagnose the control finite state machine, it was proposed to conduct a “non-destructive” diagnostic experiment on traversing all vertices (arcs) of state diagram using synchronization sequences. The verification of the model of the diagnostics device developed is performed using the Active-HDL simulation system. Synthesis of control device and device diagnostics is performed using.

To reduce the additional hardware costs for a device diagnosing in computer-aided design of digital control systems, methods of test-based design and built-in diagnostics should be used. The scientific novelty of the work consists in the further development of computer-aided computer-aided design of a digital local control device. The practical value of the results is in analyzing the circuit implementation (synthesis) of HDL models of the control device (control machine) and diagnostic hardware (diagnostic machine - the diagnostic device allows you to estimate the amount of additional equipment costs using Quine's criterion and analyzing the additional equipment costs and showed that they can be compared to

the hardware costs of the control device itself, on the one hand, this increases the hardware costs of the digital system Thread management in general, but on the other hand, the implementation of management systems on an FPGA, SoC, as a rule, there is an untapped programmable logic, which can be used by diagnostic equipment.

**Keywords:** diagnostic experiments, control machine, transition graph sync sequence, CAD, Active-HDL, XILINX ISE.

Надійшла 24.12.2018 р.

*Мірошник Марина Анатоліївна, доктор технічних наук, професор кафедри Спеціалізованих комп'ютерних систем, Український державний університет залізничного транспорту, Харків, Україна. E-mail: [miroshnyk@kart.edu.ua](mailto:miroshnyk@kart.edu.ua) ORCID ID 0000-0002-2231-2529*

*Клименко Любов Анатоліївна, кандидат технічних наук, доцент кафедри СКС, Український державний університет залізничного транспорту, Харків, Україна. E-mail: [lyubasha@email.ua](mailto:lyubasha@email.ua) ORCID ID <http://orcid.org/0000-0002-8252-7425>*

*Miroshnyk Maryna Anatolijvna., doctor of technical science, professor of the Department of Computer Systems Ukrainian State University of Railway Transport, Kharkiv, Ukraine. E-mail: [miroshnyk@kart.edu.ua](mailto:miroshnyk@kart.edu.ua) ORCID ID <http://orcid.org/0000-0002-2231-2529>*

*Liybov Klymenko, Doctor of Philosophy, associate professor department of specialized computer systems, Ukrainian State University of Railway Transport, Kharkiv, Ukraine. E-mail: [lyubasha@email.ua](mailto:lyubasha@email.ua). ORCID ID <http://orcid.org/0000-0002-8252-7425>*