

УДК 621.391

В.І. Тіхонов

ТЕНЗОРНА МОДЕЛЬ БУФЕРИЗАЦІЇ ПОРТІВ ЦИФРОВОГО КОМУТАТОРА

The objective of the paper is to develop the tensor model of buffer storage allocation for the input-output ports of digital network switch. To this end the method of segregated lists applied where each external physical port of the switch comprises internal transit buffers for all other external ports. Through experiments performed, we introduce the notion of zero port for the switch that connects external ports with the switch itself as the object of addressing object. The buffering matrix and the quaternion of an arbitrary couple of buffers is provided for the switch ports. The reduced port buffering matrix is obtained for the even size case of the one-direction interacting input and output buffers. The reduced matrix decomposes in symmetric and anti-symmetric buffering matrix parties. The symmetric buffering matrix is mapped onto the real metric buffering tensor. The anti-symmetric buffering matrix is mapped on two tensors: the real curvature tensor of buffering and complex rotor tensor of buffering. We conclude that it is feasible to use dynamic storage allocation in network switches based on the buffering tensor model.

Вступ

Забезпечення високих стандартів якості сервісу в сучасних і майбутніх інфокомунікаційних мережах передбачає впровадження широкосмугових систем доступу, а також створення транспортної системи, в якій реалізується швидка і надійна передача цифрових потоків різних типів [1]. Застосування волоконно-оптичних ліній зв'язку є підґрунтям значного підвищення швидкості обміну по телекомунікаційних мережах, проте якість транспорту даних також обумовлена швидкістю дії і розміром буферної пам'яті мережевих комутаторів. Буферизація транзитного трафіка в комутаторах дає можливість певною мірою компенсувати різкі коливання цифрових потоків і зменшити ймовірність відмов обслуговування в моменти пікових навантажень.

Розмір буферної пам'яті мережевих комутаторів залежить від рівня технології, вибраного співвідношення "ціна/якість" і деяких інших чинників. Якщо загальний ресурс пам'яті комутатора є фіксованим, то постає завдання ефективного використання доступного об'єму пам'яті. Поточне навантаження буферів різних портів мережевого комутатора може коливатися в широкому діапазоні. Механізми керування буферами є одними з основних механізмів керування трафіком. У зв'язку з цим актуальною проблемою в телекомунікаціях є розроблення стратегій, моделей і алгоритмів для динамічного розподілу буферної пам'яті мережевого комутатора між усіма портами. В англійській літературі ця проблема відома як Dynamic Storage Allocation (DSA) [2].

Досить поширеними алгоритмами DSA є Doug Lea malloc [3], BGET [4], що використо-

вують такі стратегії, як "first-fit", "best-fit", "address ordered first fit" тощо. Але в застосуваннях реального часу ці алгоритми мають певні обмеження [5]. Алгоритми "half-fit" [6], RTEMS (Real-Time Executive for Multiprocessor Systems) [7] і TLSF [8] орієнтовані на застосування в реальному часі. Алгоритм "half-fit" оперує розділеними (segregated) списками, складність яких оцінюється як ступінь двійки. Програмний алгоритм TLSF має "лімітований гірший" варіант розв'язання задачі DSA і використовується у застосуваннях, чутливих до затримок часу. Однак більшість механізмів керування трафіком не стандартизовані і є інтелектуальною власністю фірми-виробника комутаційного обладнання [9].

Проблема керування й оптимального розподілу ресурсів також досліджується в рамках теорії масового обслуговування [10], штучних нейронних мереж [11], тензорної методології аналізу і синтезу систем [12–14]. Тензорні методи дають змогу комплексно контролювати функціональні та структурні властивості мережевих об'єктів і цифрових потоків. Математична модель перерозподілу ресурсів (наприклад, сукупної буферної пам'яті мережевого комутатора) за своїм змістом відповідає базовому принципу тензорних перетворень – принципу інваріантності. Узагальнений принцип інваріантності тензорних перетворень полягає в тому, що у процесі перетворень залишається незмінною деяка задана функція або параметр від тензора [12,13]. Таким параметром може бути вибрано сукупний об'єм буферної пам'яті мережевого комутатора. Однак роботи з тензорного моделювання механізмів розподілу пам'яті у цифрових мережевих комутаторах недостатньо висвітлені в науково-технічних публікаціях.

Постановка задачі

Метою роботи є побудова тензорної моделі розподілу буферної пам'яті між портами вводу-виводу цифрового мережевого комутатора.

Вихідні положення

Для досягнення поставленої мети вибрано метод розділених списків, згідно з яким кожен зовнішній фізичний порт P_n , $n = 1, 2, \dots, N$, комутатора Sw має внутрішні транзитні буфери вводу-виводу p_{nm} , $n \neq m$, $n, m = 1, 2, \dots, N$, для кожного з $N - 1$ інших зовнішніх портів комутатора [2]. Загальна кількість буферів цього типу становить $N \cdot (N - 1)$. Кожна пара (p_{nm}, p_{mn}) утворює один внутрішній транзитний дуплексний канал c_{nm} . Множина буферів p_{nm} , $n \neq m$, $n, m = 1, 2, \dots, N$, утворює $N \cdot (N - 1)/2$ внутрішніх транзитних каналів комутатора. Буфер вводу-виводу для зовнішньої взаємодії портів P_n комутатора позначимо p_n .

Введемо поняття "нульовий порт" P_0 , що зв'язує N зовнішніх портів із самим комутатором як об'єктом адресації і взаємодії з іншими мережевими об'єктами. З урахуванням порту P_0 кожному з N зовнішніх портів P_n комутатора додатково призначимо один нетранзитний внутрішній буфер вводу-виводу (p_{n0}). Відповідно, порту P_0 призначимо N внутрішніх нетранзитних буферів вводу-виводу p_{0n} , $n = 1, 2, \dots, N$,

для взаємодії з N зовнішніми портами P_n . Крім того, порту P_0 призначимо спеціальний буфер резервної пам'яті p_0 . Функціональна схема розподілу буферної пам'яті комутатора для випадку $N = 3$ зображена на рис. 1. Загальна кількість буферів внутрішнього обміну p_{nm} , $n \neq m$; $n, m = 0, 1, 2, \dots, N$, дорівнює $N \cdot (N + 1)$. Загальна кількість внутрішніх (транзитних і нетранзитних) дуплексних каналів комутатора становить, очевидно, $N \cdot (N + 1)/2$. Загальна кількість усіх внутрішніх і зовнішніх дуплексних каналів комутатора дорівнює $N \cdot (N + 1)/2 + N = N \cdot (N + 3)/2$.

Загальна кількість усіх буферів розподіленої пам'яті для внутрішнього і зовнішнього обміну становить $N \cdot (N + 1) + N = N^2 + 2N$. З урахуванням резервного буфера p_0 загальна кількість усіх буферів комутатора дорівнює $N^2 + 2 \cdot N + 1 = (N + 1)^2$.

Будемо вважати, що буфери порту P_n утворюють $(N + 1)$ -вимірний вектор:

$$P_n = (p_n, \{p_{nm}\}), n \neq m; n, m = 0, 1, \dots, N,$$

де p_n, p_{nm} – невід'ємні цілі числа, що визначають довжину відповідного буфера вводу-виводу в одиницях $\Delta \epsilon = 2 \cdot \Delta \epsilon$; $\Delta \epsilon$ – мінімально можливий квант буферизації, який задається параметрично. Домовимось, що мінімально можливий розмір одного буфера становить $\Delta \epsilon$. Визначимо мінімально можливий загальний обсяг базової буферної пам'яті комутатора $\epsilon_0 = (N + 1)^2 \cdot \Delta \epsilon$. Назвемо ϵ_0 зв'язаною потужністю буферизації комутатора. Визначимо додаткову буферну пам'ять для комутатора в розмірі $\epsilon = \epsilon_0$, яку назвемо резервною потужністю буферизації комутатора. Додаток $P = \epsilon_0 + \epsilon$ назвемо загальною потужністю буферизації комутатора.

Якщо вся резервна потужність ϵ виділяється одному порту

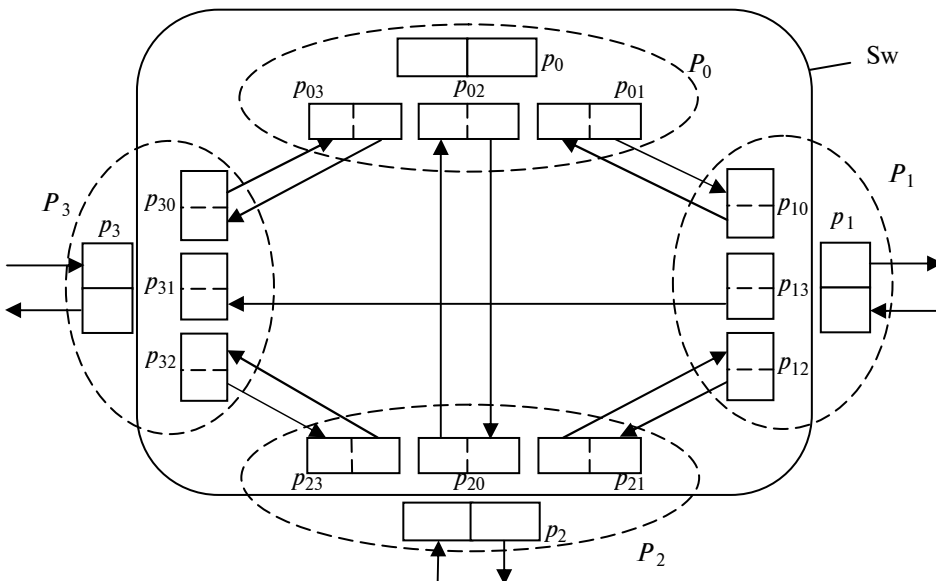


Рис. 1. Схема розподілу буферної пам'яті комутатора з трьома портами

P_n , то загальна потужність такого порту становитиме $[(N + 1) + (N + 1)^2] \cdot \Delta\epsilon = (N + 1) \cdot (N + 2) \cdot \Delta\epsilon$. Домовимось, що максимально можливий розмір будь-якого буфера (крім резервного буфера p_0) становить $(N + 2) \cdot \Delta\epsilon$. Таким чином, у разі призначення одному з портів P_n всього резерву буферизації ϵ цей резерв рівномірно розподіляється між усіма $N + 1$ буферами порту розміром $(N + 1) \cdot \Delta\epsilon$ і додається до мінімального розміру кожного буфера ($\Delta\epsilon$). Будемо вважати, що весь резерв буферизації ϵ може бути локалізований у буфері p_0 або може розподілятися будь-яким чином між усіма іншими портами P_n і буферами цих портів (з урахуванням накладеного вище обмеження на розмір буфера).

Побудова матриці буферизації комутатора

Зобразимо сукупність усіх портів вводу-виводу P_n комутатора Sw у вигляді матриці буферизації $Q = \{q_{nm}\}$, $n, m = 0, 1, \dots, N$ (рис. 2). Кожен елемент q_{nm} (крім елемента q_{00}) складається з двох частин: $q_{nm} = (p_{nm}^I, p_{nm}^O)$, де p_{nm}^I – кількість квантів $\Delta\epsilon$ у буфері вводу, p_{nm}^O – кількість квантів $\Delta\epsilon$ у буфері виводу.

Кожна n -на строчка матриці Q (за винятком діагональних елементів) являє собою розподіл буферної пам'яті порту P_n , $n = 0, 1, \dots, N$, між окремими буферами вводу-виводу для внутрішніх каналів c_{nm} , $n, m = 0, 1, \dots, N$, комутатора. Діагональний елемент $q_{00} = (p_0^I, p_0^O)$ нульової строчки містить у собі остаточну (нерозподілену між іншими портами) резервну буферну пам'ять ϵ комутатора, яка розподіляється між двома складовими буфера p_0 . Діагональні елементи з ненульовими індексами $q_{nn} = (p_n^I, p_n^O)$, $n = 1, \dots, N$, визначають розмір пам'яті зовнішніх буферів вводу-виводу p_n для кожного з фі-

зичних портів P_n . Будемо вважати, що $p_n = p_n^I + p_n^O$, $n = 0, 1, \dots, N$. Загальний об'єм пам'яті E комутатора, очевидно, становить доданок усіх елементів матриці Q в одиницях $\Delta\epsilon$.

Потужність кожного буфера з індексами n, m , очевидно, дорівнює $p_{nm} = 0,5 \cdot (p_{nm}^I + p_{nm}^O) \cdot \Delta\epsilon$. Потужність порту P_n визначимо як функцію

$$|P_n| = \sum_{m=0}^N p_{nm}.$$

Загальну потужність буферизації комутатора визначимо як функцію P вигляду

$$P = \sum_{n=0}^N |P_n|.$$

Визначимо поняття внутрішнього каналу q_{nm} між парою різних портів P_n і P_m , $n \neq m$, комутатора як функцію

$$\vec{q}_{nm} = [(p_{nm}^I, p_{nm}^O), (p_{mn}^I, p_{mn}^O)].$$

Функцію \vec{q}_{nm} , $n, m = 0, 1, \dots, N$; $n \neq m$, назовемо кватерніоном для пари портів (P_n, P_m) . Розглянемо окремий випадок розподілу буферної пам'яті комутатора, який задовольняє аксіому симетрії кватерніону q_{nm} .

Аксіома симетрії. Для кожного внутрішнього каналу q_{nm} для пари портів (P_n, P_m) має місце

$$p_{nm}^I = p_{mn}^O; p_{nm}^O = p_{mn}^I.$$

Матриця буферизації Q (див. рис. 2) у разі виконання аксіоми симетрії може бути спрощена. Домовимось, що кожен недіагональний елемент матриці Q на рис. 2 (тобто пара буферів вводу-виводу p_{nm}^I, p_{nm}^O) буде відображена у спрощеній матриці D на рис. 3 у вигляді лише одного буфера, наприклад буфера вводу p_{nm}^I .

Введемо поняття дуплету d_{nm} , $n, m = 0, 1, \dots, N$, для пари портів P_n, P_m :

Q_{mn}	0		1		...		n		...		N	
0	p_0^I	p_0^O	p_{01}^I	p_{01}^O	p_{0n}^I	p_{0n}^O	p_{0N}^I	p_{0N}^O
1	p_{10}^I	p_{10}^O	p_1^I	p_1^O	p_{1n}^I	p_{1n}^O	p_{1N}^I	p_{1N}^O
...
n	p_{n0}^I	p_{n0}^O	p_{n1}^I	p_{n1}^O	p_n^I	p_n^O	p_{nN}^I	p_{nN}^O
...
N	p_{N0}^I	p_{N0}^O	p_{N1}^I	p_{N1}^O	p_{Nn}^I	p_{Nn}^O	p_{NN}^I	p_{NN}^O

Рис. 2. Матриця буферизації Q комутатора Sw

\mathbf{D}_{mn}	0	1	...	n	...	N
0	p_0^1 p_0^0	p_{01}^1	...	p_{0n}^1	...	p_{0N}^1
1	p_{10}^1	p_1^1 p_1^0	...	p_{1n}^1	...	p_{1N}^1
...
n	p_{n0}^1	p_{n1}^1	...	p_n^1 p_n^0	...	p_{nN}^1
...
N	p_{N0}^1	p_{N1}^1	...	p_{Nn}^1	...	p_{NN}^1 p_{NN}^0

Рис. 3. Спрощена матриця буферизації \mathbf{D} комутатора

$$\begin{cases} d_{nm}(p_{nm}^1, p_{mn}^1), & n \neq m; \quad n, m = 0, 1, 2, \dots, N; \\ d_{nm} = (p_n^1, p_n^0), & n = m; \quad n = 0, 1, 2, \dots, N. \end{cases}$$

$$\begin{cases} (\alpha + \beta)/2 = \eta + |\xi|, \\ (\alpha, \beta) \leftrightarrow [(\eta, \eta), (\xi, -\xi)]. \end{cases} \quad (3)$$

На відміну від введеного вище поняття кватерніону q_{nm} , дуплет d_{nm} є визначеним при всіх можливих значеннях пари індексів n, m (у т.ч. для $n = m$). З урахуванням аксіоми симетрії та прийнятого вище способу спрощеного зображення матриці \mathbf{Q} у вигляді матриці \mathbf{D} безпосередньо слідує:

- а) сукупний об'єм буферної пам'яті порту P_n (в одиницях Δe) є додатком всіх елементів n -ої строки і n -го стовпця матриці \mathbf{D} ;
- б) потужність порту P_n (в одиницях $\Delta \epsilon$) є половиною додатка всіх елементів n -ої строки і n -го стовпця матриці \mathbf{D} .

Декомпозиція матриці буферизації комутатора

Розглянемо довільну пару $c = (\alpha, \beta)$, де α і β – невід'ємні цілі числа, такі, що $\alpha + \beta$ – парне число. Очевидно, що при цьому $(\alpha + \beta)/2$ – невід'ємне ціле число, $(\alpha - \beta)/2$ – ціле число. Подамо пару в еквівалентному вигляді

$$\begin{cases} f(\alpha, \beta) = (\eta, \xi); \\ \eta = \min(\alpha, \beta); \\ \xi = (\beta - \alpha)/2. \end{cases} \quad (1)$$

Нескладно довести, що відображення f є зворотним:

$$\begin{cases} f^{-1}(\eta, \xi) = (\alpha, \beta); \\ \beta = 2 \cdot \xi + \alpha; \\ \alpha = \eta, \xi \geq 0; \\ \beta = \eta, \xi \leq 0; \end{cases} \quad (2)$$

Назвемо η і ξ відповідно симетричною та антисиметричною складовими пари (α, β) . Використаємо формули перетворень (1), (2) і відображення (3) для кожного дуплету d_{nm} , $n, m = 0, 1, \dots, N$. З урахуванням цього зобразимо матрицю \mathbf{D} (див. рис. 3) у вигляді двох матриць: симетричної матриці \mathbf{D}^η (рис. 4, а) й антисиметричної матриці \mathbf{D}^ξ (рис. 4, б). Визначимо симетричну складову $|p_n^\eta|$ для потужності кожного порту p_n :

$$|p_n^\eta| = \sum_{m=0}^N \eta_{nm}.$$

Перетворимо матрицю \mathbf{D}^η на матрицю $\mathbf{R} = \{r_{nm}\}$. Для цього в діагональні клітини матриці \mathbf{R} запишемо відповідні значення симетричної складової потужності кожного порту p_n : $r_{nn} = r_n = |p_n^\eta|$. Інші елементи матриці \mathbf{R} залишимо такими ж, як у матриці \mathbf{D}^η (рис. 4, в).

Матриця \mathbf{R} на рис. 4, в є дійсною симетричною матрицею. Якщо матриця \mathbf{R} є позитивно обумовленою (тобто всі власні значення матриці \mathbf{R} є додатними числами), то вона відповідає поняттю “метричний тензор Рімана” [15]. Питання про позитивну обумовленість матриці \mathbf{R} , що побудована вказаним вище способом, потребує окремого розгляду. Будемо вважати, що матриця буферизації \mathbf{Q} створена таким образом, що відповідна матриця \mathbf{R} є позитивно обумовленою.

Матрицю \mathbf{D}^ξ назвемо *антисиметричною матрицею*. Зобразимо матрицю \mathbf{D}^ξ як суму двох матриць $\mathbf{D}^\xi = \mathbf{Crv} + \mathbf{D}^{\text{rot}}$, де \mathbf{Crv} – діагональна матриця, що створена з діагональних елементів матриці \mathbf{D}^ξ ; $\mathbf{D}^{\text{rot}} = \{d_{nm}^{\text{rot}}\}$ – матриця, яка є різницею $\mathbf{D}^{\text{rot}} = \mathbf{D}^\xi - \mathbf{Crv}$ (рис. 5). Перетворимо матрицю \mathbf{D}^{rot} на ермітову матрицю $\mathbf{Rot} = \{\text{rot}_{nm}\}$.

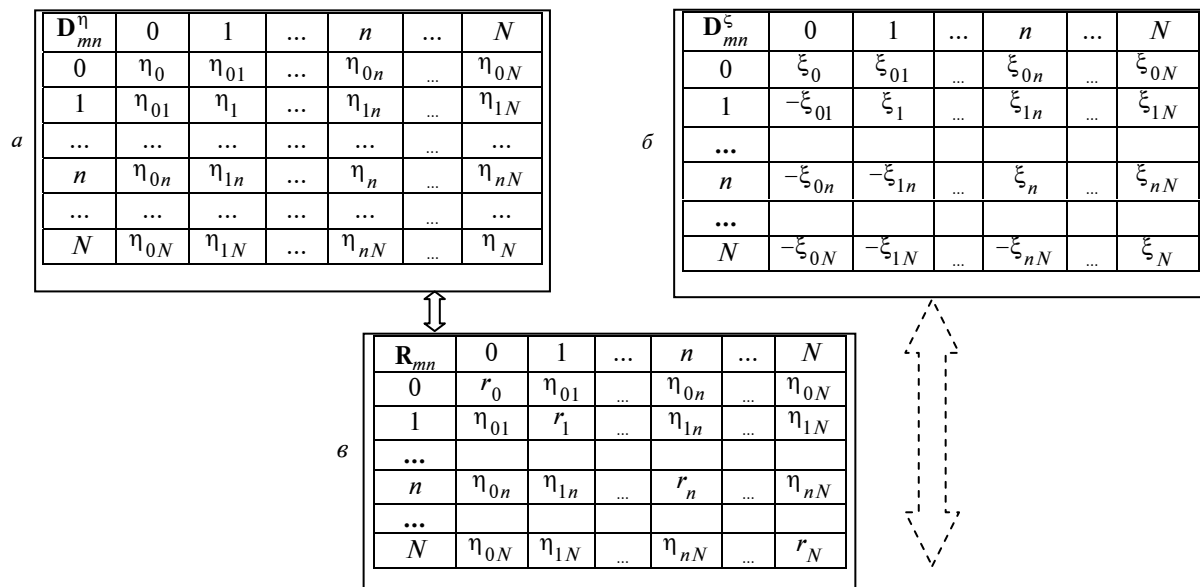


Рис. 4. Декомпозиція матриці D : $a - D^\eta$, $b - D^\xi$, $v - R$

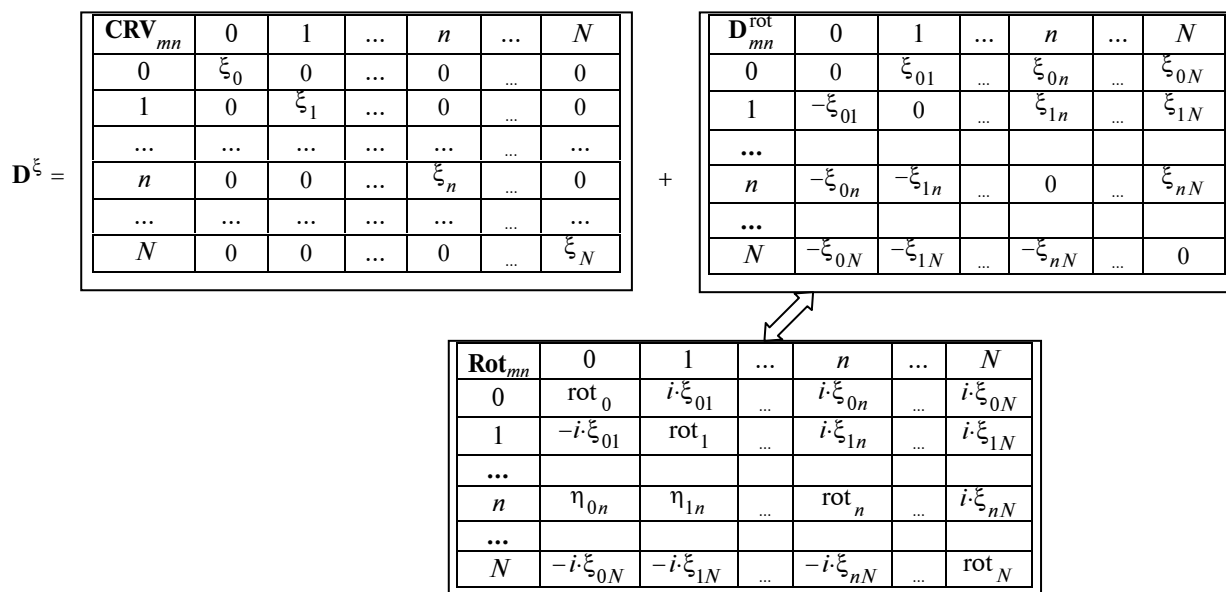


Рис. 5. Декомпозиція матриці D^ξ

Перетворення матриці D^{rot} на ермітову матрицю $Rot = \{rot_{nm}\}$ проведемо так: кожний позадіагональний елемент rot_{nm} , $n \neq m$, матриці Rot визначимо як $rot_{nm} = i \cdot d_{nm}^{rot}$, де i – умовна одиниця ($i^2 = -1$); діагональні елементи rot_n обчислимо за формулою

$$rot_n = \sum_{m=0}^N |d_{nm}^{rot}|.$$

Очевидно, що матриця Rot на рис. 5 є ермітовою матрицею, оскільки її діагональні елементи є дійсними числами, а елементи, що роз-

міщені симетрично від головної діагоналі, є комплексно-спряженими числами.

Визначення:

Позитивно обумовлену матрицю R наведемо *метричним тензором буферизації*.

Матрицю Crv наведемо *тензором кривизни буферизації*.

Матрицю Rot наведемо *тензором кручення буферизації*.

Матрицю $CrvRot = i \cdot Crv + Rot$ наведемо *тензором кривизни і кручення буферизації*.

Матрицю $Rrot = R + Rot$ наведемо *метричним тензором буферизації з крученням*.

Матрицю $\mathbf{R}_{\text{crv}}^{\text{rot}} = \mathbf{R} + \text{CrvRot}$ назвемо *метричним тензором буферизації з кривизною і крученням*.

Висновки

У роботі створено тензорну модель розподілу буферної пам'яті між портами вводу-виводу цифрового мережевого комутатора. Тензорна модель базується на методі розділених списків, згідно з яким кожен зовнішній фізичний порт комутатора має внутрішні транзитні буфери вводу-виводу для кожного з інших зовнішніх портів комутатора. Введено поняття нульового порту комутатора, що з'єднує зовнішні порти із самим комутатором як об'єктом адресації. Побудовано матрицю буферизації портів комутатора і визначено кватерніон для довільної пари портів. Для випадку рівного розподілу пам'яті у парі взаємодіючих буферів вводу і виводу одного напрямку отримано спрощену матрицю буферизації портів. Проведено декомпозицію спрощеної матриці буферизації на си-

метричну і антисиметричну складові матриці. Симетрична матриця буферизації відображена на дійсний метричний тензор буферизації. Антисиметрична матриця буферизації відображена на два тензори: дійсний тензор кривизни буферизації і комплексний тензор кручення буферизації. З трьох тензорів буферизації утворені комбіновані комплексні тензори.

На базі запропонованої тензорної моделі буферизації портів комутатора доцільно будувати алгоритми динамічного розподілу буферної пам'яті в мережевих комутаторах у вигляді тензорних перетворень заданого еталонного тензора буферизації, інваріантних до загального резервного об'єму пам'яті буферів.

Подальшим розвитком тензорних моделей буферизації є дослідження властивостей визначених тензорів буферизації (метричного тензора буферизації, тензора кривизни буферизації, тензора кручення буферизації, комбінованих тензорів). Зокрема, мають бути сформульовані і доведені ознаки позитивної обумовленості метричного тензора буферизації.

1. Next Generation Networks Global Standards Initiative [Online]. Available: <http://www.itu.int/en/ITU-T/gsi/ngn/Pages/default.aspx>
2. P.R. Wilson et al. Dynamic Storage allocation: A Survey and Critical Review. Dp. of Computer Sciences Univ. of Texas at Austin [Online]. Available: <http://www.arnetminer.org/viewpub.do?pid=465223>
3. D. Lea. A Memory Allocator [Online]. Available: <http://g.oswego.edu/dl/html/malloc.html>
4. The BGET Memory Allocator [Online]. Available: <http://www.fourmilab.ch/bget>
5. M. Masmano et al. Dynamic storage allocation for real-time embedded systems. Universidad Polit.ecnica de Valencia, Spain [Online]. Available: <http://www.cs.virginia.edu/~zaher/rtss-wip/24.pdf>
6. D.E. Knuth, The Art of Computer Programming, vol. 1: Fundamental Algorithms. Massachusetts: Addison-Wesley, 1973, 634 p.
7. T. Ogasawara, "An algorithm with constant execution time for dynamic storage allocation", in 2nd Int. Workshop on Real-Time Computing Systems and Applications. Tokyo, Oct. 25–27, 1995, p. 21.
8. TLSF Memory Allocator [Online]. Available: <http://www.ocera.org/download/components/WP5/dynmem-1.4.html>
9. Управление трафиком ATM. – Режим доступа: http://ivt.psati.ru/methods/Seti_EVM/EI_Uch_Seti_Lazarev/wan/Uprtrafir-ATM/index.htm
10. L. Kleinrock (July 1961). Information Flow in Large Communication Nets, in RLE Quarterly Progress Report [Online]. Available: <http://www.lk.cs.ucla.edu/LK/Bib/REPORT/RLEreport-1961.html>
11. D. Kriesel. A Brief Introduction to Neural Networks [Online]. Available: http://www.dkriesel.com/en/science/neural_networks
12. Крон Г. Тензорный анализ сетей: Пер. с англ. – М.: Сов. радио, 1978. – 720 с.
13. Петров А.Е. Тензорная методология в теории систем. – М.: Радио и связь, 1985. – 152 с.
14. Тихонов В.И. Построение тензорной модели асимметричных цифровых потоков в комплексном пространстве // Проблемы телекоммуникаций. – 2011. – № 2 (4). – С. 42–53.
15. Корн Г., Корн Т. Справочник по математике (для научных работников и инженеров). – М.: Наука, 1973. – 832 с.