

УДК 681.3.042

В.М. Рудницький, І.М. Федотова-Півень

Черкаський державний технологічний університет, Черкаси

ПРОГРАМНА МОДЕЛЬ ОДНОЧАСНОГО ДОДАВАННЯ П'ЯТИ ДОДАТНИХ ЦІЛИХ ЧИСЕЛ В НАДЛИШКОВІЙ РЕКУРЕНТНІЙ СИСТЕМІ ЧИСЛЕННЯ ТРЕТЬОГО ПОРЯДКУ

В статті в рамках програмних моделей розглянуто порівняння швидкодій одночасного додавання 5-ти цілих додатних 32-/16-розрядних чисел в надлишковій рекурентній системі числення третього порядку, утвореній лінійним рекурентним співвідношенням $B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$ з початковими значеннями 1 1 1 2 4 8 і неодночасного додавання 5-ти цілих додатних 32-/16-розрядних двійкових чисел за стандартним алгоритмом Уоллеса.

Ключові слова: надлишковість, структурно-блокові коди, рекурентні системи числення, одночасне додавання.

Вступ

Постановка проблеми. Збільшення швидкості, надійності і достовірності обчислень при значному збільшенні їх об'ємів є важливою задачею цифрової електроніки. Рішення цієї задачі передбачає застосування апаратної і інформаційної надлишковості, а отже і використання надлишкових систем числення (СЧ) [1].

Множинність кодових представлень одного і того ж числа в надлишковій СЧ дає можливість повністю паралельного виконання арифметичних операцій [2] і збільшення швидкості обчислень в арифметичних пристроях.

Багатооперандне додавання є фундаментальною проблемою [3, 4], оскільки з ростом числа операндів зростає логічна складність суматора [5], і одним з можливих способів вирішення цієї проблеми є використання алгоритмів суміщеного виконання операцій [6].

Отже, створення більш швидких алгоритмів одночасного багатооперандного додавання в надлишкових СЧ є актуальною задачею.

Аналіз останніх досліджень і публікацій. Рекурентні СЧ мають базис, який може не бути геометричною прогресією, а є послідовністю цілих чисел, утворених лінійним рекурентним співвідношенням (ЛРС) [7]. При вдалому виборі рекурентних систем числення (РСЧ) «вищих порядків» можлива, (хоч і більш складна) апаратна і програмна реалізація арифметичних операцій при двійковому представленні даних [8, с.42].

З використанням структурно-блокових кодів (СБК) [9] визначено надлишкову рекурентну систему числення (НРСЧ) 3-го порядку, перспективну для реалізації підвищення швидкодії арифметичних пристроїв шляхом суміщеного виконання операцій і в цій СЧ доведено правила одночасного додавання [10]. Але порівняння швидкодій одночасного дода-

вання 5-ти цілих додатних 32-/16-розрядних чисел в НРСЧ 3-го порядку, утвореній ЛРС

$$B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4} \quad (1)$$

з початковими значеннями (ПЗ) 1 1 1 1 2 4 8 і неодночасного додавання 5-ти цілих додатних 32-/16-розрядних двійкових чисел за стандартним алгоритмом Уоллеса зроблено не було.

Мета статті: з використанням СБК створити програмну модель одночасного додавання 5-ти цілих додатних 32-/16-розрядних чисел в НРСЧ 3-го порядку, утвореній ЛРС $B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$ з ПЗ 1 1 1 1 2 4 8, алфавітом $\{0;1\}$ і порівняти її швидкодію з швидкодією програмної моделі за алгоритмом Уоллеса неодночасного додавання 5-ти цілих додатних 32-/16-розрядних двійкових чисел.

Виклад основного матеріалу

Для порівняння швидкодії одночасного додавання 5-ти цілих додатних 32-/16-розрядних чисел в НРСЧ 3-го порядку, утвореній ЛРС (1) з ПЗ 1 1 1 1 2 4 8, алфавітом $\{0;1\}$ з швидкодією неодночасного додавання 5-ти цілих додатних 32-/16-розрядних двійкових чисел за часто використовуваним алгоритмом Уоллеса створимо програмну модель за допомогою електронних таблиць Excel 2003 і вбудованої мови програмування VBA.

Одночасне додавання до 5-ти цілих додатних доданків включно в НРСЧ 3-го порядку з алфавітом $\{0;1\}$, утвореній ЛРС (1) з ПЗ 1 1 1 1 2 4 8 в цій програмній моделі здійснюється за правилами (2), доведеними в [10].

$$\begin{cases} 0 = 0 + 0; \\ B_n = B_n + 0; \\ 2B_n = B_{n+1}; \\ 3B_n = B_n + B_{n+1}; \\ 4B_n = B_{n+2}; \\ 5B_n = B_n + B_{n+2}. \end{cases} \quad (2)$$

На рис. 1 наведено алгоритм програмної моделі одночасного додавання в лінійній НРСЧ 3-го порядку з алфавітом {0;1} і ПЗ 1 1 1 1 2 4 8, згенерованої ЛРС (1) і алгоритм програмної моделі неодноточасного додавання 5-ти доданків в звичайній двійковій СЧ, який використовує 3 цифрові компресори типу 3:2 і один швидкий суматор з поширенням переносу (СРА-sarry propagate adder) [11]. Пряме застосування правил одночасного додавання (2) в надлишковій РСЧ показано на рис. 1 у вигляді першого блоку операторів, обведеного пунктирною лінією. Моделювання роботи суматора з поширенням переносу показано на рис. 1 у вигляді другого блоку операторів, обведеного пунктирною лінією. При моделюванні роботи суматора з поширенням переносу використано формулу

$$B_n = \sum_{m=k}^{n-1} B_m + B_k, \quad (3)$$

де $k \geq 0$; $k \leq m \leq n - 1$; $n \geq 5$; $B_k \neq 0$.

Ця формула є скороченим записом останньої з рівностей, отриманих за правилами перетворень рекурентних послідовностей [12]:

$$\begin{aligned} B_n &= 2B_{n-1}; \\ B_n &= B_{n-1} + 2B_{n-2}; \\ B_n &= B_{n-1} + B_{n-2} + 2B_{n-3}; \end{aligned} \quad (4)$$

$$B_n = B_{n-1} + B_{n-2} + \dots + 2B_{n-k};$$

де $n \geq 5$, а $k + 1$ – число доданків в останньому рівнянні. За початкову рівність взято перше рівняння з (4), оскільки воно еквівалентне рівнянню

$$B_{n+1} = 2B_n, \quad (5)$$

при $n \geq 4$. Оскільки вірність рівняння (5), яке є третім правилом додавання в системі (2), вже доведена, то справедлива і формула (3) при $n \geq 5$.

Порівняння швидкостей обчислення суми 5-ти доданків в обох представлених в Excel моделях багатооперандного додавання

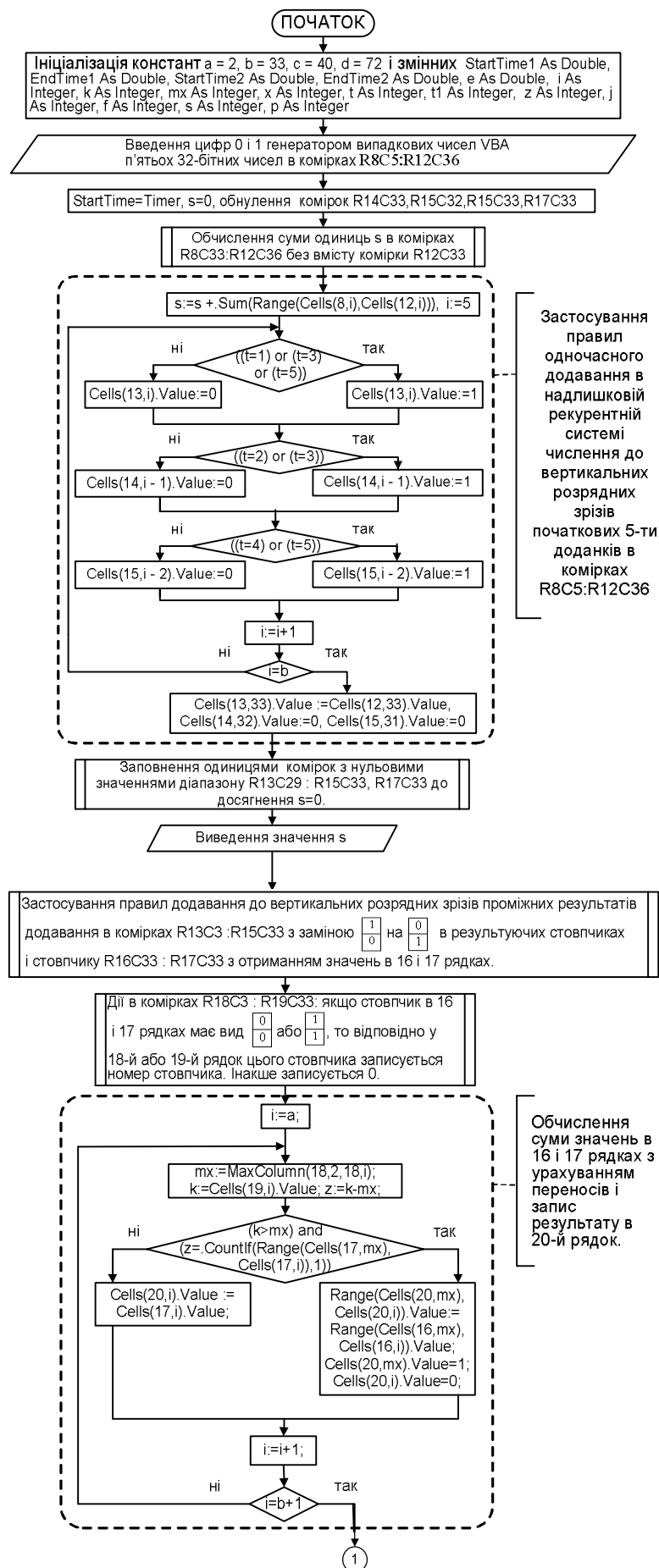


Рис. 1. Алгоритм моделі (початок)

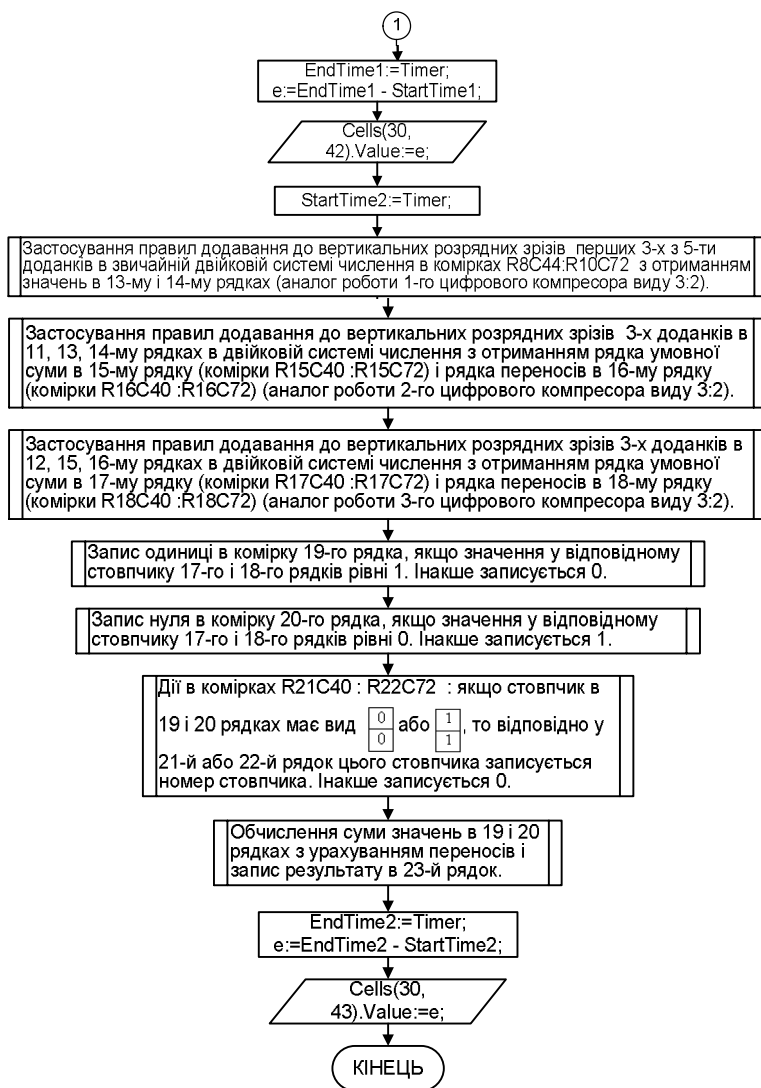


Рис. 1. Алгоритм моделі (закінчення)

показало, що модель додавання в НРСЧ для 32-розрядних цілих додатних чисел, вимагає менше обрахунків і на 44% швидша, ніж модель додавання в звичайній двійковій СЧ (визначено як середнє значення часу обчислення суми на 400 наборах по 5 випадкових 32-розрядних доданків в кожному).

Порівняння швидкостей обчислення суми 5-ти доданків в цих же програмних моделях, скоригованих для 16-розрядних цілих додатних чисел показує, що модель додавання в НРСЧ на 52% швидша, ніж модель додавання в звичайній двійковій СЧ (визначено як середнє значення часу обчислення суми на 400 наборах по 5 випадкових 16-розрядних доданків в кожному).

Отже, прості правила додавання (2) визначають метод одночасного додавання до 5-ти доданків включно в НРСЧ 3-го порядку

$$V_n = V_{n-1} + 3V_{n-3} + 2V_{n-4},$$

причому розрахунки в порівняльній моделі додавання, розробленій в Excel, показують, що дії за цими правилами співпадають з діагональним записом

D_j суми одиниць в кожному вертикальному розрядному зрізі j процедури паралельної обробки арифметичних багаторядних двійкових кодів Ромма Я.Е., оснований на багатоперандній обробці з відкладеним переносом [13] і названий в [14] ВДПН-вертикальним додаванням з проміжним набором.

Отже, діагональний запис D_j суми в j -му вертикальному розрядному зрізі в роботах [15 – 18] і в процедурі одночасного додавання Ромма Я.Е. [14] в двійковій СЧ є частинним випадком застосування правил (2) для одночасного додавання в НРСЧ 3-го порядку, утвореній ЛРС

$$V_n = V_{n-1} + 3V_{n-3} + 2V_{n-4}$$

при $n \geq 5$ з ПЗ 1 1 1 1 2 4 8. Оскільки ця НРСЧ є надлишковою з алфавітом 0 і 1, і в ній може одночасно додаватися до 5-ти доданків, можливо використати процедуру нормалізації вхідних 5-ти цілих додатних чисел до початку додавання для значного наступного зменшення максимальної довжини поширення переносів при багатоперандному додаванні.

Висновки

В результаті проведених досліджень з використанням СБК визначено що модель додавання в НРСЧ 3-го порядку з алфавітом {0;1}, згенерованої рекурентним співвідношенням $V_n = V_{n-1} + 3V_{n-3} + 2V_{n-4}$ з ПЗ 1 1 1 1 2 4 8 для 32-розрядних цілих додатних чисел, вимагає менше обрахунків і на 44% швидша, ніж модель додавання в звичайній двійковій СЧ.

Скоригована для 16-розрядних цілих додатних чисел модель додавання в цій же НРСЧ на 52% швидша, ніж модель додавання в звичайній двійковій СЧ.

Практичне впровадження цієї НРСЧ необхідно проводити в залежності від апаратних можливостей і вимог проектування при умові підвищення контролюючих властивостей кодів.

Список літератури

1. Брюхович Е.И. Экономическая стратегия разработки вычислительных систем: место и роль счислений. / Е.И. Брюхович // Управляющие системы и машины: научно-производственный журнал. – Институт кибернетики им. В.М. Глушкова АН УССР, февраль 1990. – № 2 (106). – С. 3-18.

2. Mignotte A. *Synthesis for mixed arithmetic* [Електронний ресурс] / A. Mignotte, J.M. Muller, O. Peyran // *Ecole Normale Supérieure de Lyon, Laboratoire de l'Informatique du Parallélisme, Unité de recherche associée au CNRS n° 1398*. – November, 1997. – Research Report N° 97-41. – P. 1-24. – Режим доступу до ресурсу: <http://lara.inist.fr/bitstream/2332/689/1/LIP-RR1997-41.pdf>.
3. Chi-Hsiang Yeh. *Efficient pipelined multi-operand adders with high throughput and low latency: designs and applications* / Chi-Hsiang Yeh, Benrooz Parhami // *Proc. 30th Asilomar Conf. Signals, Systems, and Computers, Pacific Grove, CA*. – 3-6 November 1996. – P. 894-898.
4. Мартинюк Т.Б. *Рекурсивні алгоритми багатоперандної обробки інформації: монографія* / Т.Б. Мартинюк. – Вінниця: “Універсум-Вінниця”, 2000. – 216 с.
5. Wallace C.S. *A suggestion for a fast multiplier* / C.S. Wallace // *IEEE Transactions on Electronic Computers, C-13(2)*. – February 1964. – P. 14-17.
6. Лебедев С.А. *Электронно-вычислительные машины* / С.А. Лебедев // *Сессия АН СССР по научным проблемам автоматизации производства. Пленарные заседания*. – М.: АН СССР, 1957. – Т. 1. – С. 162-180.
7. Cristiane Frougny. *Representation of numbers in non-classical numeration systems* / Cristiane Frougny // *In Peter Kornerup and David W. Matula, editors. Proceedings of the 10th Symposium on Computer Arithmetic*. – Grenoble, France, 1991. – IEEE Computer Society Press. – P. 17-21.
8. Чернов В.М. *Арифметические методы синтеза быстрых алгоритмов дискретных ортогональных преобразований* / В.М. Чернов. – М.: Физматлит, 2007. – 264 с.
9. Пантелеева Н.М. *Теоретичні основи створення природно-надійних комп'ютерних систем* / Н.М. Пантелеева, В.М. Рудницький. – Черкаси: Брама-Україна, 2009. – 200 с.
10. Рудницький В.М. *Модельовання суміщеного додавання до п'яти доданків включно в надлишкової рекурентній системі числення 3-го порядку* / В.М. Рудницький, І.М. Федотова-Пивень // *Системи управління, навігації та зв'язку*. – К.: ДП „ЦНДІ НіУ”, 2011. – Вип. 2 (18). – С. 164-166.
11. Martínez M. *On the design of FPGA-based multi-operand pipeline adders* / M. Martínez, J. Valls, E. Boemo // *Proceedings of the XII Design of Circuits and Integrated Systems Conference (DCIS'97)*. – Universidad de Sevilla, Seville, Spain, November 18-21, 1997. – P. 701-706.
12. Маркушевич А.И. *Возвратные последовательности* / А.И. Маркушевич. – М.: Государственное издательство технико-теоретической литературы, 1950. – 48 с.
13. Паулин О.Н. *О параллельной обработке потока данных, адаптированной к области бит произвольной конфигурации* / О.Н. Паулин // *Штучний інтелект*. – 2010. – № 3. – С. 127-133.
14. Ромм Я.Е. *Метод вертикальной обработки потока целочисленных групповых данных. I. Групповые арифметические операции* / Я.Е. Ромм // *Кибернетика и системный анализ*. – 1998. – № 3. – С. 123-151.
15. Карцев М.А. *Вычислительные системы и синхронная арифметика* / М.А. Карцев, В.А. Брик. – М.: Радио и связь, 1981. – 358 с.
16. Храпченко В.М. *Об одном способе преобразования многорядного кода в однорядный* / В.М. Храпченко // *Доклады АН СССР*. – 1963. – Т. 148, № 2. – С. 296-299.
17. Храпченко В.М. *Методы ускорения арифметических операций, основанные на преобразовании многорядного кода* / В.М. Храпченко // *Вопросы радиоэлектроники. Сер. УП ЭВТ*. – 1965. – Вып. 8. – С. 121-144.
18. Dadda L. *Some schemes for parallel multipliers* / L. Dadda // *Alta Frequenza*. – 1965, May. – Vol. 34. – P. 349-356.

Надійшла до редколегії 28.09.2011

Рецензент: д-р техн. наук проф. І.В. Шостак, Національний аерокосмічний університет ім. М.Є. Жуковського «ХАІ», Харків.

ПРОГРАММНАЯ МОДЕЛЬ ОДНОВРЕМЕННОГО СЛОЖЕНИЯ ПЯТИ ПОЛОЖИТЕЛЬНЫХ ЦЕЛЫХ ЧИСЕЛ В ИЗБЫТОЧНОЙ РЕКУРРЕНТНОЙ СИСТЕМЕ СЧИСЛЕНИЯ ТРЕТЬЕГО ПОРЯДКА

В.Н. Рудницький, И.Н. Федотова-Пивень

В статье в рамках программных моделей рассмотрено сравнение быстродействий одновременного сложения 5-ти целых положительных 32-/16-разрядных чисел в избыточной рекуррентной системе счисления третьего порядка, созданной линейным рекуррентным соотношением $B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$, с начальными значениями 1 1 1 1 2 4 8 и неодновременного сложения 5-ти целых положительных 32-/16-разрядных двоичных чисел по стандартному алгоритму Уоллеса.

Ключевые слова: избыточность, рекуррентные системы счисления, структурно-блочные коды, одновременное сложение.

THE PROGRAMMING MODEL OF SIMULTANEOUS ADDITION OF FIVE POSITIVE INTEGERS IN REDUNDANT RECURRENT NUMBER SYSTEM OF THE THIRD ORDER

V.N. Rudnitsky, I.N. Fedotova-Piven

In an article in the framework of program models examined compare the performance of simultaneous addition of five positive integers 32-/16-bit numbers in the redundant recurrent numeration system of the third order created by the linear recurrence relation $B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$, with starting values 1 1 1 1 2 4 8 and non-simultaneous addition of five integer positive 32-/16-bit binary numbers on a standard algorithm of Wallace.

Keywords: redundancy, structurally-sectional codes, recurrent numeration systems, simultaneous addition.