УДК 681.3

Статистические характеристики осцилляций при логическом моделировании неисправных цифровых схем

Андрюхин А.И.

Донецкий национальный технический университет
alexandruckin@rambler.ru

Abstract

Andruckin A.I. The statistical estimations of oscillations in logical modeling of the faulty digital schemes. *The review of the problems in logical modeling of the faulty digital schemes is presented. Detection timing defects in the faulty digital schemes are considered . The results of simulations are presented.*

Введение

Моделирование неисправностей является одним из основных инструментов построения контрольных (проверочных) и диагностических тестов для цифровых систем. Известно, что при моделировании дискретных устройств возможна осцилляция значений сигналов на линиях устройства, т.е. схема не переходит в устойчивое состояние. При построении тестов такие неисправности считаются обнаруженными условно. Это является серьезной проблемой при моделировании СБИС. Необходимо при построении тестов обеспечить отсутствие состязаний как для исправного устройства, так и для его неисправных модификаций, которые определяются рассматриваемым классом неисправностей [1]. Известно, что для различных итерационных алгоритмов теоретический максимум числа итераций для обнаружения осцилляций на вентильном или переключательном уровнях моделирования является линейной функцией числа базовых элементов [2,3]. На практике ограничивают число итераций при моделировании на основе анализа структуры схемы, учета характеристик обратных связей и т.п. При достижении предельного числа итераций обычно обрывают процесс моделирования присвоением неопределенного значения X осциллирующим линиям моделируемой схемы. Эти действия могут приводить к ошибочным результатам при неправильном определении предельного числа итераций.

Постановка задачи

Проектирование цифровых систем выполняется с учетом множества большого числа ограничений на различных уровнях. Рассмотрим известную схему представления дискретных систем на начальном этапе проектирования асинхронным автоматом. Синхронные автоматы можно рассматривать как асинхронные с определенными ограничениями на входные сигналы. Будем считать, что N- число состояний устройства и $N=2^R$, где R-число элементов памяти схемы. Наличие различных задержек элементов памяти приводит к тому, что при переходе автомата из одного состояния в другое возникают ситуации, когда элементы памяти срабатывают не одновременно. Порядок срабатывания элементов памяти определяется соотношением их задержек. Очевидно, что первым должен срабатывать элемент, обладающий наименьшей задержкой. Такое явление называется состязаниями, или гонками элементов памяти. При этом говорят, что состязание выигрывает элемент, обладающий наименьшей задержкой.

Состязания элементов памяти приводят к тому, что автомат при изменении состояния не сразу оказывается в том состоянии, которое запланировано требованиям проекта, а переходит в него через несколько непредусмотренных транзитных состояний. Если в результате такого перехода, независимо от соотношений задержек элементов памяти, автомат достигает того состояния, в которое он должен перейти, то такие состязания считаются некритическими. Если же существует хотя бы одна комбинация значений задержек элементов памяти, при которой автомат не достигает требуемого состояния, то такие состязания являются существенными или критическими.

Согласно [4] существование существенных состязаний можно определить по таблице переходов на уровне абстрактного автомата. Рассмотрим соседнее изменение входов $X_K \rightarrow X_L$ на рис.1.

	X_K	X_L
S_I	S_I	S_J
S_J	S_M	S_J
S_M	S_M	S_P

Рисунок 1 – Фрагмент таблицы переходов.

Автомат должен перейти в устойчивое состояние S_J. Однако структурная реализация может привести к тому, что новое состояние S_J воспринимается частью схемы при старых входных воздействиях X_K. Поэтому возможен переход схемы в состояние S_J.Полностью завершившийся переход $X_K \rightarrow X_L$ может привести к переходу всей схемы из состояния S_M в состояние S_P.

Некритические состязания могут существенно изменять время, затрачиваемое автоматом на переход в нужное состояние, поскольку автомат может совершать различное число транзитных переходов в зависимости от соотношения между задержками. Считаем, что при проектировании учитывается условие поглощения $\sigma(S,X)= \sigma(\sigma(S,X),X)$[5]. Поэтому на рис.2 представлены переходы для схем без генерации, когда при неизменных входных воздействиях схема должна перейти в устойчивое состояние. Одной из характеристик таких схем можем считать максимальное число переходов L при входном воздействии для описания динамики переходов автомата. При практическом моделировании логических схем рассматривают обычно стандартный класс одиночных константных неисправностей. Поэтому константная неисправность выхода элемента памяти может привести к ситуации, изображенной на рис.3. Здесь состояния F_i вследствие определенной неисправности соответствуют состояниям S_i на рис.2. Ясно, что скорее всего моделирование схемы, соответствующей этой ситуации, должно привести к осцилляции значений на некоторых линиях схемы.

Основными параметрами, характеризующими исправное устройство, будем считать число состояний N , предельное число переходов L при входном воздействии и распределение состояний F.

Определим, каков процент нарушения этого условия при случайных константных неисправностях для схем, варьируя среднюю длину переходов L до устойчивого состояния и распределение состояний F. На основании этих полученных статистических показателей попытаемся определить вероятность осцилляций при моделировании неисправностей для конкретных распределений состояний.

В данной работе рассматривается абстрактный автомат, который соответствует конкретной структурной реализации.

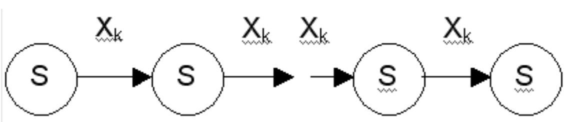

Рисунок 2 – Автоматная схема с устойчивым состоянием.

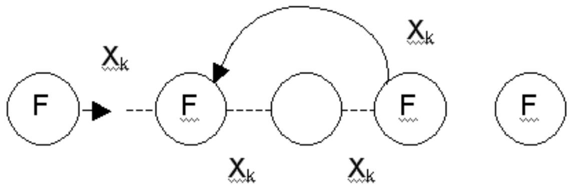

Рисунок 3 – Автоматная схема с генерацией.

Решение проблемы

Статистическое решение поставленной задачи - построение оценки вероятности осцилляций при моделировании неисправных схем получаем на основе компьютерного моделирования. При моделировании будем считать справедливыми следующие предположения. Сопоставим исследуемой схеме ее автоматную модель, которую она реализует.

Таким образом, мы ищем решение для проблемы, возникшей для некоторых аппаратных реализаций структурного автомата, на уровне абстрактного автомата. Ясно, что при этом мы можем потерять абсолютную точность результатов, но качественные соотношения должны сохраниться.

Будем рассматривать таблицу переходов автомата, которая должна удовлетворять условию поглощения. Считаем, что значение i-ого разряда двоичного представления номера состояния автомата соответствует значению элемента памяти D_i, который использован при реализации автомата. Поэтому для нашего представления константная неисправность выхода D_i эквивалентна константному значению i-го двоичного разряда представления номера состояния автомата.

Алгоритм моделирования для статистического эксперимента имеет вид:

1.Строим строки таблицы переходов согласно следующим ограничениям:

а) для каждого состояния S_i $i=1,N$ генерируем согласно выбранного распределения F последовательность случайных переходов $S_i \rightarrow S_{i1} \rightarrow S_{i2} \rightarrow S_{i3} \rightarrow .. \rightarrow S_{in} \rightarrow S_{in}$.

б) проверяем условия, чтобы все состояния $S_i, S_{i1}, S_{i2}, S_{i3}, ., S_{in}$ были различны и $n < L$. Так как все сгенерированные состояния различны, кроме последних, то условие поглощения $\sigma(S,X)= \sigma(\sigma(S,X),X)$ выполняется для этой последовательности.

2.Выполняем п.п. 3,4 в цикле, меняя R от 0 до $\log_2 N$. Напомним, что R-число разрядов двоичного представления номера перехода.

3.Модернизируем таблицу переходов согласно установке R-разряда двоичного представления номера перехода в выбранное константное значение T(1 или 0) . Этим мы получаем таблицу переходов неисправного устройства.

4.Выполняем п.п.5,6 k раз, где к-число входных воздействий.

5.Определяем по активизированным входными воздействиями строкам модернизированной таблицы переходов количество циклов по каждому состоянию.

6.Определяем статистические характеристики.

Статистический результаты для схем с равномерным распределением

Некоторые полученные результаты при многократном моделировании случайных схем с числом состояний 2^R, где целочисленная переменная R изменялась от 7 до 13, представлены в таблице 1. Использовалось равномерное распределение по определенным подмножествам множества всех состояний для схем без неисправностей.

Номер 1 имеет равномерное распределение по соседним состояниям, когда изменяется только одна переменная при переходе в другое состояние. При этом исключены критические состязания. Более подробно об этом будет сказано ниже. Легко показать, что число соседних состояний для любого состояния автомата с $N=2^R$ состояниями равно R.

Номер 2 имеет равномерное распределение по состояниям, когда изменяются только две переменные при переходе в другое состояние. Заметим, что известный one-hot метод проектирования [4] использует такое кодирование, которое соответствует этим требованиям. Равномерное распределение по всем состояниям обозначено номером 3.

Схемы с противогоночным кодированием

Как указывалось ранее, при функционировании автомата могут возникать так называемые состязания. Существую различные методы для устранения критических состязаний. Считается, что к аппаратурным методам относятся:

1) использование синхронизации и следовательно выбор оптимального значения длительности синхроимпульса [7,8];

2) применение двойной памяти.

В логическом направлении устранения состязаний в дискретном устройстве выделяют

а) развязывание пар переходов;

б) соседнее кодирование.

Пусть (a1,a2) и (b1, b2) – две пары двоичных кодов длины R. Будем считать,что пары (a1,a2) и (b1,b2) являются ***развязанными***, если при некотором 1 $\le$r $\le$R r-й разряд кода принимает различные значения на парах (a1,a2) и (b1, b2). В противном случае вышеуказанные пары кодов называются ***связанными***.

В автомате, состояния которого закодированы двоичными кодами конечной длины, гонки отсутствуют тогда и только тогда , когда под воздействием одного и того же входного сигнала для любых двух переходов (D_s, D_f) и (D_{s1} , D_{f1}) и f $\neq$ fl соответствующие им пары кодов состояний развязаны.

При условии отсутствия состязаний основным требованием, предъявляемым к кодированию состояний, является получение структурного автомата, который реализуется с минимальными затратами объема аппаратуры.

Задача получения кодов состояний, удовлетворяющих этому требованию, не может быть решена перебором всех возможных решений вследствие комбинаторного роста числа вариантов решений.

Необходимость полного перебора комбинаторного числа решений привела к применению приближенных методов и алгоритмов, позволяющих получить структурный автомат, достаточно близкий по реализации к минимальному.

Для нас важен класс алгоритмов, которые минимизируют число переключений элементов памяти. К ним относится эвристический алгоритм кодирования состояний [6]. Он минимизирует суммарное число переключений элементов памяти на всех переходах автомата.

Алгоритмы минимизации числа переключений в качестве целевой функции используют следующую функцию

$$W = \sum_{j=1}^{J} |\,\mathrm{HS_i}, HS_m\,|_j \,,$$

где H -расстояние (метрика) по Хеммингу между кодами состояний j -того перехода, J - количество переходов.

Существует один частный способ кодирования – ***соседнее кодирование*** состояний автомата. При соседнем кодировании любые два состояния связанные дугой на графе автомата, кодируются наборами, отличающимися состояниями лишь одного элемента памяти.

Для автоматов, состояния которых закодированы таким образом, гарантировано отсутствие гонок.

Оценка вероятности осцилляций

Обозначим вероятность осцилляций на одном наборе входных воздействий через ***P.*** Согласно формуле полной вероятности

$$P = \sum_{j=1}^{\text{N-1}} P(\mathrm{H_j})P(L = j/\mathrm{H_j})\,, \qquad (1)$$

где $P(H_j)$ –вероятность справедливости гипотезы H_j, предполагающей, что длина цикла переходов равна j(эти вероятности мы не знаем для неисправных схем), $P(L=j/H_j)$-условные вероятности. Последние можно оценить согласно статистическим экспериментальным данным в табл.1. Тогда для схем с равномерным распределением по рассмотренным распределениям состояний получаем оценки согласно (1) в табл.2.

Таблица 1.Экспериментальные данные для числа циклов при статистическом моделировании.

Число состояний	Тип распре-деления	Предельное число переходов L								
		4	5	6	7	8	12	16	32	64
128	1	30	39	45	51	59	60	60	61	61
256	1	59	76	89	101	108	120	124	127	127
512	1	111	149	176	198	215	248	258	261	261
1024	1	213	288	345	390	427	502	526	539	540
2048	1	412	555	670	762	834	1000	1066	1100	1103
4096	1	782	1067	1301	1483	1639	1999	2153	2243	2257
8192	1	1499	2057	2511	2900	3190	3962	4325	4568	4573
128	2	142	175	200	213	224	236	238	239	240
256	2	304	369	415	441	450	472	473	475	476
512	2	500	645	752	823	876	954	975	980	980
1024	2	1024	1323	1538	1664	1779	1910	1948	1963	1965
2048	2	1531	2144	2610	2949	3249	3762	3912	4000	4012
4096	2	1361	2110	2875	3591	4291	6048	6945	7957	8160
8192	2	6587	9025	10838	12093	13029	15058	15635	15822	15918
128	3	48	79	106	127	142	179	197	208	209
256	3	69	122	174	218	256	349	390	437	445
512	3	84	165	257	343	432	652	757	899	934
1024	3	94	202	345	500	658	1141	1427	1798	1899
2048	3	100	229	433	663	924	1903	2547	3481	3834
4096	3	106	260	501	818	1206	2968	4337	6753	7666
8192	3	106	280	549	963	1492	4243	7124	12698	15099

Эти оценки являются завышенными. При их вычислении мы считали, что большая часть переходов имеет ограниченную длину (L не больше 4) и учитывали тот факт, что значения $P(L=j/H_j)$ быстро уменьшаются с ростом j. Поэтому эти оценки являются верхними оценками, но отражают соотношения вероятностей осцилляции для схем с рассматриваемыми распределениями.

Таблица 2.Оценки вероятностей осцилляций

Число состояний	Вероятность осцилляций при равномерном распределении		
	1 тип	2 тип	3 тип
128	0.0076	0.0006	1.79E-7
256	0.009	0.00043	1.6E-8
512	0.0115	0.00027	1.22E-9
1024	0.015	0.00023	8.66E-11
2048	0.0205	0.000157	5.6E-12
4096	0.028	0.000068	3.77E-13
8192	0.04	0.000169	2.35E-14

Вероятность генерации схемы P_A при моделировании константных неисправностей на A входных наборах равна

$$P_A = 1-(1-P)^A \qquad (2)$$

К примеру, применение (2) для оценки вероятности осцилляции при моделировании схемы с 1024 состояниями с неисправностями на 10(160) входных наборах с 1(2) типом распределения дает возможность считать их равными 0.14(0.036) соответственно.

Подчеркнем, что полученные оценки для первого и второго типов равномерного распределения, которые являются лучшим приближением распределений состояний реальных проектов, нежели третий тип, показывают высокую степень опасности генерации схемы.

Заключение и перспективы дальнейших исследований

Основным результатом работы является получение количественных оценок для вероятности осцилляций при определенных предположениях относительно моделируемых схем. Необходимо подчеркнуть, что в литературе автор не нашел конкретных результатов по данному вопросу. Так в [1] утверждается, что вероятность состязаний при моделировании схемы с неисправностью очень незначительна.

Полученные в работе результаты позволили сделать следующие выводы:

а) количество циклов не зависит от типа неисправности 0 или 1;

б) количество циклов не зависит от номера R.

Использование противогоночного кодирования для соседних состязаний обеспечивает отсутствие критических состязаний, но при наличии константной неисправности повышает вероятность генерации схемы, что при моделировании обуславливает осцилляции на линиях схемы.

При моделировании неисправных логических схем на вентильном уровне ограничение числа возможных состояний для каждого транзитного перехода является основным фактором для повышения вероятности осцилляций. При этом неисправности считаются принадлежащими множеству константных одиночных неисправностей.

Дальнейшим направлением исследований в этой области является уточнение значений вероятностей осцилляций, рассмотрение других распределений состояний, различных классов неисправностей и в частности отождествление (склейка) разрядов бинарного представления номера состояния.

Литература

1. Автоматизация проектирования цифровых устройств/ С.И.Баранов, С.А.Майоров, Ю.П.Сахаров, В.А.Селютин. – Л.: Судостроение, 1979.-264 с.

2. Лазер И.И., Шубарев В.А.Устойчивость цифровых микроэлектронных устройств.М.: Радио и связь,1983 г.-216 с.

3. Ульман Дж. Вычислительные аспекты СБИС:Пер. с англ./Под ред. П. П. Пархоменко. - М.:Радио и связь,1990.-480 с.

4. Tinder R.F. Engineering Digital Design/Academic Press,2000,-884 p.

5. Бохман Д., Постхоф Х. Двоичные динамические системы. М.: Энергоатомиздат,. 1986.

6. Баранов С.И. Синтез микропрограммных автоматов. М.: Энергия, 1979. -216с

7. Андрюхин А.И. Задачи синхронизации дискретных устройств// Управляющие системы и машины.-1998.-N 6. -с.36-41.

8. Андрюхин А.И. Оценка параметров системы синхронизации дискретных устройств для целей диагностирования//Научные труды Донецкого государственного технического университета. Серия: Проблемы моделирования и автоматизации проектирования динамических систем. Выпуск 29. 2002 г., С.212-217.

Поступила в редколлегию 12.03.2009