

УДК 004.274

О.О. Баркалов¹, д-р. техн. наук, проф.,
Л.О. Титаренко¹, д-р. техн. наук, проф.,
І.Я. Зеленьова², канд. техн. наук, доц.
С.С. Грушко², аспірант¹Університет Зеленогурський, м. Зелена Гура, Польща,²Запорізький національний технічний університет, м. Запоріжжя, УкраїнаE-mail: A.Barkalov@iie.uz.zgora.pl

Кодування наборів вихідних сигналів в схемі суміщеного мікро- програмного автомата на CPLD

Пропонується метод синтезу суміщеного мікропрограмного автомата, орієнтований на базис CPLD з макрокомірками типу PAL. Особливістю PAL є дуже обмежене число елементарних кон'юнкцій (термів), пов'язане зі схемою диз'юнкції. Це призводить до необхідності вирішення задачі роздільної мінімізації булевих функцій, які задають схему автомата. Відмінною рисою запропонованого методу є позначення початкової граф-схеми алгоритму станами автомата Мілі, що дозволяє зменшити число термів в системах вихідних змінних автомата Мілі і функцій збудження пам'яті в порівнянні з відомими методами. При цьому також запропоновано спосіб кодування наборів вихідних змінних автомата Мура таким чином, щоб значно спростити схему формування вихідних сигналів.

Ключові слова: суміщений мікропрограмний автомат, CPLD, PAL, вихідні сигнали автомата Мура, кодування станів, граф-схема алгоритму.

DOI: 10.31474/1996-1588-2017-2-25-5-11

Вступ

У практиці проектування цифрових систем часто використовується модель суміщеного мікропрограмного автомата (СМПА) [1]. Особливістю СМПА є наявність вихідних змінних двох типів. Вихідні змінні автомата Мілі формуються при переходах між станами. Вихідні змінні автомата Мура існують при стабільному стані. При синтезі схем СМПА виникає проблема зменшення витрат апаратури [2, 3]. Методи її рішення багато в чому визначаються особливостями елементного базису [3, 4, 7].

В даній роботі розглядається задача реалізації схеми СМПА в базисі мікросхем CPLD [5, 6], завдяки їх широкому використанню в сучасному проектуванні та виробництві. Мікросхеми CPLD включають три основних елементи: макрокомірки, PAL (programmable array logic), матрицю програмованих міжз'єднань і блоки вводу-виведення. Особливістю PAL є дуже обмежене число елементарних кон'юнкцій (термів), далі пов'язане зі схемою диз'юнкції. Це призводить до необхідності вирішення задачі роздільної мінімізації булевих функцій, які задають схему автомата. Як правило, для цього використовуються різні методи кодування станів [7 - 9].

На відміну від відомих методів, в даній роботі пропонується метод, заснований на кодуванні наборів вихідних змінних. Це дозволяє, по-перше – позначити початкову граф-схему алгоритму станами автомата Мілі, що відрізняє даний підхід від раніше відомих; по-друге – спростити схему формування вихідних змінних

автомата Мура, що призводить до зменшення загальної вартості схеми.

Структурні особливості моделі суміщеного мікропрограмного автомата і бази- су CPLD

Особливістю СМПА є наявність вихідних сигналів двох типів [1]. Вихідні змінні автомата Мілі утворюють множину Y^1 , де $|Y^1| = N_1$. Вихідні змінні автомата Мура утворюють множину Y^2 , де $|Y^2| = N_2$. Множина вихідних змінних $Y = \{Y_1, \dots, Y_N\}$ СМПА утворюється як $Y^1 \cup Y^2$. При цьому $Y^1 \cap Y^2 \neq \emptyset$ та $N_1 + N_2 = N$.

Таким чином, СМПА може бути поданий як вектор [1]:

$$S = \langle A, X, Y^1, Y^2, \delta, \lambda_1, \lambda_2, \alpha_1 \rangle. \quad (1)$$

У векторі (1) є такі компоненти: $A = \{\alpha_1, \dots, \alpha_M\}$ – множина внутрішніх станів, $X = \{X_1, \dots, X_L\}$ – множина вхідних змінних, δ – функція переходів СМПА; λ_1 – функція виходів автомата Мілі; λ_2 – функція виходів автомата Мура; $\alpha_1 \in A$ – початковий стан СМПА. Функції δ , λ_1 і λ_2 визначаються наступним чином:

$$a_s = \delta(a_m, X); \text{ де } (a_m, a_s) \in A; \quad (2)$$

$$y_n = \lambda_1(a_m, X); \text{ де } y_n \in Y^1; \quad (3)$$

$$y_n = \lambda_2(a_m); \text{ де } y_n \in Y^2. \quad (4)$$

Функція δ служить для визначення стану переходу $a_s \in A$ в залежності від поточного стану

$a_m \in A$ і вектора вхідних змінних. Як видно з (3), вихідні змінні автомата Мілі залежать від станів і вхідних змінних. З формули (4) випливає, що вихідні змінні автомата Мура залежать тільки від станів. Наявність функцій (3) і (4) дозволяє використовувати для схеми СМПА відомі методи оптимізації, ефективні як для МПА Мілі, так і для МПА Мура. Це і є головна особливість суміщеного мікропрограмного автомата.

Мікросхема CPLD складається з макрокомірок PAL [5, 6]. Кожна макрокомірка містить q програмованих схем «AND», що мають s загальних входів. Схеми «AND» з'єднані зі схемою «OR». Вихід схеми «OR» може бути з'єднаний (або ні) з входом D-тригера. Тригер має входи синхронізації, скидання та установки в одиницю. Таким чином, вихід макрокомірки може бути комбінаційним або регістровим. Макрокомірки пов'язані між собою за допомогою програмованої матриці міжз'єднань. Ця ж матриця пов'язує макрокомірки зі входами і виходами мікросхеми.

Основною особливістю CPLD є досить невелике значення параметра q ($q \leq 8$). Як правило, це призводить до необхідності роздільної мінімізації булевих функцій, які задають схему автомата [8, 13, 14]. Метою мінімізації є зменшення числа термів в булевих функціях.

У даній роботі пропонується один з можливих методів вирішення цієї задачі. При цьому логічна схема СМПА синтезується на основі граф-схеми алгоритму (ГСА) [1].

Спосіб реалізації СМПА за граф-схемою алгоритму

При синтезі СМПА є ряд етапів, які не залежать від елементного базису. До них відносяться [1]:

1. Відмітка початкової ГСА станами $a_m \in A$.
2. Кодування станів $a_m \in A$ двійковими кодами $K(a_m)$ розрядності R , де

$$R = \lceil \log_2 M \rceil. \quad (5)$$
3. Побудова прямої структурної таблиці (ПСТ) автомата.
4. Формування систем функцій, відповідних (2) - (4) за ПСТ.

Коди станів $a_m \in A$ зберігаються в регістрі RG, що складається з R тригерів. У разі CPLD цей

регістр розподілений між осередками PAL [6]. Тригери мають загальні входи синхронізації, на які отримують імпульс Clock, а також входи скидання, на які надходить імпульс Start. Для кодування станів використовуються внутрішні змінні, що утворюють множину $T = \{T_1, \dots, T_R\}$. Для зміни вмісту RG використовують функції збудження пам'яті, що утворюють множину $\Phi = \{D_1, \dots, D_R\}$. Змінна $D_R \in \Phi$ надходить на вхід D r -го тригера ($r = \overline{1, R}$), що входить до розподіленого регістру RG.

Пряма структурна таблиця суміщеного автомата будується за правилами [1] і включає такі стовпці: a_m – поточний стан; $K(a_m)$ – код стану $a_m \in A$; a_s – стан переходу; $K(a_s)$ – код стану $a_s \in A$; x_h – вхідний сигнал, який визначає перехід $\langle a_m, a_s \rangle$; Y_h^1 – набір вихідних змінних, що формуються на переході $\langle a_m, a_s \rangle$; Φ_h – набір функцій збудження тригерів, які приймають одиничні значення для перемикавання регістру RG із $K(a_m)$ в $K(a_s)$; h – номер переходу ($h = \overline{1, H}$). Крім того, в стовпчиках a_m записані змінні виходів $y_n \in Y^2$, які формуються в стані $a_m \in A$.

На наступному етапі формуються функції, що задають схему СМПА:

$$\Phi = \Phi(T, X); \quad (6)$$

$$Y^1 = Y^1(T, X); \quad (7)$$

$$Y^2 = Y^2(T). \quad (8)$$

Система (6) визначає функцію переходів (2), система (7) – функцію виходів автомата Мілі (3), і система (8) – відповідно, функцію (4) вихідних сигналів автомата Мура.

Позначимо символом PALer схему, що складається з елементів PAL. З формул (6) і (7) можна побачити, що функції (2) і (3) визначають схему з входами $X_i \in X$ і $T_r \in T$. Назвемо її схемою PALer1. Функція (8) відповідає схемі PALer2, що має тільки входи $T_r \in T$. Блок PALer1 включає регістр RG. Отже, блок PALer1 повинен мати входи Clock і Start. Системи (6) - (8) визначають структурну схему СМПА U_1 (рис. 1). Як видно на рис.1, виходами блоку PALer1 є внутрішні змінні $T_r \in T$, а не функції $D_R \in \Phi$.

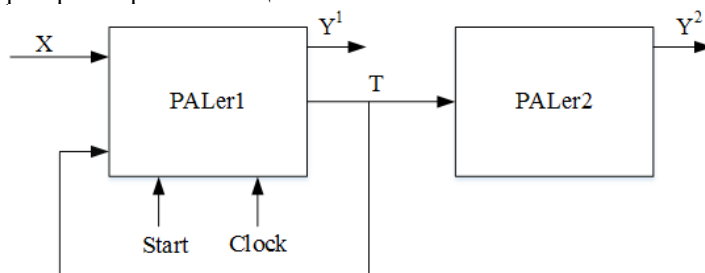


Рисунок 1 - Структурна схема СМПА U_1

Функції (6) – (7) залежать від термів F_h , які відповідають строкам ПСТ:

$$Fh = Am \cdot Xh \quad (h=1, \dots, H), \quad (9)$$

де A_m – кон'юнкція змінних $T_r \in T$, що відповідає стану $a_m \in A$ із h -го рядка ПСТ. Отже, функції (6), (7) визначаються наступним чином:

$$D_r = h=1 \text{HC}_{rh} F_h \quad (r=1, \dots, R); \quad (10)$$

$$y_n = h=1 \text{HC}_{nh} F_h \quad (n=1, \dots, N_1). \quad (11)$$

Тут $C_{rh}(C_{nh})$ – булева змінна, яка дорівнює одиниці, тільки якщо змінна $D_r(y_n)$ записана в h -тому рядку ПСТ.

Функція (8) залежить від термів A_m та визначається наступним чином:

$$y_n = m=1 M C_{nm} A_m \quad (n=1, \dots, N_2) \quad (12)$$

Тут C_{nm} – булева змінна, яка дорівнює одиниці, тільки якщо змінна $y_n \in Y^2$ формується в стані $a_m \in A$.

Метод синтезу СМПА з кодуванням наборів вихідних змінних

Позначимо початкову ГСА Γ станами автомата Мілі [1], утворюючи множину $A=$

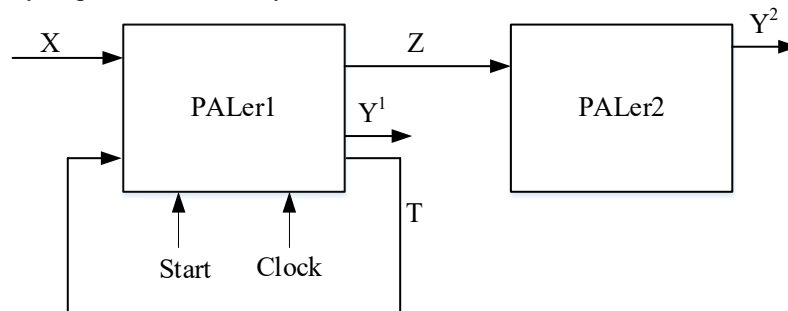


Рисунок 2 - Структурна схема СМПА U_2

В автоматі U_2 блок PALer1 реалізує системи (6), (7) і (16). Блок PALer2 реалізує систему (14). Виходи макрокомірок, які формують функції (16), пов'язані з входами D тригерів. Таким чином, змінні (14) не змінюють своїх значень, поки не змінюється стан автомата. Очевидно, автомати U_1 і U_2 є еквівалентними, якщо вони синтезуються за одною і той самою ГСА Γ .

Підхід, що пропонується, надає такі можливості для еквівалентних автоматів U_1 і U_2 :

1. Зменшення кількості рядків ПСТ автомата U_2 в порівнянні з числом H , що також дозволяє

$\{\alpha_1, \dots, \alpha_M\}$. В операторних вершинах ГСА запишемо змінні $y_n \in Y^1$, а біля операторних вершин - змінні $y_n \in Y^2$. Утворимо множину наборів вихідних змінних, тобто вихідних сигналів (НВС) $Y_q \subseteq Y^2$. Ці набори записані біля операторних вершин ГСА Γ . Нехай ГСА Γ включає Q різних НВС. Закодуємо набори Y_q двійковими кодами $K(Y_q)$ разрядності RQ :

$$RQ = \lceil \log_2 Q \rceil. \quad (13)$$

Використаємо для кодування НВС змінні $Z_r \in Z$, де $|Z| = RQ$.

Представимо систему (8) в такому виді:

$$Y^2 = Y^2(Z) \quad (14).$$

При цьому кожна змінна $y_n \in Y^2$ визначається наступним чином:

$$y_n = \bigwedge_{q=1}^Q C_{nq} Z_q \quad (n=1, \dots, N_2) \quad (15).$$

Тут C_{nq} – булева змінна, що дорівнює одиниці, тоді, і тільки тоді, коли $y_n \in Y_q$; Z_q – кон'юнкція змінних $Z_r \in Z$, яка відповідає коду $K(Y_q)$; $q \in \{1, \dots, Q\}$.

Для реалізації системи (14) необхідно реалізувати систему функцій

$$Z = Z(T, X). \quad (16)$$

Проведений аналіз дозволяє запропонувати модель СМПА U_2 (рис. 2).

зменшити кількість термів в системах (6) - (7) автомата U_2 в порівнянні з U_1 .

2. Кодування станів відокремлене від кодування наборів вихідних сигналів. Таким чином, кодування станів необхідно виконати так, щоб зменшити число термів в кожній з функцій (6) - (7). Кодування НВС, в свою чергу, необхідно виконати так, щоб зменшити число термів в кожній з функцій $y_n \in Y^2$ автомата Мура.

Недоліком схеми автомата U_2 є наявність системи (14), для реалізації якої необхі-

дні певні ресурси кристала. Однак цей недолік компенсується зменшенням складності схем, що реалізують функції $D_r \in \Phi, y_n \in Y^1 \cup Y^2$.

В даній роботі запропонований метод синтезу автомата U_2 , що включає наступні етапи:

1. Формування множини станів автомата Мілі для заданої ГСА Г.
2. Кодування станів $a_m \in A$.
3. Формування наборів вихідних змінних $Y_q \subseteq Y$.
4. Кодування наборів вихідних змінних.
5. Формування прямої структурної таблиці СМПА U_2 .
6. Формування систем функцій, що задають схему СМПА.
7. Реалізація схеми в заданому елементному базисі.

Розглянемо приклад синтезу СМПА U_2 за ГСА Г1 (рис.3).

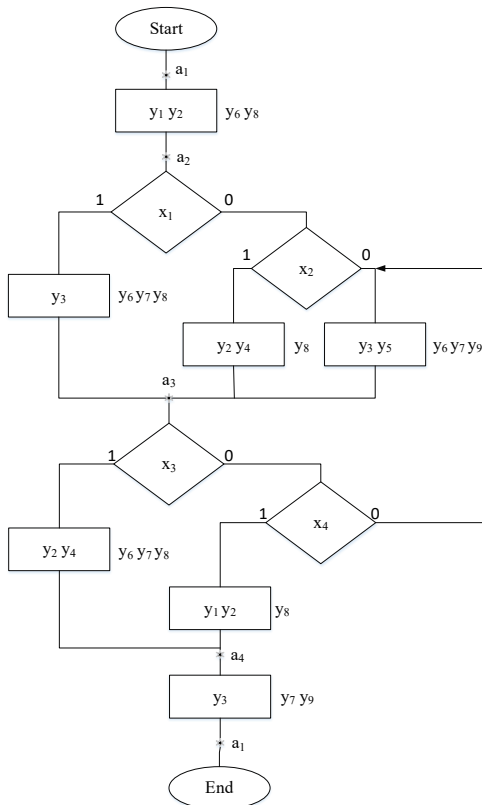


Рисунок 3 – ГСА Г, позначена станами автомата Мілі

Приклад синтезу СМПА U_2

Як видно на рис. 3, ГСА Г1 відзначена станами автомата Мілі [1], що утворюють множину $A = \{a_1, \dots, a_4\}$.

Переходи зі станів визначаються вхідними змінними з множини $X = \{x_1, \dots, x_4\}$. В операторних вершинах ГСА Г1 записані вихідні

змінні автомата Мілі, що утворюють множину $Y^1 = \{y_1, \dots, y_5\}$. Біля операторних вершин ГСА Г1 записані вихідні змінні автомата Мура, що утворюють множину $Y^2 = \{y_6, \dots, y_9\}$. Отже, для автомата U_2 маємо $M = 4, L = 4, N_1 = 5, N_2 = 4, N = 9$.

Тригери регістра RG мають інформаційні входи типу D. Використовуючи (5), знайдемо число тригерів $R = 2$. Цей факт визначає множини $T = \{T1, T2\}$ і $\Phi = \{D1, D2\}$. Для зменшення числа термів в системі (6) використовуємо підхід з [1]: чим більше переходів виконується в стан $a_m \in A$, тим менше одиниць має його код К (a_m). Аналіз ГСА Г1 дозволяє отримати наступні коди: $K(a_1) = 10, K(a_2) = 11, K(a_3) = 00$ і $K(a_4) = 01$. Таке кодування можливе, якщо тригери мають асинхронні входи установки в нуль і одиницю.

За ГСА Г1 потрібно знайти наступні НВС: $Y_1 = 0, Y_2 = \{y_6, y_8\}, Y_3 = \{y_6, y_7, y_8\}, Y_4 = \{y_8\}, Y_5 = \{y_6, y_7, y_9\}, Y_6 = \{y_7, y_9\}$. Отже, маємо множину $Z = \{z_1, z_2, z_3\}$.

Закодуємо НВС так, щоб зменшити число термів в системі (14). На рис. 4 показаний один з можливих варіантів кодування.

		$z_1 z_2$			
		00	01	11	10
z_3	0	Y_1	Y_4	*	Y_6
	1	*	Y_2	Y_3	Y_5

Рисунок 4 – Коди наборів вихідних змінних

Коди $K(Y_q)$ отримані на основі аналізу наступної системи функцій:

$$\begin{aligned}
 y_6 &= Y_2 \vee Y_3 \vee Y_5; \\
 y_7 &= Y_3 \vee Y_5 \vee Y_6; \\
 y_8 &= Y_2 \vee Y_3 \vee Y_4; \\
 y_9 &= Y_5 \vee Y_6;
 \end{aligned}
 \tag{17}$$

Кодування НВС необхідно виконати так, щоб кожна з функцій (17) визначалася мінімально можливим числом узагальнених інтервалів R_Q -розмірного булевого простору. Використання кодів і несуттєвих наборів 110 і 001 з рис 4. дозволяє перетворити систему (17) наступним чином:

$$y_6 = z_3; y_7 = z_1; y_8 = z_2; y_9 = z_1 \bar{z}_2; \tag{18}$$

Система (18) для даного прикладу визначає систему (14). Аналіз системи (18) показує, що блок PALer2 складається з однієї макрокомірки PAL. Функції y_6, y_7, y_8 формуються на виходах блоку PALer1.

ПСТ автомата U_2 містить наступні стовпці: a_m – початковий стан; $K(a_m)$ – код стану

$a_m \in A$; a_s – стан переходу; $K(a_s)$ – код стану $a_s \in A$; X_h – вхідний сигнал, що визначає перехід $\langle a_m, a_s \rangle$; Y_h – набір вихідних змінних $Y_n \in Y^1$, які формуються на переході $\langle a_m, a_s \rangle$; Z_h – змінні $z_r \in Z$, які дорівнюють одиниці в коді $K(Y_q)$ НВС Y_q відповідно переходу $\langle a_m, a_s \rangle$; Φ_h – набір функцій $D_r \in \Phi$, що дорівнюють одиниці та використовуються для перемикавання пам'яті із $K(a_m)$ в $K(a_s)$; h – номер переходу. В нашому прикладі ПСТ містить $H = 8$ рядків (табл. 1).

Таблиця 1 - Пряма структурна таблиця СМПА U_2

	$K(a_m)$	a_s	$K(a_s)$	X_h	Y_h	Z_h	Φ_h	h
a_1	10	a_2	11	1	$Y_1 Y_2$	$z_2 z_3$	$D_1 D_2$	1
a_2	11	a_3	00	x_1	Y_3	$z_1 z_2 z_3$	-	2
		a_3	00	$x_1 x_2$	$Y_2 Y_4$	z_2	-	3
		a_3	00	$x_1 \cdot x_2$	$Y_3 Y_5$	$z_1 z_3$	-	4
a_3	00	a_4	01	x_3	$Y_2 Y_4$	$z_1 z_2 z_3$	D_2	5
		a_4	01	$x_3 x_4$	$Y_1 Y_2$	z_2	D_2	6
		a_3	00	$x_3 \cdot x_4$	$Y_3 Y_5$	$z_1 z_3$	-	7
a_4	01	a_1	10	1	Y_3	z_1	D_1	8

Стовпець Z_h заповнюється наступним чином. При переході $\langle a_1, a_2 \rangle$ формується набір Y_2 , який має код 011. Отже, в стовпці Z_h записані z_2 і z_3 (рядок 1). Для другого переходу шлях із a_2 проходить через вершину, біля котрої записаний НВС Y_3 . Відповідний рядок містить в стовпці Z_h змінні z_1, z_2, z_3 . Решта рядків заповнюється аналогічним чином.

ПСТ є основою для формування систем (6), (7) і (16). Наприклад, із табл. 1 можна знайти наступні функції:

$$D_1 = T_1 \dot{T}_2 \vee \dot{T}_1 T_2;$$

$$y_1 = T_1 \dot{T}_2 \vee \dot{T}_1 \dot{T}_2 x_3 x_4;$$

$$z_1 = T_1 T_2 x_1 \vee T_1 T_2 x_1 \cdot x_2 \vee \dot{T}_1 \dot{T}_2 x_3 \vee \dot{T}_1 \dot{T}_2 x_3 \cdot x_4.$$

. Аналогічно можна знайти решту функцій систем (6), (7) і (16).

Останній етап запропонованого методу пов'язаний із застосуванням стандартних програмних пакетів [5, 6] і в рамках даної статті не розглядається.

Висновки

У даній роботі пропонується метод синтезу сумішеного мікропрограмного автомата за

ГСА, орієнтований на базис CPLD з макрокомірками типу PAL. Метод заснований на кодуванні наборів вихідних змінних автомата Мура.

Особливістю запропонованого методу є позначення початкової ГСА станами автомата Мілі. Це дозволяє зменшити число термів в системах вихідних змінних автомата Мілі і функцій збудження пам'яті в порівнянні з відомими методами [8 - 12]. При цьому кодування наборів можна виконати так, щоб спростити схему формування вихідних змінних автомата Мура. Аналіз бібліотеки [16] показав, що в 82% випадків ця схема вимагає тільки N_2 макрокомірок PAL, де N_2 – число вихідних змінних автомата Мура. При цьому в 15% випадків цей показник був менше N_2 , так як деякі змінні ототожнювалися зі змінними, що кодують набори $z_r \in Z$.

Напрямок подальших досліджень є розробка методів синтезу СМПА для складних ГСА, де число входів PAL є недостатнім для реалізації термів автомата. В цьому випадку ми розглянемо можливість застосування методу заміни вхідних змінних [3, 10].

Список літератури

1. Baranov S. Logic and System Desing of Digital Systems/S. Baranov.–Tallinn:TUT Press, 2008.–267 pp.
2. De Micheli G. Synthesis and Optimization of Digital Circuits / G. De Micheli. – New York: McGraw-Hill, 1994. – 636 pp.
3. Sklyarov V. Synthesis and Optimization of FPGA – based Systems / V. Sklyarov, I. Sklyarova, A. Barkalov, L. Titarenko. – Berlin: Springer, 2014. – 432 pp.

4. Czerwinski R., Finite State Machine Logic Synthesis for Complex Programmable Logic Devices / R. Czerwinski, D. Kania. – Berlin: Springer, 2013. – 172 pp.
5. Altera CPLDs – Режим доступу: <https://www.altera.com/products/fpga/overview.html> (дата звернення 29.11.2016 р). – Назва з екрана.
6. All Programmable Devices – Режим доступу: <https://www.xilinx.com/products/silicon-devices/fpga.html> (дата звернення 29.11.2016 р). – Назва з екрана.
7. Соловьев В.В. Логическое проектирование цифровых систем на основе программируемых логических интегральных схем / В.В. Соловьев, А. Климович.–М.:Горячая Линия–Телеком, 2008. – 376 с.
8. Villa T., Sangiovanni-Vincentelli A. NOVA: state assignment of finite state machines for optimal two-level implementation // IEEE Transactions on CAD of Integrated Circuits and Systems. – 1990, №9 – 34-48 p.p.
9. Barkalov A., Reduction in the number of PAL macrocells in the circuit of the Moore FSM / A. Barkalov, L. Titarenko, S. Chmielewski //International Journal of Applied Mathematics and Computer Science. – 2007, №17. – 101-112 p.p.
10. Баркалов А.А. Оптимизация схемы совмещенного автомата в базе FPGa способом замены входных переменных / А.А. Баркалов, И.Я. Зеленева, С.С. Грушко // Науковий вісник Чернівецького національного університету імені Юрія Федьковича. Серія: Комп'ютерні системи та компоненти. Том 6, Випуск 2. – Чернівці: ЧНУ, 2015. – с. 49 -54.
11. Barkalov A. Implementing combined FSM with CPLDs / Barkalov A., Titarenko L., Zeleneva I., Hrushko S.// International Journal of Software Engineering and Computer Systems (IJSECS), Volume 3, University Malaysia Pahang, 2017. - 118-124 p.p.
12. Баркалов А.А. Метод уменьшения числа термов при реализации схемы совмещенного микропрограммного автомата в базе CPLD / А.А. Баркалов, Л.А. Титаренко, И.Я. Зеленева, С.С. Грушко. // Вісник НТУ «ХПІ», Харків, 2016, №49 (1221). – С. 25 –31.
13. Yang S. Optimum and suboptimum algorithms for input encoding and its relationships to logic minimization / S. Yang, M.Ciesielski // IEEE Transactions on CAD of Integrated Circuits and Systems. – 1991, №10 – 117-131 p.p.
14. Баркалов А.А. Принципы оптимизации логической схемы микропрограммного автомата Мура // Кибернетика и системный анализ. – 1998, №1. – С. 65 – 72.
15. Yang S. Logic Synthesis and optimization benchmarks user guide / S. Yang– North Carolina: Microelectronics Center of North Carolina, 1991. – 43 pp.

References

1. Baranov, S. (2008). Logic and System Desing of Digital Systems, TUT Press, Tallinn, 267 p.
2. De Micheli, G. (1994). Synthesis and Optimization of Digital Circuits, McGraw-Hill, New York, 636 p.
3. Sklyarov, V., Sklyarova, I., Barkalov, A., Titarenko, L. (2014) Synthesis and Optimization of FPGA – based Systems, Springer, Berlin, 432 p.
4. Czerwinski R., Finite State Machine Logic Synthesis for Complex Programmable Logic Devices / R. Czerwinski, D. Kania. – Berlin: Springer, 2013. – 172 pp.
5. “Intel FPGAs” available at: <https://www.altera.com/products/fpga/overview.html>
6. “FPGAs & 3D ICs”, available at: <https://www.xilinx.com/products/silicon-devices/fpga.html>
7. Solovev, V.V., Klimovich, A. (2008). The logical design of digital systems based on programmable logic integrated circuits [Logicheskoe proektirovanie tsifrovyyih sistem na osnove programmiruemyih logicheskikh integralnyih shem], Goryachaya Liniya–Telekom, Moscow, 376 p.
8. Villa T., Sangiovanni-Vincentelli A. (1990) NOVA: state assignment of finite state machines for optimal two-level implementation // IEEE Transactions on CAD of Integrated Circuits and Systems. – 1990, №9 – 34-48 p.p.
9. Barkalov A., Reduction in the number of PAL macrocells in the circuit of the Moore FSM (2007) / A. Barkalov, L. Titarenko, S. Chmielewski //International Journal of Applied Mathematics and Computer Science. – 2007, №17. – 101-112 p.p.
10. Barkalov, A.A., Zelenjova, I.J. & Hrushko, S.S. (2015). Optimization of combined automaton circuit on base FPGa using the method of input variables changing [Optimizatsiya shemyi sovmeschennogo avtomata v bazise FPGa sposobom zameny vhodnyih peremennyih], Scientific Herald of Chernivtsi University: Computer systems and components, Volume 6, Issue 2, pp. 49-54.
11. Barkalov A. Implementing combined FSM with CPLDs / A. Barkalov, L. Titarenko, I. Zeleneva, S. Hrushko // International Journal of Software Engineering and Computer Systems (IJSECS), Volume 3, University Malaysia Pahang, 2017. - 118-124 p.p.

12. Barkalov, A.A., L.A. Titarenko, Zelenjova, I.J. & Hrushko, S.S.(2016). The method of decreasing the number of terms when implementing a scheme of a combined firmware in CPLD basis [Metod umensheniya chisla termov pri realizatsii shemyi sovmeshchennogo mikroprogrammnoho avtomata v bazise CPLD] // Bulletin of the NTU "KhPI". – 2016, №49 (1221). – 25 –31 p.p.
13. Yang S. Optimum and suboptimum algorithms for input encoding and its relationships to logic minimization / S. Yang, M.Ciesielski // IEEE Transactions on CAD of Integrated Circuits and Systems. – 1991, №10 – 117-131 p.p.
14. Barkalov A.A. (1998). Principles of optimization of the logic circuit of the Moore microprogramming automaton [Printsipyi optimizatsii logicheskoy shemyi mikroprogrammnoho avtomata Mura] // Cybernetics and system analysis. - 1998, №1. - 65 – 72 p.p.
15. Yang, S. (1991). Logic Synthesis and optimization benchmarks user guide, Microelectronics Center of North Carolina, North Carolina, 43 p.

Надійшла до редакції 10.09.2017

А.А. БАРКАЛОВ¹, Л.А. ТИТАРЕНКО¹, И.Я. ЗЕЛЕНЕВА², С.С. ГРУШКО²

¹Университет Зеленогурский (Польша), ²ЗНТУ (Украина)

КОДИРОВАНИЕ НАБОРОВ ВЫХОДНЫХ СИГНАЛОВ В СХЕМЕ СОВМЕЩЕННОГО МИКРОПРОГРАММНОГО АВТОМАТА НА CPLD

Предлагается метод синтеза совмещенного микропрограммного автомата, ориентированный на базис CPLD с макроэлементами типа PAL. Особенностью PAL является очень ограниченное число элементарных конъюнкций (термов), связанное со схемой дизъюнкции. Это приводит к необходимости решения задачи раздельной минимизации булевых функций, которые задают схему автомата. Отличительной особенностью предложенного метода является отметка начальной граф-схемы алгоритма состояниями автомата Мили, что позволяет уменьшить число термов в системах выходных переменных автомата Мили и функций возбуждения памяти по сравнению с известными методами. При этом также предложен способ кодирования наборов выходных переменных автомата Мура таким способом, чтобы значительно упростить схему формирования выходных сигналов.

Ключевые слова: совмещенный микропрограммный автомат, CPLD, PAL, выходные сигналы автомата Мура, кодирование состояний, граф-схема алгоритма.

A.A. BARKALOV¹, L.A. TITARENKO¹, I.J. ZELENIEVA², S.S. HRUSHKO²

¹University of Zielona góra (Poland), ²Zaporizhzhia National Technical University (Ukraine)

CODING OF OUTPUT SIGNAL SETS IN THE COMBINED FSM CIRCUIT ON CPLD

The method of synthesis of a combined finite state machine (CFSM), oriented to the basis of CPLD is proposed. CFSM combines the functions of the both FSM Mealy and Moore and in practice, such a model of control automata is widely used. A feature of CFSM is the existing of output variables of two types. The output variables of the Mealy automaton are formed during transitions between states. The output variables of the Moore automaton exist when the current state is stable. The problem of reducing hardware amount is actually for modern processes of FSM design. The methods of this problem solving depend on the features of the elemental basis. CPLD chips include three basic elements: macrocells, PAL (programmable array logic), a matrix of programmable interconnects and input/output blocks. A feature of PAL is a very limited number of elementary conjunctions (terms) associated with the disjunction scheme. This leads to the problem of minimization of Boolean functions that define the automaton circuit. In the case of CFSM, this problem should be solved separately for each part – Mealy and Moore FSM. Usually, the different methods of state encoding are used for the solution. A distinctive feature of the proposed method is the marking of the initial graph-scheme of the algorithm by the states of the Mealy FSM, which makes it possible to reduce the number of terms in the system of output functions and memory excitation functions in comparison with known methods. An original method for encoding of output signal sets of the Moore automaton is also proposed. This method makes it possible to simplify considerably the scheme of the formation of Moore output signals. An example of using proposed method for CFSM design with initial flow-chart of the control algorithm is explained.

Keywords: combined finite state machine, CPLD, PAL, output signals of the Moore automaton, state coding, flow-chart of the algorithm.