УДК 004.315

О. В. Самощенко[1], канд. техн. наук, доц.
О. М. Мірошкін[2], канд. техн. наук, доц.
Г. Е. Маргієв[1], аспірант
[1] ДВНЗ «Донецький національний технічний університет», м. Покровськ, Україна
[2] Університет Ульма, Німеччина
aleksandr.samoshchenko@gmail.com, miroshkinan@gmail.com, margievge@gmail.com

# Синтез та дослідження схем додавання та віднімання цілих чисел в системі з від'ємним нулем

*Операції додавання та віднімання цілих чисел сформульовані як задачі обробки цілих чисел з від'ємним нулем. Для операцій додавання та віднімання чисел з від'ємним нулем запропонований формальний метод синтезу оптимальних схем обробки початкових даних на підставі канонічного двійкового суматора беззнакових цілих чисел. Обґрунтований алгоритм формування результату в коді з від'ємним нулем з використанням поліному повної суми на штатних виводах двійкового суматора операційного пристрою. Розроблений алгоритм фіксації полярності та наявності факту переповнення розрядної сітки операційного суматора схеми додавання та віднімання початкових даних з від'ємним нулем, відмінний тим, що контроль коректності результату визначається з використанням виключно штатних виводів операційного суматора. Зазначено, що спосіб формування суми та різниці в коді з від'ємним нулем та алгоритм контролю коректності результату інваріантні відносно коду операції. Адекватність розроблених схем обґрунтована моделюванням математичного опису операційного пристрою засобами мови VHDL.*

***Ключові слова: суматор, код з від'ємним нулем, переповнення, операційний пристрій, VHDL-моделювання.***
DOI: 10.31474/1996-1588-2018-1-26-91-100

## Вступ

Точність подання чисел в системі з рухомою комою визначається кількістю розрядів, що зберігаються, в дробовій частині мантис [1-3]. Для збільшення кількості розрядів, що зберігаються, в дробовій частині мантис в сучасних системах з рухомою комою в штатній розрядній сітці мантис наявний подвоєний код нормалізованої мантиси, в якому одиниця є неявною [2-4]. Для збереження абсолютної величини чисел з рухомою комою при подвоєнні нормалізованої мантиси код порядку чисел зменшується на одиницю. Через це нульові значення порядків дорівнюватимуть «–1» – виникають порядки з від'ємним нулем [5], а при виконанні команд порівняння, додавання, віднімання, множення та ділення чисел в системі з рухомою комою виникає задача додавання та віднімання порядків в коді з від'ємним нулем. Використання при цьому арифметичних ланцюгів доповнювальних кодів або кодів з додатним нулем потребує досить складних перетворювань різнополярних відображень порядків. В роботі, що розглядається, з використанням властивостей двійкових суматорів беззнакових цілих чисел запропонований метод синтезу оптимальних схем додавання та віднімання цілих чисел з від'ємним нулем. Адекватність розробленого математичного опису операційного пристрою підтверджена моделюванням операцій додавання та віднімання чисел з від'ємним нулем засобами мови VHDL [8].

## Синтез схеми додавання цілих чисел в системі з від'ємним нулем

Операція додавання цілих чисел у загальному випадку зводиться до розв'язання задачі:

$$C = A + B, \tag{1}$$

де C – алгебраїчна сума цілочисельних операндів A та B.

Для розв'язання задачі (1) використаємо канонічний двійковий суматор беззнакових чисел (рис. 1), операційні властивості якого описуються співвідношенням [7]

$$E = \begin{cases} 1 \text{ при } \mathrm{a}(n,1)+\mathrm{b}(n,1)+\mathrm{e} \geq \mathrm{V}; \\ 0 \text{при } \mathrm{a}(n,1)+\mathrm{b}(n,1)+\mathrm{e} < \mathrm{V}; \end{cases}$$

$$S(n,1) = (a(n,1) + b(n,1) + e)_{mV} = \begin{cases} \mathrm{a}(n,1) + \mathrm{b}(n,1) + e - \mathrm{V} \text{ при } \mathrm{E} = 1; \\ \mathrm{a}(n,1) + \mathrm{b}(n,1) + \mathrm{e} \text{ при } \mathrm{E} = 0, \end{cases} \tag{2}$$

де $S(n,1) \in [0; V-1]$ – поле двійкового коду суми початкових даних на основних виходах суматора (рис. 1): $S(n,1) = S(n)S(n-1) \dots S(2)S(1)$; $E \in [0;1]$ – поле вихідного переносу на виводі суматора з ваговим коефіцієнтом $V = 2^n$; $e \in [0;1]$ – вхідний перенос до молодших розрядів доданків; $a(n,1)$, $b(n,1) \in$

$[0, V-1]$ – двійкові коди доданків на основних входах суматора; $(a(n,1)+b(n,1)+e)_{mV}$ – опис процедури обчислення залишку по модулю $V$ суматора від суми початкових даних [5,7-8].

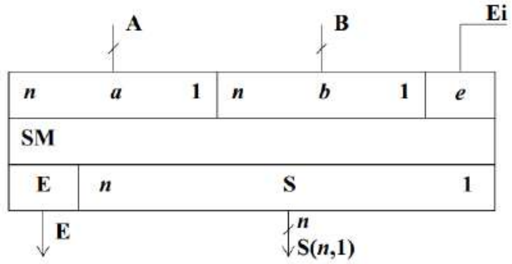


Рисунок 1 – Функціональна схема канонічного двійкового суматора беззнакових цілих чисел

При розв'язанні задачі (1) для змінних з від'ємним нулем операція додавання цілих чисел зводиться до реалізації співвідношення:

$$\mathrm{C}-1=\mathrm{A}+\mathrm{B}-1, \tag{3}$$

де $\mathrm{C}-1$ та $\mathrm{A}+\mathrm{B}-1$ – відповідно сума з від'ємним нулем та результат додавання операндів з від'ємним нулем.

Для розв'язання задачі (3) за допомогою двійкового суматора беззнакових чисел (2) вираз (3) перетворюємо наступним чином:

$$C-1+\frac{V}{2}+\frac{V}{2}=A+B-1-1+1+\frac{V}{2}+\frac{V}{2},$$

звідки за умови довільного значення W у коді з від'ємним нулем за формулою

$$W_{\text{ОН}}(n,1)=W+\frac{V}{2}-1\in[0;V-1]$$

отримаємо:

$$\left(C+\frac{V}{2}-1\right)+\frac{V}{2}=\left(A+\frac{V}{2}-1\right)+\left(B+\frac{V}{2}-1\right)+1,$$
$$C_{\text{ОН}}(n,1)=A_{\text{ОН}}(n,1)+B_{\text{ОН}}(n,1)-\frac{V}{2}+1, \tag{4}$$

де $C_{\text{ОН}}(n,1)$, $A_{\text{ОН}}(n,1)$, $B_{\text{ОН}}(n,1)$ – відповідно сума та операнди задачі (3) з від'ємним нулем у форматі основних виводів операційного суматора (2).

Для формування зображення суми $C_{\text{ОН}}(n,1)$ на основних виводах двійкового суматора (2) вираз (4) надаємо у вигляді [5-7]

$$C_{\text{ОН}}(n,1)=A_{\text{ОН}}(n,1)+B_{\text{ОН}}(n,1)-\frac{V}{2}+$$
$$=\left(A_{\text{ОН}}(n,1)+B_{\text{ОН}}(n,1)-\frac{V}{2}+1\right.$$
$$\left.+V\right)_{mV}$$
$$=\left(A_{\text{ОН}}(n,1)+B_{\text{ОН}}(n,1)+1\right.$$
$$\left.+\frac{V}{2}\right)_{mV}=$$

$$\left((A_{\text{ОН}}(n,1)+B_{\text{ОН}}(n,1)+1)_{mV}+\frac{V}{2}\right)_{mV} \tag{5}$$

Згідно з (4) функція $C_{\text{ОН}}(C)$, $B_{\text{ОН}}(B)$ та $A_{\text{ОН}}(A)$ операції (5) завдані на інтервалі $[0;V-1]$, тому область припустимих значень, наприклад, аргументу A обмежена співвідношенням

$$A_{\text{ОН}}(n,1)=A+\frac{V}{2}-1=0\div(V-1),$$

звідки отримаємо:

$$A\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{6}$$

Аргументи решти функцій задачі (5) $B_{\text{ОН}}(B)$ та $C_{\text{ОН}}(C)$ обмежені аналогічними інтервалами:

$$B\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right];$$
$$C\in\left[-\left(\frac{V}{2}-1\right);\frac{V}{2}\right]. \tag{7}$$

Для визначення способу подання знаку аргументів A, B та C задачі (5) в коді з від'ємним нулем дослідимо властивості їх зображень $A_{\text{ОН}}(n,1)$, $B_{\text{ОН}}(n,1)$ та $C_{\text{ОН}}(n,1)$.

При $\mathrm{A}\leq 0$ в робочій області $\left[-\left(\frac{V}{2}-1\right);0\right]$ поліном зображення $A_{\text{ОН}}(n,1)$ змінюється в межах:

$$A_{\text{ОН}}(n,1)=A_{\text{ОН}}(n)\ldots A_{\text{ОН}}(2)A_{\text{ОН}}(1)=$$
$$A_{\text{ОН}}(n)\cdot 2^{n-1}+\cdots+A_{\text{ОН}}(2)\cdot 2^{1}+A_{\text{ОН}}(1)\cdot 2^{0}=$$
$$A_{\text{ОН}}(n)\cdot 2^{n-1}+A_{\text{ОН}}(n-1,1)=$$

$$=$$
$$\begin{cases} A+\frac{V}{2}-1=-\left(\frac{V}{2}-1\right)+\frac{V}{2}-1=0<2^{n-1} \\ \text{за умови } \mathrm{A}=-\left(\frac{V}{2}-1\right), \\ A+\frac{V}{2}-1=0+\frac{V}{2}-1=\frac{V}{2}-1==2^{n-1}-1<2^{n-1} \\ \text{за умови } \mathrm{A}=0. \end{cases}$$

Якщо $\mathrm{A}\leq 0$, то в старшому розряді поліному $A_{\text{ОН}}(n,1)$ формується код

$$A_{\text{ОН}}(n)=0 \tag{8}$$

При $A > 0$ в області визначення функції $A_{\text{ОН}}(A)$ $\left[+1; \frac{V}{2}\right]$ поліном $A_{\text{ОН}}(n,1)$ змінюється в діапазоні

$$A_{\text{ОН}}(n,1) = A_{\text{ОН}}(n) \cdot 2^{n-1} + A_{\text{ОН}}(n-1,1) =$$
$$\begin{cases} A + \frac{V}{2} - 1 = 1 + \frac{V}{2} - 1 = \frac{V}{2} = 2^{n-1} \\ \text{за умови } A = 1, \\ A + \frac{V}{2} - 1 = \frac{V}{2} + \frac{V}{2} - 1 = V - 1 == 2^n - 1 > 2^{n-1} \\ \text{за умови } A = \frac{V}{2}. \end{cases}$$

За умови $A > 0$ в старшому розряді поліному $A_{\text{ОН}}(n,1)$ формується код

$$A_{\text{ОН}}(n) = 0 \qquad (9)$$

Згідно (8) та (9) в області визначення формат функції $A_{\text{ОН}}(n)$ задається висловом:

$$A_{\text{ОН}}(n,1) = [NA]A_{\text{ОН}}(n-1,1), \qquad (10)$$

де $[NA] = A_{\text{ОН}}(n) = \begin{cases} 0, \text{якщо } A \le 0, \\ 1, \text{якщо } A > 0; \end{cases}$ – знаковий розряд аргументу A в коді з від'ємним нулем.

Поліноми подібних функцій $B_{\text{ОН}}(n,1)$ та $C_{\text{ОН}}(n,1)$ задачі (5) мають аналогічний формат:

$$B_{\text{ОН}}(n,1) = [NB]B_{\text{ОН}}(n-1,1),$$
$$C_{\text{ОН}}(n,1) = [NC]C_{\text{ОН}}(n-1,1), \qquad (11)$$

де $[NB] = \begin{cases} 0, \text{за умови } B \le 0, \\ 1, \text{за умови } B > 0; \end{cases}$

$[NC] = \begin{cases} 0, \text{за умови } C \le 0, \\ 1, \text{за умови } C > 0. \end{cases}$

Для розв'язання задачі (3) за допомогою суматора (2) на першому етапі операції, згідно з (5), на входах суматора необхідно сформувати двійкові коди:

$$a(n,1) = A_{\text{ОН}}(n,1);\ b(n,1) = B_{\text{ОН}}(n,1);\ e = 1. \qquad (12)$$

На основних виходах суматора (2), згідно з (5), при цьому отримаємо:

$$S(n,1) = (A_{\text{ОН}}(n,1) + B_{\text{ОН}}(n,1) + 1)_{mV} =$$
$$\left(\left(A + \frac{V}{2} - 1\right) + \left(B + \frac{V}{2} - 1\right) + 1\right)_{mV} =$$
$$(A + B + V - 1)_{mV} = (C + V - 1)_{mV} \qquad (13)$$
$$S(n,1) \in [0; V-1],$$

де $(C + V - 1)_{mV}$ – відображення алгебраїчної суми $C = (A + B - 1)$ беззнаковим кодом довжиною $n$ біт.

Область визначення функції $C_{\text{ОН}}(C)$ визначається, згідно з рівнянням (7) інтервалом $\left[-\left(\frac{V}{2} - 1\right); \frac{V}{2}\right]$.

Припустимий діапазон змінення суми $C = A + B$ при $A \in \left[-\left(\frac{V}{2} - 1\right); \frac{V}{2}\right]$, $B \in \left[-\left(\frac{V}{2} - 1\right); \frac{V}{2}\right]$ визначається відрізком $C \in [-(V-2); V]$. Тому на відрізку $C \in \left[-(V-2); -\frac{V}{2}\right]$ необхідно фіксувати від'ємне, а на інтервалі $C \in \left[\frac{V}{2} + 1; V\right]$ – додатне переповнення суматора (12). Таким чином, ознаки переповнення суматора (12) визначаються співвідношеннями

$$\text{ОПП} = \begin{cases} 1 \text{при} C \in \left[-(V-2); -\frac{V}{2}\right], \\ 0 \text{при} C \left[-(V-2); -\frac{V}{2}\right]; \end{cases}$$
$$\text{ППП} = \begin{cases} 1 \text{при} C \in \left[\frac{V}{2} + 1; V\right], \\ 0 \text{при} C \left[\frac{V}{2} + 1; V\right]; \end{cases} \qquad (14)$$
$$\text{ПП} = \text{ОПП} \vee \text{ППП},$$

де ОПП, ППП, ПП – відповідно ознаки від'ємного, додатного переповнення та наявності факту переповнення.

Двійковий код повної суми на виводах суматора (12), згідно з (13), в області від'ємного переповнення змінюється в межах:

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) =$$
$$= \begin{cases} C + V - 1 = -(V-2) + V - 1 = 1 == \\ ==0 \cdot 2^n + 0 \cdot 2^{n-1} + 1 \text{ за умови } C = -(V-2) \\ C + V - 1 = \frac{V}{2} - 1 = 2^{n-1} - 1 == \\ == 0 \cdot 2^n + 0 \cdot 2^{n-1} + (2^{n-1} - 1) \text{ за умови } C = \frac{-V}{2}. \end{cases}$$

Отже, в області від'ємного переповнення в старших розрядах двійкового коду повної суми на виводах суматора (12) формується комбінація

$$ES(n) = 00. \qquad (15)$$

В області додатного переповнення за умови $C \in \left[\frac{V}{2} + 1; V\right]$ двійковий код повної суми на виводах суматора (12), згідно з (13), змінюється в наступних межах:

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) =$$
$$= \begin{cases} C + V - 1 = \frac{V}{2} + 1 + V - 1 = 2^n + 2^{n-1} == \\ == 1 \cdot 2^n + 1 \cdot 2^{n-1} \text{ за умови } C = \frac{V}{2} + 1, \\ C + V - 1 = 2V - 1 = 2^{n+1} - 1 = 2^n + 2^n - 1 == \\ == 1 \cdot 2^n + 1 \cdot 2^{n-1} + (2^{n-1} - 1) \text{ за умови } C = V. \end{cases}$$

В області додатного переповнення на виході суматора (12) формується комбінація

$$ES(n) = 11. \qquad (16)$$

При $C \le 0$ в робочій області суми $C \in \left[-\left(\frac{V}{2}-1\right);0\right]$ повна сума на виводах

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1{,}1) =$$

$$= \begin{cases} C+V-1 = -\left(\dfrac{V}{2}-1\right)+V-1 = \dfrac{V}{2} = 2^{n-1} == \\ ==0 \cdot 2^n + 1 \cdot 2^{n-1} \text{за умови } C = -\left(\dfrac{V}{2}-1\right) \\ C+V-1 = V-1 = 2^n-1 = 2^{n-1}+2^{n-1}-1 == \\ == 0 \cdot 2^n + 1 \cdot 2^{n-1} + (2^{n-1}-1) \text{ за умови } C=0. \end{cases}$$

Факт відсутності від'ємного переповнення при $C \le 0$ визначається комбінацією

$$ES(n) = 01. \quad (17)$$

При $C > 0$ та коректних значеннях суми $C \in \left[1;\frac{V}{2}\right]$ повна сума на виводах суматора (12) змінюється в межах:

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1{,}1) =$$

$$= \begin{cases} C+V-1 = 1+V-1 = V = 2^n == \\ == 1 \cdot 2^n + 0 \cdot 2^{n-1} \text{ за умови } C=1, \\ C+V-1 = \dfrac{V}{2}+V-1 = 2^n+2^{n-1}-1 == \\ == 1 \cdot 2^n + 0 \cdot 2^{n-1} + (2^{n-1}-1) \text{ за умови } C = \dfrac{V}{2}. \end{cases}$$

Якщо $C > 0$ та за відсутності додатного переповнення суми C на виводах суматора (12) формується комбінація

$$ES(n) = 10. \quad (18)$$

Таким чином, ознаки переповнення суматора (12) описуються, згідно з (15) та (16), логічними висловами:

$$\begin{gathered} \text{ОПП} = E \vee \acute{S}(n) \\ \text{ППП} = E \vee S(n) \\ \text{ППП} = \text{ОПП} \vee \text{ППП} = \\ \left(E \vee \acute{S}(n)\right) \vee \left(E \vee S(n)\right) = E \oplus \acute{S}(n) \end{gathered} \quad (19)$$

Двійковий код зображення алгебраїчної суми $C_{\text{ОН}}(n,1)$ в системі з від'ємним нулем, згідно з (5), визначається співвідношенням

$$\begin{gathered} C_{\text{ОН}}(n,1) = \left(S(n,1)+\frac{V}{2}\right)_{mV} = \\ \left(S(n) \cdot 2^{n-1} + S(n-1{,}1) + 2^{n-1}\right)_{mV} = \\ \left(\left(S(n)+1\right) \cdot 2^{n-1} + S(n-1{,}1)\right)_{mV} = \\ \acute{S}(n) \cdot 2^{n-1} + S(n-1{,}1) = \acute{S}(n)S(n-1{,}1). \end{gathered} \quad (20)$$

При коректних значеннях результату операції додавання, згідно з (17) та (18), на виводах суматора (12) формується комбінація

$$E = \acute{S}(n). \quad (21)$$

суматора (12) змінюється в діапазоні:

Тому, згідно з (19) та (20), код результату $C_{\text{ОН}}(n,1)$ доцільно формувати у вигляді:

$$C_{\text{ОН}}(n,1) = [E]S(n-1{,}1) \quad (22)$$

де $[E] = [NC]$ – розряд знаку алгебраїчної суми початкових даних з від'ємним нулем; $S(n-1{,}1)$ – основні розряди зображення суми (13).

Синтезована логічна схема додавання цілих чисел в системі з від'ємним нулем зображена на рис. 2.

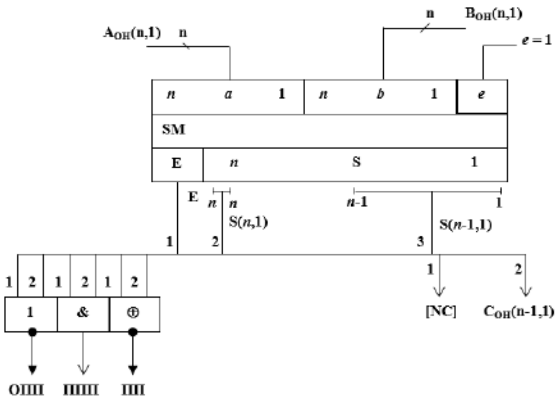


Рисунок 2 – Схема додавання цілих чисел в системі з від'ємним нулем

### *Синтез схеми віднімання цілих чисел в системі з від'ємним нулем*

Операція віднімання цілих чисел у загальному випадку полягає у розв'язанні задачі:

$$C = A - B, \quad (23)$$

де C – алгебраїчна різниця чисел; A, B – відповідно зменшуване та від'ємник операції віднімання чисел.

В системі з від'ємним нулем задача (23) описуються співвідношенням

$$C - 1 = A - B - 1, \quad (24)$$

Для схемної реалізації за допомогою суматора (2) вислів (24) надаємо у вигляді:

$$\begin{gathered} C-1 = C+\frac{V}{2}-1-\frac{V}{2} = \\ A+\frac{V}{2}-1-B-\frac{V}{2}-1+1 = \\ \left(A+\frac{V}{2}-1\right)-\left(B+\frac{V}{2}-1\right)-1 = \\ A_{\text{ОН}}(n,1)-B_{\text{ОН}}(n,1)-1, \end{gathered}$$

де $A_{\text{ОН}}(n,1) = A+\frac{V}{2}-1 \in [0;V-1]$; $B_{\text{ОН}}(n,1) = B+\frac{V}{2}-1 \in [0;V-1]$ – відповідно зображення зменшуваного та від'ємника в коді з від'ємним нулем довжиною $n$ біт, тобто:

$$\mathrm{C} + \frac{V}{2} - 1 - \frac{V}{2} = C_{\text{OH}}(n,1) - \frac{V}{2} = A_{\text{OH}}(n,1) - B_{\text{OH}}(n,1) - 1, \qquad (25)$$

де $C_{\text{OH}}(n,1) = \mathrm{C} + \frac{V}{2} - 1 \in [0; V-1]$ – зображення різниці чисел в коді з від'ємним нулем довжиною $n$ біт.

Для реалізації операції за допомогою двійкового суматора (2) надаємо (25) у вигляді

$$C_{\text{OH}}(n,1) = A_{\text{OH}}(n,1) - B_{\text{OH}}(n,1) - 1 + \frac{V}{2} = \left(A_{\text{OH}}(n,1) - B_{\text{OH}}(n,1) - 1 + \frac{V}{2} + V\right)_{mV} = \left((A_{\text{OH}}(n,1) - B_{\text{OH}}(n,1) - 1 + V)_{mV} + \frac{V}{2}\right)_{mV} = \left(\left(A_{\text{OH}}(n,1) + V - 1 - B_{\text{OH}}(n,1)\right)_{mV} + \frac{V}{2}\right)_{mV} = \left(\left(A_{\text{OH}}(n,1) + B_{\text{OH}}\acute{}(n,1)\right)_{mV} + \frac{V}{2}\right)_{mV}, \qquad (26)$$

де $\overline{\mathrm{B}_{\text{OH}}(n,1)} = V - 1 - \mathrm{B}_{\text{OH}}(n,1) = 2^n - 1 - \mathrm{B}_{\text{OH}}(n,1) =$
$$(1 \cdot 2^{n-1} + 1 \cdot 2^{n-2} + \dots + 1 \cdot 2^1 + 1 \cdot 2^0) - -(B_{\text{OH}}(n) \cdot 2^{n-1} + \dots + B_{\text{OH}}(2) \cdot 2^1 + B_{\text{OH}}(1) \cdot 2^0) = \left(1 - B_{\text{OH}}(n)\right) \cdot 2^{n-1} + \dots + \left(1 - B_{\text{OH}}(2)\right) \cdot 2^1 + +\left(1 - B_{\text{OH}}(1)\right) \cdot 2^0 = B_{\text{OH}}\acute{}(n) \cdot 2^{n-1} + \dots + +B_{\text{OH}}\acute{}(2) \cdot 2^1 + B_{\text{OH}}\acute{}(1) \cdot 2^0 =$$
$B_{\text{OH}}\acute{}(n) B_{\text{OH}}(\acute{n} - 1) \dots B_{\text{OH}}\acute{}(2) B_{\text{OH}}\acute{}(1)$ – порозрядна інверсія зменшуваного в системі з від'ємним нулем.

Оскільки операнди А та В у задачі (23) визначені, згідно з (6), на інтервалі $\left[-\left(\frac{V}{2} - 1\right); \frac{V}{2}\right]$, у загальному випадку код різниці визначається множиною чисел $[-(V-1); V-1]$, яка ширша, згідно з (6), за припустимих значень результату $C \in \left[-\left(\frac{V}{2} - 1\right); \frac{V}{2}\right]$. В силу цього за умови $C \in \left[-(V-1); -\frac{V}{2}\right]$ необхідно фіксувати від'ємне, а за $C \in \left[\frac{V}{2} + 1; V - 1\right]$ – додатне переповнення розрядної сітки результату. Області переповнення функції $C_{\text{OH}}(n,1)$ в операції додавання (1) та операції віднімання (22) неоднакові, тому переповнення різниці цілих чисел потребує спеціального дослідження.

У загальному випадку, згідно з проведеним аналізом, ознаки переповнення різниці чисел визначаються наступними системами:

$$\text{ОПП} = \begin{cases} 1 \text{заумови} C \in \left[-(V-1); -\dfrac{V}{2}\right], \\ 0 \text{заумови} C \notin \left[-(V-1); -\dfrac{V}{2}\right]; \end{cases}$$

$$\text{ППП} = \begin{cases} 1 \text{заумови} C \in \left[\frac{V}{2} + 1; V - 1\right], \\ 0 \text{заумови} C \notin \left[\frac{V}{2} + 1; V - 1\right]; \end{cases} \qquad (27)$$

$$\text{ПП} = \text{ОПП} \vee \text{ППП}.$$

Для визначення ознак переповнення (27) функції $C_{\text{OH}}(n,1)$ дослідимо властивості суми операції (26).

Під час обчислення суми (26) за допомогою двійкового суматора (2) на входах суматора необхідно сформувати двійкові коди:

$$a(n,1) = A_{\text{OH}}(n,1); b(n,1) = B_{\text{OH}}\acute{}(n,1); e = 0. \qquad (28)$$

Двійковий код повної суми на виводах суматора (28), згідно з (2), утворює поліном довжиною $(n+1)$ біт

$$ES(n,1) = E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) = A_{\text{OH}}(n,1) + B_{\text{OH}}\acute{}(n,1) = \left(A + \frac{V}{2} - 1\right) + \left(V - 1 - \left(B + \frac{V}{2} - 1\right)\right) = V + A - B - 1 = V + C - 1. \qquad (29)$$

В області від'ємного переповнення за $C \in \left[-(V-1); -\frac{V}{2}\right]$ код повної суми (29) суматора (28) змінюється в межах:

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) = \begin{cases} C + V - 1 = -(V-1) + V - 1 = 0 == \\ == 0 \cdot 2^n + 0 \cdot 2^{n-1} \text{ за умови } C = -(V-1), \\ C + V - 1 = \dfrac{V}{2} - 1 = 2^{n-1} - 1 == \\ == 0 \cdot 2^n + 0 \cdot 2^{n-1} + (2^{n-1} - 1) \text{ за умови } C = \dfrac{-V}{2}. \end{cases}$$

(30)

Отже, в області від'ємного переповнення різниці в старших розрядах поліному повної суми суматора (2), згідно (30), формується комбінація

$$ES(n) = 00. \qquad (31)$$

В області додатного переповнення за $C \in \left[\frac{V}{2} + 1; V - 1\right]$ код полінома (29) змінюється в діапазоні:

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) = \begin{cases} C + V - 1 = \dfrac{V}{2} + 1 + V - 1 = 2^n + 2^{n-1} == \\ == 1 \cdot 2^n + 1 \cdot 2^{n-1} \text{ за умови } C = \dfrac{V}{2} + 1, \\ C + V - 1 = V + V - 2 = 2^n + 2^{n-1} + 2^{n-1} - 2 == \\ == 1 \cdot 2^n + 1 \cdot 2^{n-1} + (2^{n-1} - 2) \text{ за умови } C = V - 1. \end{cases}$$

(32)

В області додатного переповнення різниці в старших розрядах поліному (29), згідно з (32), формується комбінація

$$ES(n) = 11. \qquad (33)$$

При коректних значеннях різниці $C \in \left[-\left(\frac{V}{2}-1\right);0\right]$ код поліному (29) змінюється в межах:

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) =$$
$$= \begin{cases} C + V - 1 = -\left(\frac{V}{2}-1\right) + V - 1 = \frac{V}{2} = 2^{n-1} == \\ == 0 \cdot 2^n + 1 \cdot 2^{n-1} \text{ за умови } C = -\left(\frac{V}{2}-1\right), \\ C + V - 1 = V - 1 = 2^n - 1 = 2^{n-1} + 2^{n-1} - 1 == \\ == 0 \cdot 2^n + 1 \cdot 2^{n-1} + (2^{n-1}-1) \text{ за умови } C = 0. \end{cases}$$

За умови $\mathrm{C} \leq 0$ та коректних значеннях різниці в старших розрядах поліному (29), згідно з (33) формується комбінація

$$ES(n) = 01. \tag{35}$$

При $\mathrm{C} > 0$ та коректних значеннях різниці $C \in \left[1;\frac{V}{2}\right]$ двійковий код поліному (29) змінюється в межах

$$E \cdot 2^n + S(n) \cdot 2^{n-1} + S(n-1,1) =$$
$$\begin{cases} C + V - 1 = 1 + V - 1 = V = 2^n == \\ ==1 \cdot 2^n + 0 \cdot 2^{n-1} \text{ за умови } C = 1 \\ C + V - 1 = \frac{V}{2} + V - 1 = 2^n + 2^{n-1} - 1 == \\ == 1 \cdot 2^n + 0 \cdot 2^{n-1} + (2^{n-1}-1) \text{ за умови } C = \frac{V}{2}. \end{cases}$$
(36)

Таким чином, за $\mathrm{C} > 0$, в області визначення різниці в старших розрядах поліному (29), згідно з (36), формується комбінація

$$ES(n) = 10. \tag{37}$$

З наведених співвідношень випливає, що в суматорі (12) та віднімачі (28), як це показано у співвідношеннях (15)–(16) та (31)–(33), наявність факту переповнення двійкового коду результату описується однаковою комбінацією в старших розрядах вихідного поліному. Тому алгоритм та схема фіксації переповнення розрядної сітки результату в суматорі (12) та віднімачі (28) описуються аналогічними логічними виразами (18).

Двійковий код різниці в системі з від'ємним нулем формується перетворенням суми на основних виводах віднімача (28), згідно з (26), відповідно до виразу $\mathrm{C}_{0\mathrm{H}}(n,1) = \left(S(n,1) + \frac{V}{2}\right)_{mV}$.

Через це отримаємо

$$\mathrm{C}_{0\mathrm{H}}(n,1) = (S(n) \cdot 2^{n-1} + S(n-1,1) + 2^{n-1})_{mV} =$$
$$\left((S(n)+1) \cdot 2^{n-1}\right)_{mV} + S(n-1,1) = \tag{38}$$
$$\acute{S(n)} \cdot 2^{n-1} + S(n-1,1) = \acute{S(n)}S(n-1,1).$$

За коректних значень різниці (24), згідно (35) та (36), комбінація змінних в старших розрядах віднімача (28) описується логічним виразом

$$E = \acute{S(n)}. \tag{39}$$

Різницю (23) в системі з від'ємним нулем доцільно формувати, згідно з (38) та (39), у вигляді:

$$C_{0\mathrm{H}}(n,1) = [E]S(n-1,1), \tag{40}$$

де $[E] = [NC]$ – знаковий розряд різниці (23); $S(n-1,1) = C_{0\mathrm{H}}(n-1,1)$ – основні розряди різниці (23) в коді з від'ємним нулем.

В об'єднаній схемі додавання та віднімання цілих чисел з від'ємним нулем (рис. 3) на входах операційного суматора (рис. 1), згідно з (18) та (28), задаються операції:

$$\begin{aligned} a(n,1) &= A_{0\mathrm{H}}(n,1); \\ b(n,1) &= B_{0\mathrm{H}}(n,1) \oplus SB; \\ e &= \acute{SB}, \end{aligned} \tag{38}$$

де $SB = \begin{cases} 1, \text{якщо } \mathrm{C} = \mathrm{A} - \mathrm{B}, \\ 0, \text{якщо } \mathrm{C} = \mathrm{A} + \mathrm{B}; \end{cases}$

$$b(n,1) = \begin{cases} B_{OH}(n,1), \text{якщо } S\mathrm{B} = 0, \\ \overline{B_{OH}(n,1)}, \text{якщо } S\mathrm{B} = 1. \end{cases}$$

На рис. 3 зображена об'єднана логічна схема суматора-віднімача цілих чисел в коді з від'ємним нулем.

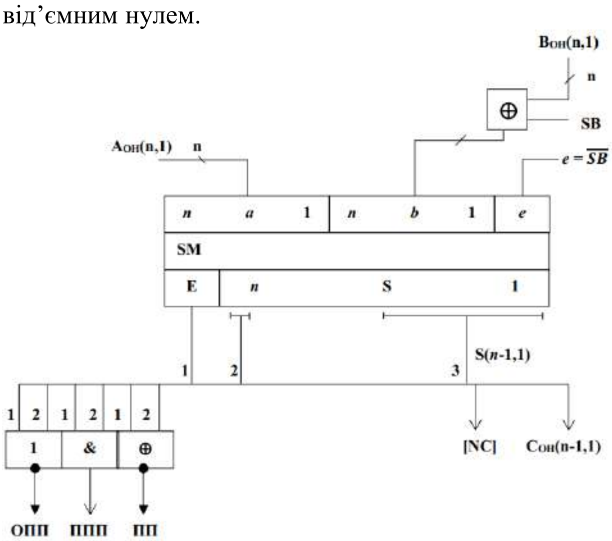


Рисунок 3 – Схема додавання та віднімання цілих чисел в системі з від'ємним нулем

## *Дослідження в середовищі ACTIVE-HDL операцій додавання цілих чисел в коді з від'ємним нулем*

Під час моделювання операцій додавання та віднімання цілих чисел в кодах з від'ємним нулем використовувався формат чисел, зображений на рис. 4 ($n = 4, V = 2^n = 16$).

| | | | |
|---|---|---|---|
| ± | 2 | 1 | 0 |

Рисунок 4 – Формат даних операційного пристрою в середовищі моделювання

Узагальнена блок-схема програмної моделі операційного пристрою (ПМОУ) додавання та віднімання цілих чисел зображена на рис. 5.

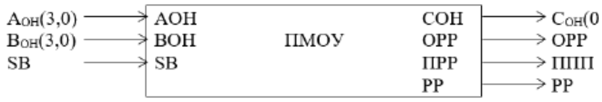


Рисунок 5 – Узагальнена схема ПМОУ: $A_{\text{ОН}}(3,0)$, $B_{\text{ОН}}(3,0)$, $SB$ – відповідно операнди та код операції; СОН, ОРР, РРР, РР – відповідно результат операції та ознаки від'ємного, додатного переповнення та факту переповнення розрядної сітки результату

На рис. 6 наведено результати моделювання машинних дій під час додавання та перетворення початкових даних. Далі наведено розрахунок одного з наборів вхідних даних:

$$A \in [-7;8], B \in [-7;8], C \in [-7;8],$$

$$A = -101; A_{\text{ОН}}(3,0) = A + \frac{V}{2} - 1 =$$
$$-101 + 1000 - 1 = 0111 - 0101 = [0]010;$$
$$B = +010; B_{\text{ОН}}(3,0) = B + \frac{V}{2} - 1 =$$
$$+010 + 1000 - 1 = 0111 + 0010 = [1]001;$$

$$ES(3,0) = A_{\text{ОН}}(3,0) + B_{\text{ОН}}(3,0) + 1 =$$
$$0010 + 1001 + 1 = 0[1]100;$$
$$E = 0; S(3) = [1]; S(2,0) = 100;$$
$$C_{\text{ОН}}(3,0) = [E]S(2,0) = [0]100 = (-011)_{\text{ОН}};$$
$$\text{ОПП} = E \vee \acute{S}(3) = 0 \acute{\vee} 1 = 0;$$
$$\text{ППП} = E \wedge S(3) = 0 \wedge 1 = 0;$$
$$\text{ПП} = E \oplus \acute{S}(3) = 0 \acute{\oplus} 1 = 0.$$

Результати моделювання рівнянь схеми додавання цілих чисел в кодах з від'ємним нулем (рис. 6) адекватно відбивають данні наведених теоретичних розрахунків, що свідчить про коректність математичного апарату та схеми додавання цілих чисел з від'ємним нулем.

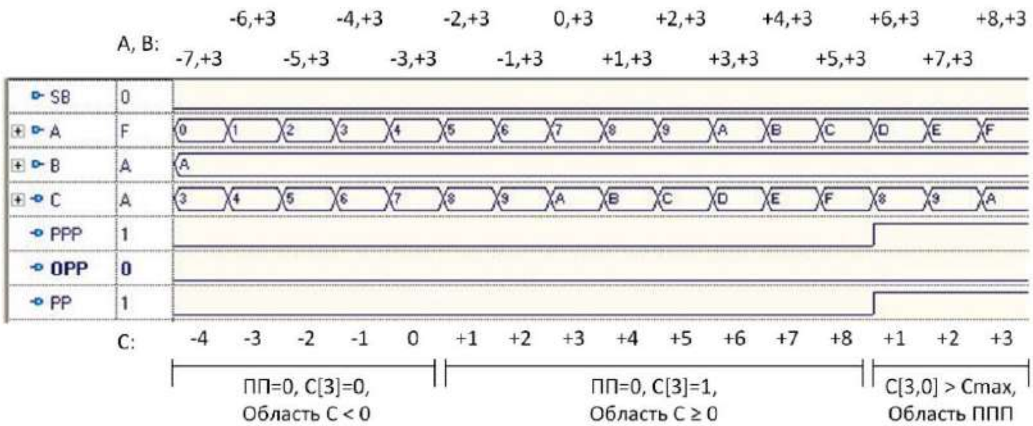


Рисунок 6 – Результати експерименту додавання цілих чисел в кодах з від'ємним нулем

### *Дослідження в середовищі ACTIVE-HDL операції віднімання цілих чисел в кодах з від'ємним нулем*

Моделювання операцій віднімання цілих чисел в кодах з від'ємним нулем виконувалось з використанням програмної моделі об'єднаного операційного пристрою (рис. 3).

На рис. 7 наведено моделювання машинних експериментів під час віднімання та перетворення початкових даних. Далі наведено розрахунок одного з наборів вхідних даних:

$$A \in [-7;8], B \in [-7;8], C \in [-7;8],$$
$$A = -011; A_{\text{ОН}}(3,0) = A + \frac{V}{2} - 1 =$$
$$-011 + 1000 - 1 = 0111 - 0011 = [0]100;$$

$$B = +010; B_{\text{ОН}}(3,0) = B + \frac{V}{2} - 1 =$$
$$+010 + 1000 - 1 = 0111 + 0010 = [1]001;$$

$$ES(3,0) = A_{\text{ОН}}(3,0) + \acute{B_{\text{ОН}}}(3,0) =$$
$$0100 + 0110 = 0[1]010;$$
$$E = 0; S(3) = [1]; S(2,0) = 010;$$
$$C_{\text{ОН}}(3,0) = [E]S(2,0) = [0]010 = (-101)_{\text{ОН}};$$
$$\text{ОПП} = E \vee \acute{S}(3) = 0 \acute{\vee} 1 = 0;$$
$$\text{ППП} = E \wedge S(3) = 0 \wedge 1 = 0;$$
$$\text{ПП} = E \oplus \acute{S}(3) = 0 \acute{\oplus} 1 = 0.$$

Порівняння даних машинних експериментів та результатів теоретичних розрахунків свідчить, що математичний опис операції віднімання цілих чисел в кодах з від'ємним нулем адекватно відображає правила алгебраїчного віднімання цілих чисел.

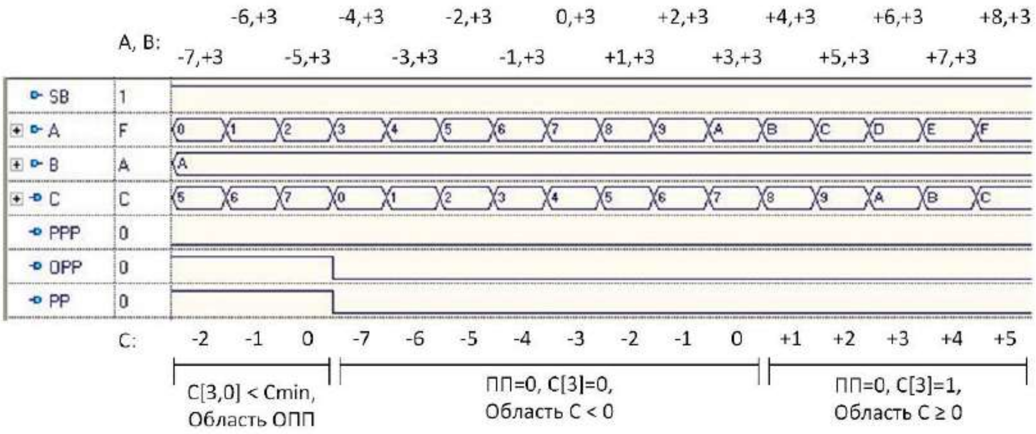


Рисунок 7 – Результати моделювання віднімання цілих чисел в кодах з від'ємним нулем

### Висновки

Основні результати роботи зводяться до наступного:

– для операцій додавання та віднімання цілих чисел з від'ємним нулем запропонований формальний метод синтезу оптимальних схем обробки початкових даних на основі канонічного двійкового суматора не від'ємних цілих чисел;

– аналітично обґрунтований алгоритм формування результату в коді з від'ємним нулем на основі поліному повної суми двійкового суматора операційного пристрою;

– розроблений алгоритм фіксації полярності та наявності факту переповнення розрядної сітки операційного суматора схем додавання та віднімання початкових даних в коді з від'ємним нулем, котрий відрізняється тим, що контроль коректності результату визначається з використанням виключно штатних виводів операційного суматора;

– показано, що спосіб формування суми та різниці цілих чисел з від'ємним нулем та алгоритм контролю коректності операцій додавання та віднімання початкових даних інваріантні відносно коду операції;

– адекватність розроблених схем додавання та віднімання цілих чисел в системі з від'ємним нулем обґрунтована моделюванням розробленого математичного опису операційного пристрою в середовищі мови VHDL;

– розроблені схеми додавання та віднімання цілих чисел в системі з від'ємним нулем, перспективні для створення конкурентоспроможних схем складних машинних операцій в системі з рухомою комою.

### Список літератури

1. Карцев М.А. Арифметика цифровых машин. – М.: Наука, 1969. – 576с.
2. Степанов А.Н. Архитектура вычислительных систем и компьютерных сетей. – СПб.: Питер, 2007. – 509 с.
3. Орлов С. А., Цилькер Б. Я. Организация ЭВМ и систем: Учебник для вузов. 2-е изд. – СПб.: Питер, 2011. – 688 с.: ил.
4. Крейгон Х. Архитектура компьютера и ее реализация. Москва: Мир, 2004. 416 с.
5. Каган, Б. М. Электронные вычислительные машины и системы : Учеб.пособие для вузов / Б.М. Каган. - 3-е изд. перераб. и доп. - Л. : Энергоатомиздат, 1991. – 590 с.
6. Святный В.А. Математическое описание компьютерных операций суммирования и вычитания целых чисел при смещенных кодах операндов / В.А.Святный, В.В.Лапко, А.В.Самощенко. // Наукові праці Донецького національного університету. Серія «Інформатика, кібернетика та обчислювальна техніка». – 2016. – Вип.1(22). – с.75-83.
7. Уэйкерли Дж.Ф. Проектирование цифровых устройств: Т.1 / Дж.Ф.Уэйкерли. – М.: Постмаркет, 2002. – 544с .
8. Сергиенко А.М. VHDL для проектирования вычислительных устройств /А.М.Сергиенко. – К.: «Корнейчук», 2003. – 208с.

### References

1. Kartsev, M.A. (1969) Arithmetic of digital computers [Arifmetika tsifrovykh mashin], Nauka, Moscow, 576 p.

2. Stepanov, A.N. (2007) Architecture of computer systems and computer networks. [Arxitektura vy`chislitel`ny`x sistem i komp`yuterny`x setej]. SPB, Piter, 509p.

3. Orlov, S.A., & Cil`ker, B.Y. (2011) Organization of computers and systems. [Organizaciya E`VM i system], SPB, Piter, 688p.

4. Krejgon, H. (2004). Computer architecture and implementation. [Arxitektura komp`yutera i ee realizaciya]. Moskva, Mir, 416

5. Kagan B.M.(1991) Digital computers and systems [Electonnyye vychislitel'nyye mashiny i sistemy], Energoatomizdat, Moscow, 680 p.

6. Sviyatny, V.A. , Lapko, V.V., Samoschenko, A.V.(2016) Mathematical description of computer operations of summation and subtraction of integers with offset operand codes [Matematicheskoye opisaniye komp'yuternykh operatsiy summirovaniya i vychitaniya tselykh chisel pri smeshchennykh kodakh operandov] Naukovi p atsi DonNTU: Info matyka, Kybe netyka ta obchysliuvalna teknika, №1 (22), Donetsk National Technical University, Krasnoarmiysk, P. 75-83.

7. Ue`ykerli Dzh.F. (2002) Digital devices design. : vol 1 [Proektirovanie cifrovyh ustroystv T1], Postmarket, Moscow, 544 p.

8. Sergienko, A.M. (2003) VHDL for designing computing devices. [VHDL dlya proektirovaniya vy`chislitel`ny`x ustrojstv]. Kiev, Kornejchuk, 208p.

*Надійшла до редакції 10.04.2018*

**O. V. SAMOSHCHENKO[1], O.M. MIROSHKIN[2], H. E. MARHIEV[1]**
[1]Donetsk National Technical University, Pokrovsk
[2]Ulm University, Germany

**SYNTHESIS AND RESEARCH OF ADDITION AND SUBTRACTION CIRCUITS FOR NEGATIVE ZERO CODED INTEGERS**

The accuracy of the submission of numbers in systems with a floating point determined by the number of bits that are to be save into the fractional part of the mantissa. To increase the number of stored numbers, in the fractional part of the mantissa, in modern systems with a floating point there is a double code of a normalized mantissa in which has the one fixed implicit. To maintain the absolute value of the floating point numbers when was doubling the normalized mantissa, the code of the exponent of numbers decreases by one. On this ground, the zero order values will be equal to "-1". There are exponents with a negative zero, and when performing commands for comparison, addition, subtraction, multiplication and division of numbers in the floating point system, there is a problem of adding and subtracting exponents in the code from negative zero. Using arithmetic chain for additional codes or codes with a positive zero requires a rather complicated transformation of multi-polar mapping exponent. The operations of summation and subtraction of integers have been formulating as problems of processing integers with negative zero. A Formal method for operations of summation and subtraction of numbers with negative zero is propose for synthesizing optimal schemes for processing initial data based on the full adder without signed integers. The algorithm for generating the result in a code with negative zero is substantiate, using of the full sum polynomial on the standard outputs of the binary adder of the operating device. The developed algorithm for fixing the polarity and a bit grid overflow presence on the operational adder on the scheme of addition and subtraction integers with negative zero is different in that the control of the result correctness is determined using only the regular conclusions of the operational adder. It is show that the method forming the sum and difference in the code with negative zero and the algorithm for controlling the result correctness are invariant with respect to the operation code. Correctness of the developed circuits grounded on the VHDL-modeling of the addition and subtraction programmable circuits for negative zero coded integers.

For the operations of adding and subtracting integers with a negative zero code, a formal method for synthesizing optimal schemes for processing initial data is proposed based on a canonical full adder of non-negative integers. For an operating unit grounded an analytically algorithm for a result formation in a negative zero code on the basis on the total sum polynomial of the full adder. To determine the presence and polarity of the overflow, when performing operations in the code with negative zero, only the regular outputs of the full adder are used. It is shown that the method of forming the sum and the residual between integers in a negative zero code and the algorithm for controlling the correctness of the adding and subtracting operations is invariant with respect to the operation code. Correctness of the developed circuits grounded on the VHDL-modeling of the addition and subtraction programmable circuits for negative zero coded integers. Developed schemes of adding and subtracting integers in a system with a negative zero code, are promising for the creation of competitive schemes for complex machine operations in a floating-point system.

***Keywords: adder, code with negative zero, overflow, synthesis of operating device, VHDL-simulation.***

**А.В. САМОЩЕНКО[1], А.Н. МИРОШКИН[2], Г.Э.МАРГИЕВ[1]**
[1]Донецкий национальный технический университет, г. Покровск
[2] Університет Ульма, Німеччина

**СИНТЕЗ И ИССЛЕДОВАНИЕ СХЕМ СЛОЖЕНИЯ И ВЫЧИТАНИЯ ЧИСЕЛ В СИСТЕМЕ С ОТРИЦАТЕЛЬНЫМ НУЛЕМ**

Операции суммирования и вычитания целых чисел сформулированы как задачи обработки целых чисел с отрицательным нулем. Для операций суммирования и вычитания чисел с отрицательным нулем предложен формальный метод синтеза оптимальных схем обработки исходных данных на основании канонического двоичного сумматора без знаковых целых чисел. Обоснован алгоритм формирования результата в коде с отрицательным нулем с использованием полинома полной суммы на штатных выводах двоичного сумматора операционного устройства. Разработанный алгоритм фиксации полярности и наличия факта переполнения разрядной сетки операционного сумматора схемы сложения и вычитания исходных данных с отрицательным нулем, отличный тем, что контроль корректности результата определяется с использованием исключительно штатных выводов операционного сумматора. Показано, что способ формирования суммы и разности в коде с отрицательным нулем и алгоритм контроля корректности результата инвариантны относительно кода операции. Адекватность разработанных схем обоснована моделированием математического описания операционного устройства средствами языка VHDL.

***Ключевые слова: сумматор, код с отрицательным нулем, переполнение, операционное устройство, VHDL-моделирование.***