

УДК 004.052, 004.896

Беловолова М. А., Зинченко Ю. Е. (канд. тех. наук., доц.)

Донецкий национальный технический университет

zinchenko@donntu.edu.ua

АРХИТЕКТУРА СИСТЕМЫ ДИАГНОСТИКИ АНАЛОГОВЫХ УСТРОЙСТВ НА БАЗЕ НЕЙРОННОЙ СЕТИ И СПЕКТРАЛЬНОГО АНАЛИЗА

Статья посвящена разработке архитектуры системы диагностики аналоговых устройств на базе сочетания искусственной нейронной сети и спектрального анализа тестовых реакций объекта диагностики. Описаны базовые положения предлагаемой системы, принципы и основные этапы ее функционирования, на основе чего предлагается структура программно-аппаратных средств системы диагностики АУ.

Аналоговая схема, диагностика, псевдослучайный тест, нейронная сеть, спектральный анализ, быстрое преобразование Фурье

Вступление

Данная статья посвящена разработке архитектуры системы диагностики аналоговых устройств (АУ). Несмотря на доминирование цифровых электронных устройств и значительные полученные результаты в области их диагностирования, значение и доля аналоговых и аналого-цифровых устройств в настоящее время не только не убывает, но даже возрастает как в стационарных, так и портативных вариантах реализации промышленной и бытовой электроники. Диагностика же АУ как обычно отстает от темпов роста самих объектов диагностики (ОД). Поэтому тема данной работы, направленная на разработку новой архитектуры диагностики АУ, является актуальной.

Основная идея предлагаемой архитектуры

К настоящему времени имеются предложения систем диагностики АУ как на базе нейронных сетей [5-11], так и построенные по принципу цифровой обработки сигналов, так называемые DSP-системы [1-4]. В данной работе предлагается архитектура системы диагностики, которая сочетает эти два подхода: использование принципа работы нейронной сети

и спектрального анализа тестовых реакций объекта диагностики (ОД). Предлагаемая система базируется на следующих основных положениях:

- в качестве модели неисправностей рассматривается модель одиночной катастрофической аналоговой неисправности, которая означает задание предельных значений параметров элементов ОД; это в свою очередь может быть сведено к "обрыву" или "короткому замыканию" соответствующих проводников схемы ОД [1-2];
- для сокращения диагностической информации, обрабатываемой нейронной сетью, используется сжатие тестовых реакций ОД по принципу цифровой обработки сигналов на базе метода "быстрого преобразования Фурье" [3]. При этом для конкретного ОД путем моделирования его неисправных состояний из спектров тестовых реакций (ТР) строится словарь неисправностей объекта, по которому далее НС "обучается";
- оценка работоспособности ОД и определение (локализация) неисправности (идентификация состояния ОД), в случае обнаружения факта наличия таковой, осуществляется нейронной сетью на основе анализа спектра ТР тестируемого (реального) ОД.

Поэтапная разработка архитектуры

Исходя из вышеописанного, функционирование предлагаемой системы диагностики (СД) АУ для некоторого ОД можно представить тремя последовательно выполняемыми фазами (этапами):

I. Построение словаря неисправностей;

II. Обучение нейронной сети;

III. Тестирование и локализация неисправности ОД.

Работу СД АУ на этапе I можно представить так, как показано на рис.1.

Предварительно в САПР с функцией моделирования (например, MicroCAP, OrCAD, MATLAB и тп) создаётся модель ОД. Модель строится таким образом, чтобы в нее можно было бы "внести" ("инжектировать") параметрическую неисправность, а параметры элементов можно было бы изменять в пределах допустимых отклонений.

Далее для исправного (id неисправности = 0) и всех неисправных (id неисправности = 1, 2, ...) состояний исходная модель ОД модифицируется следующим образом:

- с помощью задатчика неисправностей (ЗН) в модель инжектируется очередная катастрофическая неисправность;
- с помощью генератора отклонений параметров (ГОП) для всех элементов ОД, которые не связаны с инжектируемой неисправностью, задаются наборы допустимых отклонений параметров.

После этого модифицированная модель ОД моделируется на псевдослучайных тестовых воздействиях, вырабатываемых генератором псевдослучайных тестов (ГПСТ), и из тестовой реакции ОД на эти воздействия с помощью блока преобразования Фурье (БПФ) формируется первый спектр неисправности. Далее для этой же неисправности при других случайных наборах отклонений параметров элементов получают второй, третий и другие спектры неисправности. Полученные спектры заносятся в словарь моделируемой неисправности.

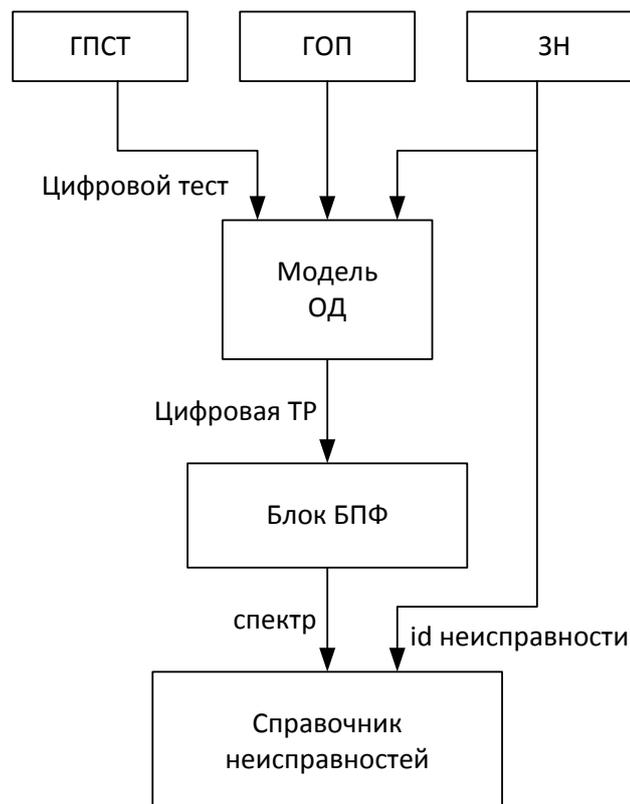


Рисунок 1 – Построение справочника неисправностей АУ

К выборкам отклонений параметров предъявляются следующие требования:

- при моделировании исправного состояния ОД (id неисправности = 0) реакция модифицированной модели не должна отклоняться от реакции номинальной модели (с номинальными параметрами элементов) не более допустимого "коридора значений";
- при моделировании неисправных состояний ОД (id неисправности = 1, 2, ...) спектры неисправностей не должны совпадать ни с одним из спектров для исправного состояния, что свидетельствует о наличии в ОД "существенной неисправности".

Если некоторая выборка отклонений параметров не подпадает под одно из приведенных требований, то она исключается из рассмотрения и соответственно получаемый для нее спектр не заносится в словарь для данной неисправности.

Аналогично получают словари для всевозможных параметрических неисправностей ОД.

Следующим этапом является настройка нейронной сети. В качестве входной информации на этом этапе используется словарь неисправностей, построенный на первом этапе, а в качестве выходной информации выступают коэффициенты нейронной сети, получаемые в результате процесса обучения (см. рис. 2). Так как этот этап может быть достаточно трудоемким и требующим проведения массивных экспериментальных исследований, то желательно использовать систему со встроенными моделями нейронных систем различных типов, например, рекомендуется использовать систему MATLAB, содержащей достаточно много таких моделей.

После того, как составлен справочник неисправностей и НС обучена, СД АУ готова работать в режиме диагностики.

В этом случае кроме программного обеспечения задействуется соответствующая контрольно-диагностическая аппаратура (КДА), входящая в состав системы диагностики, к которой подключается реальный ОД.

Диагностика объекта происходит следующим образом (см. рис.3).

ГПСТ генерирует цифровую псевдослучайную тестовую последовательность, которая с помощью цифро-аналогового преобразователя (ЦАП) преобразуется в непрерывную (аналоговую) последовательность сигналов, непосредственно поступающую на входы ОД. Аналоговая тестовая реакция с помощью аналого-цифрового преобразователя преобразуется в цифровую выходную последовательность

ОД и поступает на блок БПФ, где формируется спектр ТР реального ОД. Полученный спектр поступает на НС, настроенную на этапе обучения сети. Последняя анализирует полученные данные и в качестве выходной информации выдаёт идентификатор неисправности, под которым неисправность занесена в справочник неисправностей.

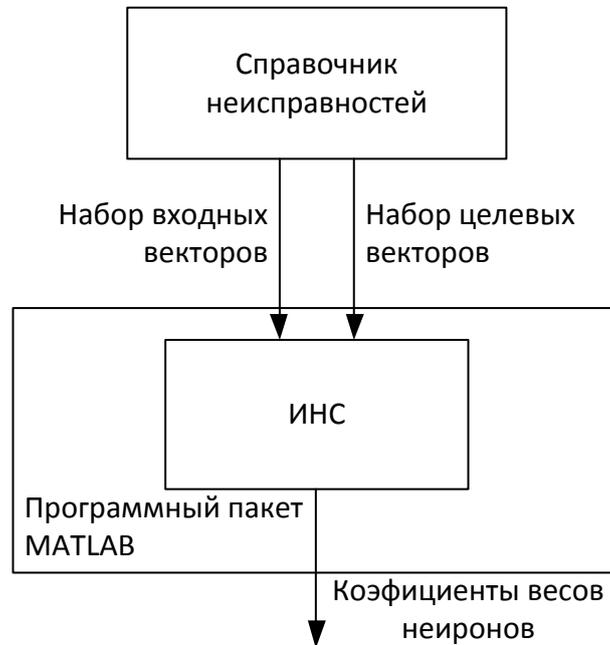


Рисунок 2 – Обучение нейронной сети, ориентированной на диагностику неисправностей

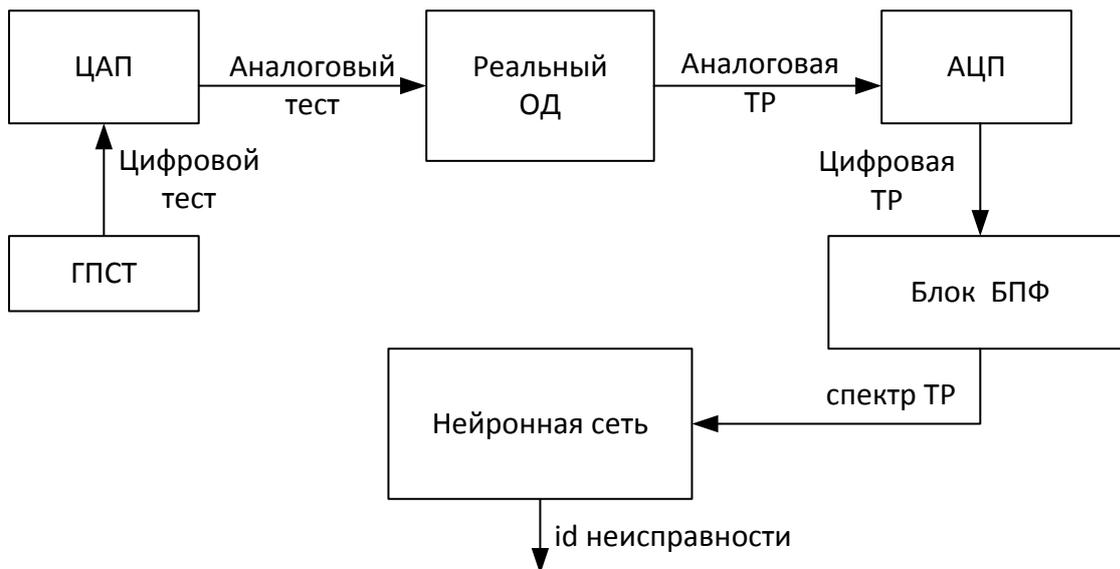


Рисунок 3 – Локализация неисправностей реального ОД

Таким образом, исходя из вышеописанного, можно определить набор структурных компонентов (подсистем) предлагаемой СД АУ. Структурная схема такой системы представлена на рисунке 4.

Выводы

В качестве выводов хотелось бы отметить преимущества предложенной архитектуры системы диагностики:

- использование НС предоставляет возможность параллельных вычислений, что даёт преимущество в скорости обработки больших объёмов собранной информации;

- DSP-обработка сигналов позволяет значительно сократить объём диагностической информации, подаваемой на входы НС, не теряя при этом полноты данных, и, как ожидается, сократить сложность самой нейронной сети;

- свойство адаптации ИНС даёт возможность нейронной сети адекватно реагировать при изменениях входных данных. Отсюда вытекает возможность сократить размеры справочника неисправностей, так как для идентификации неисправности не требуется идентичного совпадения, и в справочнике достаточно наличие только нескольких ярких экземпляров (например, при граничных значениях параметров схемы). Также и возможность использования псевдослучайного механизма генерации входных тестовых последовательностей опять же выходит из отсутствия необходимости идентичного совпадения анализируемой информации со справочной. Так же свойство адаптации позволяет в принципе решать проблему обработки параметрических неисправностей, которые наиболее сложно обнаружимы в аналоговых схемах.

- использование псевдослучайных тестов значительно упрощает задачу генерации тестов и обеспечивает их повторяемость.

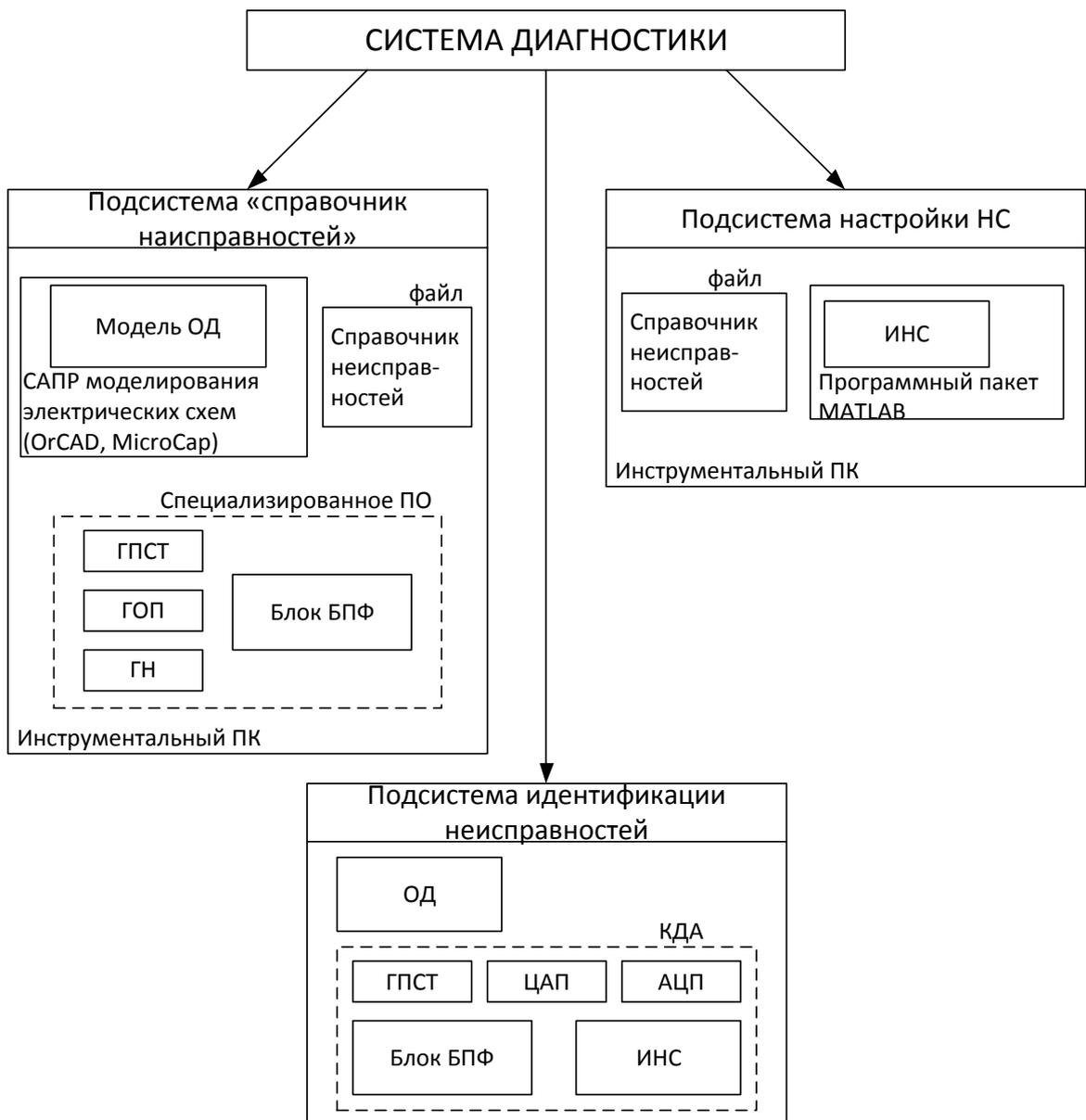


Рисунок 4 – Архитектура системы диагностики аналоговых устройств

Список литературы

1. Editor Bapiraju Vinnakota. Analog and Mixed-Signal Test / Upper Saddle River NJ: Prentice Hall PTR. – 1998. - 261 p.
2. Agrawal V.D. Essentials of electronic testing for digital, memory and mixed-signal VLSI circuits / VD Agrawal, M. L. Bushnell / / Boston: Kluwer Academic Publishers, — 2000, 650p.

3. Matthew Mahoney. DSP-Based Testing of Analog and Mixed-Signal Circuits. CA: Los Alamitos; IEEE Computer Society Press – 1987.
4. Масыкин Е.А., Зинченко Т.А., Зинченко Ю.Е. Разработка та дослідження методів і структур апаратного генерування аналогових тестів на базі FPGA //Материалы VI международной научно-технической конференции студентов, аспирантов, молодых учёных " Информатика и компьютерные технологии (ИКТ-2010)". 23-25 ноября 2013 г., Донецк: ДонНТУ – 2010. – С. 69-75.
5. Шигимагин А.В., Зинченко Ю.Е. Разработка и исследование методов и структур апаратного анализа аналоговых тестовых реакций на базе FPGA //Материалы VI международной научно-технической конференции студентов, аспирантов, молодых учёных " Информатика и компьютерные технологии (ИКТ-2010)". 23-25 ноября 2013 г., Донецк: ДонНТУ – 2010. – С. 76-82.
6. Kabisatpathy P., Barua A., Sinha S.. Fault detection and diagnosis in analog integrated circuits using artificial neural network in a pseudorandom testing scheme // 3rd International Conference on Electrical & Computer Engineering ICECE 2004, 28-30 December 2004, Dhaka, Bangladesh, - P. 52-55.
7. Mixed-Signal Testing of Integrated Analog Circuits And Electronic Modules, Zhi-Hong Liu, The Faculty of the Fritz J. and Dolores H. Russ College of Engineering and Technology Ohio University, 1999.
8. Коваленко И.А., Ковалев А.М., Лобанов Е.В., Зинченко Ю.Е. Идентификация и моделирование параметров аналоговых устройств на базе специально обученных нейронных сетей // «Информатика и компьютерные технологии», сборник трудов VIII международной научно-технической конференции студентов, аспирантов и молодых учёных – 18-19 сентября 2012 г., Донецк, ДонНТУ. - 2012. В 2-х томах, С. 90-95.
9. Коваленко И.А., Ковалев А.М., Лобанов Е.В., Зинченко Ю.Е., Ханаев В.В. Диагностика аналоговых интегральных схем на базе нейронных сетей // Сучасні комп'ютерні інформаційні технології: Матеріали II Всеукраїнської школи-семінару молодих вчених і студентів АСІТ'2012. – Тернопіль: ТНЕУ, 2012. – С. 97-98.
10. Коваленко И.А., Ковалев А.М., Лобанов Е.В., Зинченко Ю.Е., Ханаев В.В. Диагностика и обнаружение неисправностей в аналоговых интегральных схемах с использованием искусственных нейронных сетей и метода псевдослучайного тестирования //«Информационные управляющие системы и компьютерный мониторинг», сборник трудов III Всеукраинской научно-технической конференции студентов, аспирантов и молодых учёных - 16-18 апреля 2012 г., Донецк, ДонНТУ. – 2012. С. 631-637.
11. Гонтаренко Б.В., Беловолова М.А., Зинченко Ю.Е. Реализация искусственного нейрона на FPGA // Інформаційні управляючі системи та комп'ютерний моніторинг

(IUC та КМ-2012) / Матеріали III міжнародної науково-технічної конференції студентів, аспірантів та молодих вчених. - Донецьк: ДонНТУ - 2012. - С. 586-590.

12. Беловолова М.А., Зинченко Ю.Е., Применение искусственных нейронных сетей в системах диагностики аналоговых схем // Информатика и Компьютерные технологии (ИКТ-2013) / Материалы IX международной научно-технической конференции студентов, аспирантов, молодых учёных. 14-16 ноября 2013 г., Донецк: ДонНТУ – 2012. – С. 295-298.

Поступила в редакцию 11.12.2013 г. Рецензент: к.т.н., доц. Дяченко О.Н.

М. А. Беловолова, Ю. Е. Зинченко

Донецкий национальный технический университет

Архітектура системи діагностики аналогових пристроїв на базі нейронної мережі та спектрального аналізу. Стаття присвячена розробці архітектури системи діагностики аналогових пристроїв (АП) на базі поєднання штучної нейронної мережі та спектрального аналізу тестових реакцій об'єкта діагностики. Описано базові положення запропонованої системи, принципи та основні етапи її функціонування. На основі цього запропонована структура програмно-апаратних засобів системи діагностики АП

Ключові слова: Аналогова схема, діагностика, псевдовипадковий тест, нейронна мережа, спектральний аналіз, швидке перетворення Фур'є

M. A. Bielovolova, U. E. Zinchenko

Donetsk National Technical University

Architecture of diagnosis system for analog circuits based on neural network and spectral analysis. The article covers designing of architecture diagnosis system for analog circuits based on combination of artificial neural network and spectral analysis of test response of diagnosis unit. Despite the fact, that nowadays digital devices prevail, there are still a lot of situation, when using particularly analog circuitry is profitable and even essential. The problem of diagnosis is “bottleneck” for analog circuitry design and production industry area. That circumstance makes the theme of this work urgent.

The architecture that is described in this work, is based on several fundamental items. They are:

- as a fault model for simulating a single catastrophic fault model is assumed;
- digital signal processing based on Fast Fourier Transform is used. That allows to reduce the amount of information to be analyzed;
- the fault dictionary is compiled from simulation results;
- artificial neural network is used to proceed test responses of unit under test, after it was adjusted to identify faults, using fault dictionary.

Operation of analog devices diagnosis system is divided into three stages, which are: compiling the fault dictionary, adjusting of artificial neural network, testing and fault isolation. Functional diagram for each operation stage is presented as well as detailed description of operation process.

In terms of this the structure of firmware for analog device diagnosis system is proposed. Analog device diagnosis system contains three subsystems corresponding to operation stages: subsystem “fault dictionary”, which simulates correct and incorrect behavior of UUT and compile fault dictionary actually; subsystem for adjusting artificial neural network coefficients; subsystem for faults identification, which tests if the UUT is operable and isolates faults in case, when it is not, while containing mostly simple control instrumentation blocks.

In a closing part of work some most considerable advantages are pointed, that the analog device diagnosis system with this kind of architecture can gain.

Analog circuits, diagnosis, pseudorandom test, neural network, spectral analysis