

ЗАХИЩЕНА РАДІОСИСТЕМА ПЕРЕДАЧІ АНАЛОГОВОЇ ІНФОРМАЦІЇ

Запропоновано варіант схемотехнічної розробки системи передачі з цифровою обробкою і кодуванням аналогового сигналу для обмеження доступу до інформації. Використання в системі двочастотного завадостійкого радіоканалу зв'язку дозволило реалізувати з допомогою запропонованого варіанту схеми захищену передачу інформації частотного діапазону від 20 Гц до 5 кГц на відстань до 500 м.

Schemotechnical solution of the transmitter system with digital treatment and code of analog signal for the limit use of informatin is proposed. The utilization of the two frequencies at the radio communication defended from hindrance are solved to transmit analog signal of the frequency band from 20 Hz to 5 kHz on the 500 meter with help proposed schem.

Питання захисту інформації від втрати її внаслідок дії електромагнітних завад у каналах зв'язку та від несанкціонованого доступу надзвичайно важливе у даний час. Тому актуальною залишається проблема розробки радіоелектронних пристроїв для перетворення, кодування, підвищення завадостійкості інформації. Одним зі шляхів розв'язання даної проблеми є використання методики цифрової обробки аналогових сигналів. У даній роботі запропоновано варіант радіосистеми, яка при використанні десятирозрядних аналого-цифрового (АЦП) та цифро-аналогового (ЦАП) перетворювачів [1,2] дозволяє якісно зашифрувати, передати і відтворити інформаційні сигнали звукового діапазону частот. При використанні даної системи в радіомікрофонному варіанті вхідним давачем сигналу може бути малошумовий мікрофонний підсилювач [5].

Канал зв'язку розроблено на основі передавача, що працює в режимі амплітудної маніпуляції (АМ), супергетеродинного УКХ приймача, та схеми цифрової обробки сигналу.

Принцип дії системи пояснюють функціональні схеми передаючої (рис.1) та приймальної (рис.2) частин.

При ввімкненні передаючої частини сигнал з АЦП у вигляді шістнадцятирозрядного паралельного коду надходить на передавач. Шість розрядів визначають захисний код системи і використовуються для синхронізації роботи передаючого та приймального вузлів. Десять розрядів є інформаційними, тобто у двійковому коді відображають результат вибірки аналогового сигналу в АЦП.

Одержаний паралельний код у цифровій частині передавача з допомогою мультиплексора перетворюється в послідовний і використовується далі для керування аналоговою частиною.

Для передачі одержаної послідовності імпульсів в ефір використовуються дві несучі частоти радіосигналів f_1 і f_2 , які генеруються двома окремими генераторами G1 та G2. При цьому пряма послідовність імпульсів з допомогою діодного ключа D1 модулює сигнали несучої частоти генератора G1. Для модулювання частоти генератора G2 використовуються інвертовані сигнали та діодний ключ D2. В результаті, на вихідний каскад підсилювача потужності та антену передавача, в залежності від чергування рівнів високої та низької напруги послідовності цифрового коду, по чергово подаються сигнали однієї чи іншої несучої частоти.

Вибір двох несучих частот зумовлений необхідністю підвищення завадостійкості системи. Генератори G1 і G2 працюють постійно, тому на приймаючій стороні в будь-який момент часу з шумів виділятиметься сигнал певної несучої частоти.

Для узгодження рівнів логічних сигналів, одержаних в АЦП мікросхемами на основі елементарних метал-діелектрик-напівпровідник (КМДН) структур з рівнями більш швидкодіючих мікросхем транзисторно-транзисторної логіки (ТТЛ), сигнал з АЦП на мультиплексор подається через перетворювач рівнів.

Процес перетворення керується з допомогою

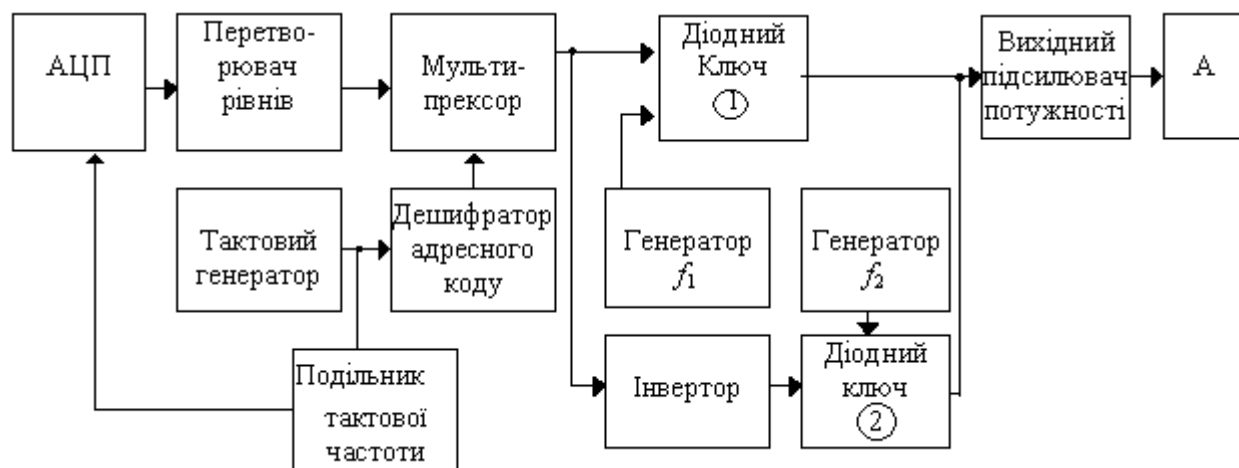


Рис.1. Функціональна схема передавача.

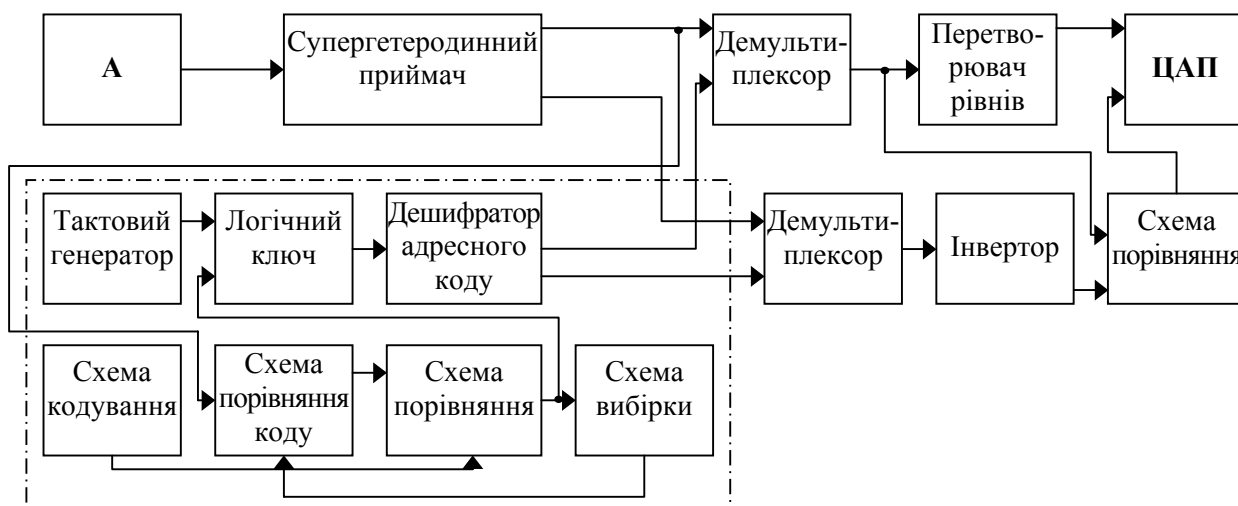


Рис.2. Функціональна схема приймача.

дешифратора адресного коду, який приймає імпульси від генератора тактової частоти і перетворює їх у паралельний двійковий код адреси входу мультиплексора.

Для синхронізації роботи передавача з АЦП використовується сигнал, одержаний від подільника тактової частоти. Коефіцієнт поділу розраховується з урахуванням того, що за один тактовий імпульс вибірки аналогового сигналу для перетворення його у цифровий код передавач повинен забезпечити передачу в ефір шістнадцяти розрядів цифрового коду з АЦП. Тобто тактова частота передавача повинна бути у шістнадцять разів вищою за тактову частоту АЦП.

Одержаний з ефіру сигнал в аналоговій частині приймача (рис.2) виділяється вхідним пристроєм, підсилюється, перетворюється у сигнал проміжної частоти, детектується і у вигляді прямокутних імпульсів ТТЛ-рівня приходить на вхід демультіплексора. Після перетворення

послідовності прямих імпульсів у паралельний код, десять інформаційних розрядів через перетворювачі рівнів ТТЛ у КМДН передають інформацію синхронно з імпульсами керування у буферні регістри ЦАП. Сигнал керування формується в результаті порівняння прямих та інвертованих інформаційних імпульсів. Одержана після детектування послідовність інверсних імпульсів подається на другий демультіплексор, і далі інвертується до прямого коду. Паралельний код інвертованих імпульсів порівнюється з кодом прямих імпульсів у схемі порівняння і тільки при їх збігові у схемі сумування генерується дозволяючий сигнал для запису інформаційної послідовності в буферний регістр ЦАП.

Схема синхронізації роботи приймача та передавача функціонує так. Одержана приймачем з ефіру і декодована послідовність прямих імпульсів надходить в схему перевірки коду через буферні регістри зсуву. При збігові одержаного

коду із заданим кодом у приймачі на виході компаратора одержуємо сигнал, який фіксує інформацію в буферному регістрі, а також запускає дешифратор адресного коду для керування роботою демультиплексорами.

Після отримання десятого інформаційного імпульсу схема вибірки запускає вхідний регістр для приймання наступних шести кодових імпульсів синхронізації. Після отримання шістнадцятого імпульсу схема вибірки дозволяє перезапис коду з вхідного регістру в буферний. При збігові одержаного коду із заданим цикл роботи приймача повторюється. При розбіжності кодів дешифратор адресного коду демультиплексора зупиняється, і приймання інформації забороняється до одержання наступного правильного коду синхронізації. Для якісного цифрового перетворення аналогового сигналу, який відповідає розмовній мові з верхньою граничною частотою $f_{гр} \approx 5 \text{ кГц}$, тактова частота АЦП, згідно з теоремою Котельникова, повинна бути не меншою, ніж $f_T \geq 2f_{гр} = 10 \text{ кГц}$. Тоді, при меандровій шпаруватості тактових імпульсів АЦП, їх тривалість становитиме $\tau_{Т1} = 0,5 \cdot f_T = 50 \text{ мкс}$, що дорівнює тривалості передачі в ефір одного інформаційного шістнадцятибітного ($n=16$) слова. Відповідно частота комутації несучих частот передавача становить $f_K = n/\tau_{Т1} = 320 \text{ кГц}$. Якщо врахувати тільки основну гармоніку частоти комутації, то її подвоєне значення ($2f_K = 640 \text{ кГц}$) буде визначати ширину спектра кожного з АМ високочастотних сигналів передавача. Тому несучі частоти високочастотних сигналів передавача повинні бути рознесені не менше, ніж на 640 кГц . Наприклад, для описаного радіомікрофонного варіанту схеми вибрано $f_1 = 40 \text{ МГц}$, $f_2 = 41 \text{ МГц}$.

Реальна тривалість комутуючих імпульсів становитиме $\tau_K \approx 3 \text{ мкс}$. Тому середній час затримки сигналів у логічних елементах для виключення хибних перемикачів сигналів при їх розповсюдженні в 10-15 елементах повинен бути не більше 200 нс. Таким вимогам відповідають інтегральні схеми ТТЛ-серії.

Можливий варіант принципової електричної схеми передавача та цифрової частини приймача наведено на рис.3, 5.

Перетворювачі логічних рівнів цифрових сигналів виконано на ІС К176ПУ3 (DD1-DD3).

Проходження інформації з вхідних регістрів DI1-DI16 інтегрального мультимплексора К155КП1

(DD4) на вихід Y дозволяється при напрузі низького рівня на вході E і залежить від коду на адресних входах вибору A0-A3.

В якості дешифратора адресного коду A0-A3 застосовано двійковий лічильник К155ІЕ5 (DD6), який працює в режимі перерахунку імпульсів тактового генератора на ІС К155ІА3 (DD5.1-DD5.2).

Подільник тактової частоти передавача виконано на ІС типу К155ІЕ5 (DD7) та К155ІА1 (DD8).

Задаючий генератор передавача за схемою з кварцовою стабілізацією частоти виконаний на транзисторі КТ315 (VT1). Через роздільний конденсатор С4 сигнал несучої частоти подається на імпульсний діодний модулятор, реалізований у вигляді діодного перемикача. При закритому транзисторі VT2 типу КТ361 від'ємна напруга на його колекторі закриває діоди VD1 та VD2 і відкриває діод VD3. Конденсатор С7 послаблює вхідний сигнал, який проходить через закритий діод VD1. В результаті загальне послаблення сигналу на виході схеми складе біля 60 дБ. При відкритті транзистора VT2 додатня напруга відкриває діоди VD1 та VD2, закриває діод VD3 і сигнал несучої частоти з генератора подається на вихідний каскад.

Підсилювач потужності передавача виконано за схемою з автотрансформаторним зв'язком на транзисторі VT3 типу КТ603.

Схема приймача радіочастотних сигналів f_1 та f_2 наведена на рис.4, і працює так. Прийнятий антеною сигнал виділяється контуром L1C2 і підводиться до входу активного змішувача на мікросхемі DA1 типу К174ПС1. Добротність контура, навантаженого вхідним опором змішувача, складає біля 30 одиниць, що забезпечує пропускання обох несучих частот ($f_1 = 40 \text{ МГц}$, $f_2 = 41 \text{ МГц}$). Частота гетеродина змішувача стабілізована кварцовим резонатором ZQ3. Коефіцієнт шуму мікросхеми К174ПС1 не перевищує 8 дБ, що забезпечує чутливість аналогової частини приймача не нижче 5 мкВ без застосування підсилювача високої частоти. Проміжна частота виділяється двоконтурним смуговим фільтром на елементах L4C8 та L5C9. Зв'язок між контурами підбором ємності конденсатора С7 встановлено вище критичного, так що при середній частоті фільтра 10,7 МГц максимуми його частотної характеристики зсунуті на 1 МГц, і відповідають проміжним частотам двох несучих коливань.

Підсилення та детектування сигналів на проміжній частоті здійснюється з допомогою мікро-

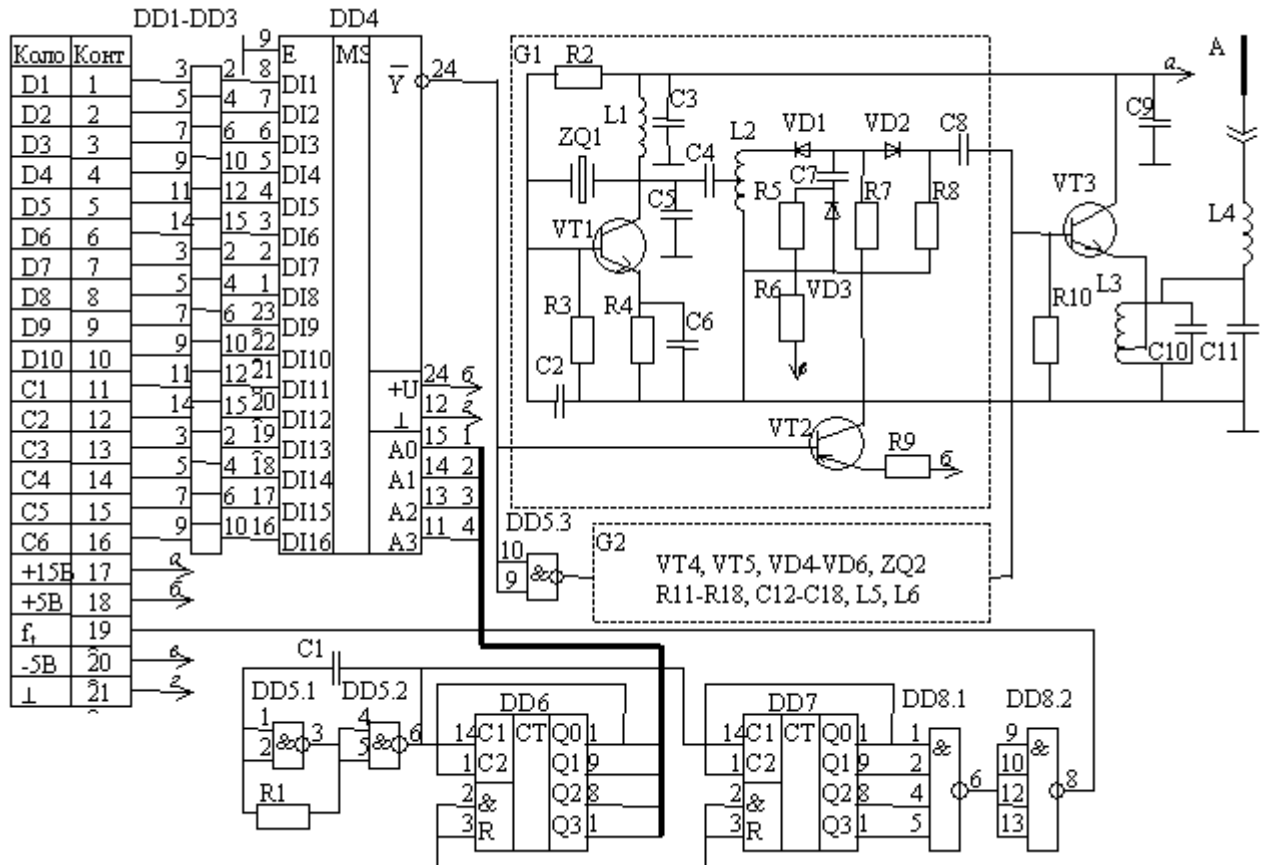


Рис.3. Варіант принципової електричної схеми передавача.

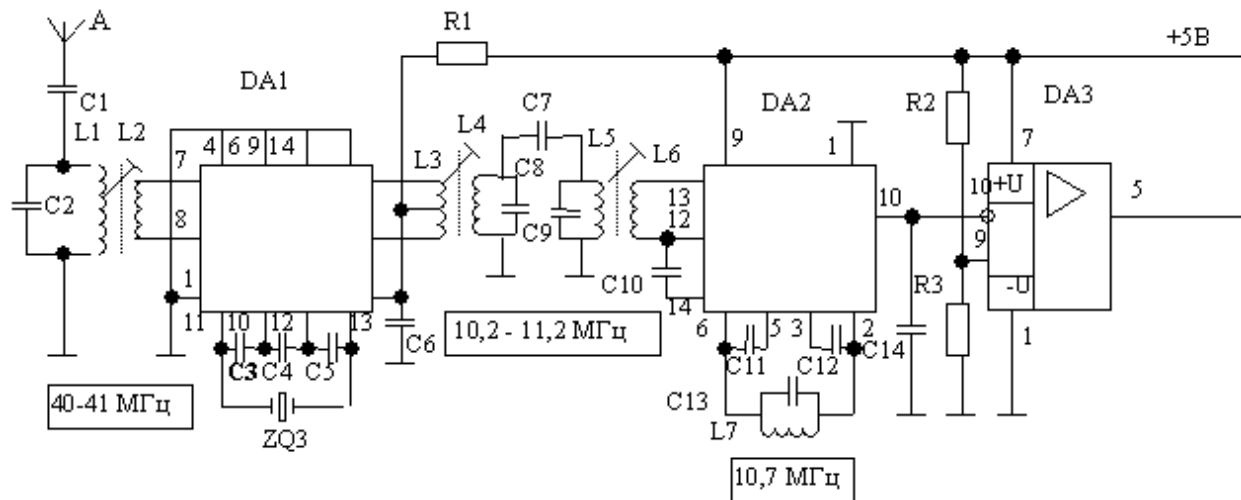


Рис.4. Принципова електрична схема аналогової частини приймача.

схеми DA2 типу K174УР3. Опорний контур її частотного детектора L7C13 настраюється на частоту 10,7 МГц. При цьому, в результаті частотного детектування, на 10-му виводі мікросхеми встановлюються низький або високий високий потенціали (менше чи більше половини напруги живлення мікросхеми) в залежності від частоти сигналу. Продетектовані сигнали надходять на

інвертуючий вхід операційного підсилювача DA3 типу K140УД1А, на якому зібрано компаратор, що доводить сигнали до чітких цифрових рівнів. Опорна напруга компаратора, вдвічі менша від напруги джерела живлення, одержується з допомогою подільника на резисторах R2, R3 і підводиться до неінвертуючого входу мікросхеми. З виходу компаратора цифрові сигнали надходять у

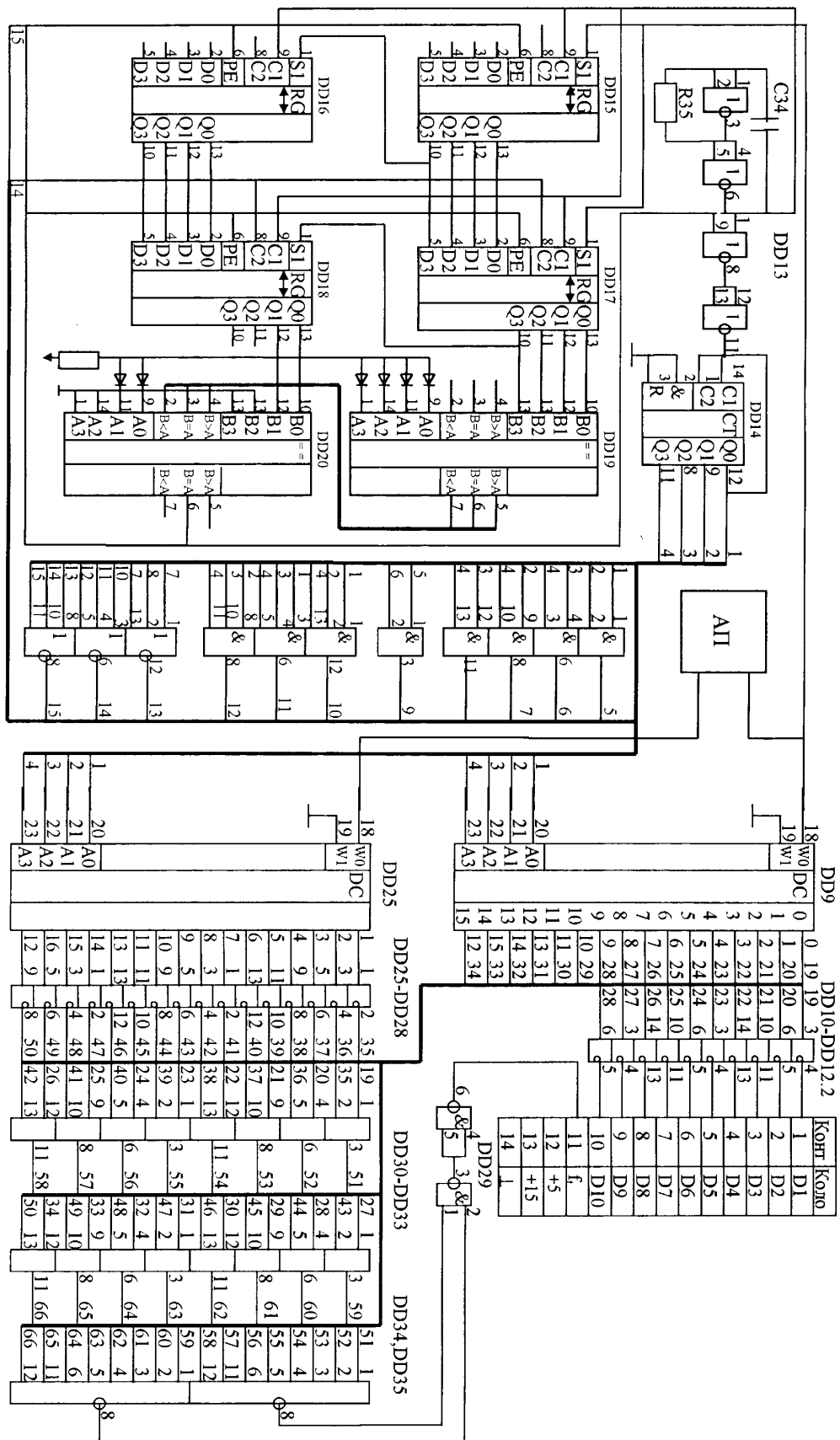


Рис. 5. Цифрова частина приймача.

цифрову частину приймача.

Схема цифрової обробки інформації у приймачі складається з дешифраторів-демультиплексорів DD9, DD25 типу К155ИДЗ, перетворювачів ТТЛ-рівнів у рівні КМДН на ІС DD10-DD12 типу К564ПУ6, схеми інвертування DD26-DD28 та порівняння DD29-DD35 виконаних на елементах типу К555ЛН1, К555ЛН2, К155ЛН3, а також схеми синхронізації.

Виділена аналоговою частиною приймача цифрова послідовність надходить на вхід W0 DD9 і, в залежності від чотирирозрядного коду, що подається на входи А0-А3 з дешифратора адресного коду схеми синхронізації DD14, розподіляється на виходи 0-15 у вигляді паралельного коду. На вхід W1 подається напруга низького рівня. Аналогічно на вхід W0 DD25 надходить послідовність інвертованих імпульсів, тобто виділених з другої несучої частоти. Після перетворення у паралельний код та інвертування одержаний з DD25 інформаційний код порівнюється з відповідним кодом з DD9. У результаті перевірки на збіг у схемі порівняння DD29-DD35 на виході DD29.2 буде одержано сигнал дозволу передачі десятирозрядного інформаційного коду у буферні регістри ЦАП.

Схема синхронізації складається з вхідних (DD15, DD16) та буферних (DD17, DD18) регістрів типу К155ИР1, компаратора (DD19, DD20) - К531СП1, схеми кодової вибірки (DD21-DD24) - К555ЛИ2, К555ЛИ3, К155ЛА4, тактового генератора (DD13) - К155ЛА3 і дешифратора адресного коду (DD14) - К155ИЕ5.

Одержаний з ефіру і перетворений до цифрового вигляду повний інформаційний сигнал надходить одночасно як на мультиплексори, так і на входи послідовного завантаження вхідних і буферних регістрів. З буферних регістрів він подається у вигляді шестирозрядного паралельного коду на 4 входи В0-В3 DD19 та 2 входи В0-В1 DD20 компаратора. При збігові одержаного коду з буферних регістрів із попередньо встановленим кодом на відповідних А-входах DD19, DD20, компаратор видає сигнал (A=B), який запускає дешифратор адресного коду DD14 і фіксує інформацію на паралельному виході буферних регістрів, блокуючи вхід послідовного завантаження DD15, DD17. Схема кодової вибірки зберігає такий стан схеми синхронізації протягом наступних десяти тактових імпульсів і, отже, дає дозвіл на проходження десяти інформаційних сигналів

на виходи демультимплексорів. Протягом наступних шести тактових імпульсів схема кодової вибірки дозволяє послідовне завантаження коду у вхідні регістри та з останнім сигналом перезаписує одержаний код у буферні регістри та компаратор. При збігові прийнятого коду із встановленим цифрова схема приймача продовжить синхронну обробку інформації. У протилежному випадку проходження інформації на ЦАП з допомогою демультимплексора припиняється до надходження правильної послідовності сигналів у схему синхронізації.

При використанні в системі, описаних в [3,4] типів АЦП та ЦАП, можна збільшити кількість варіантів захисних кодів від 64 до 1024 за рахунок зменшення розрядності квантування аналогового сигналу від 10 до 6 при 16-бітній довжині інформаційного слова. Таке підвищення ступеня захищеності інформації не супроводжується помітним погіршенням якості відтворення аналогового сигналу [4].

СПИСОК ЛІТЕРАТУРИ

1. А.с. № 1348999 (СССР) // Открытия, изобретения, промышленные образцы и товарные знаки. - 1987. - № 40.
2. А.с. № 1481879 (СССР) // Открытия, изобретения, промышленные образцы и товарные знаки. - 1989. - № 19.
3. Вильчинский В. Устройства преобразования аналоговых сигналов // Радио. - 1991. - № 11. - С.49-52.
4. Вильчинский В. Устройства преобразования аналоговых сигналов // Радио. - 1991. - № 12. - С.47-50.
5. Шкритек П. Справочное руководство по звуковой схемотехнике. - М.: Мир, 1991.