

ІНТЕГРОВАНА СИСТЕМА ЗБОРУ ДАНИХ ТА КЕРУВАННЯ ДЛЯ ІМПУЛЬСНОГО СПЕКТРОМЕТРА ЯКР

Спроековано та розроблено систему керування та збору даних для роботи у складі ЯКР спектрометра. Завдяки використанню інтегральних мікросхем високої та надвисокої степені інтеграції досягнуто високих показників надійності і продуктивності.

It is projected and the system of management and data capture is developed for work in composition of the NQR spectrometer. Thanks to the use of high - density integral circuits, described system is reliable and effective.

Сучасні радіоспектрометри, призначені для проведення експериментів, наприклад, методами ядерного квадрупольного резонансу (ЯКР), широко використовують електронно-обчислювальні машини для запису та обробки сигналів. Використання ЕОМ дозволяє з допомогою статистичної обробки суттєво покращити співвідношення сигнал/шум [1]. Для установок, що працюють в імпульсному режимі, системи збору даних повинні мати не лише високі метрологічні показники, але й бути надійними.

Метою даної роботи є розробка пристрою автоматизованого збору та обробки даних сигналів ЯКР, що відповідає б заданим вимогам [2]. Пристрій призначений для безпосереднього введення ВЧ сигналу відгуку ЯКР в ЕОМ у реальному режимі часу та генерування керуючої послідовності імпульсів. Система підтримує узгодження із допоміжними периферійними пристроями за допомогою цифрових рівнів стандарту

LVTTL. Структурна схема системи наведена на рис. 1.

Система побудована на основі програмованої логічної інтегральної схеми (ПЛІС) фірми *Altera EP1C6Q240C8*, що дозволяє завантажувати керуючу конфігурацію безпосередньо після вмикання приладу та змінювати її в будь-який момент. Так досягається додаткова гнучкість системи. Всі периферійні пристрої (АЦП, ЦАП, цифрові буфери) керуються безпосередньо ПЛІС. Це дає змогу оперативно змінювати режими роботи цих пристроїв (змінювати послідовності передачі кодів, тактову частоту АЦП, ЦАП тощо).

На рис. 2. наведено схему під'єднання аналогово-цифрового перетворювача. Як інтегрований АЦП підібрано мікросхему *AD9051* – 10-розрядний АЦП з паралельним виходом у даному випадку. Буфер виходу необов'язковий, тому що цифровий код обробляється ПЛІС.

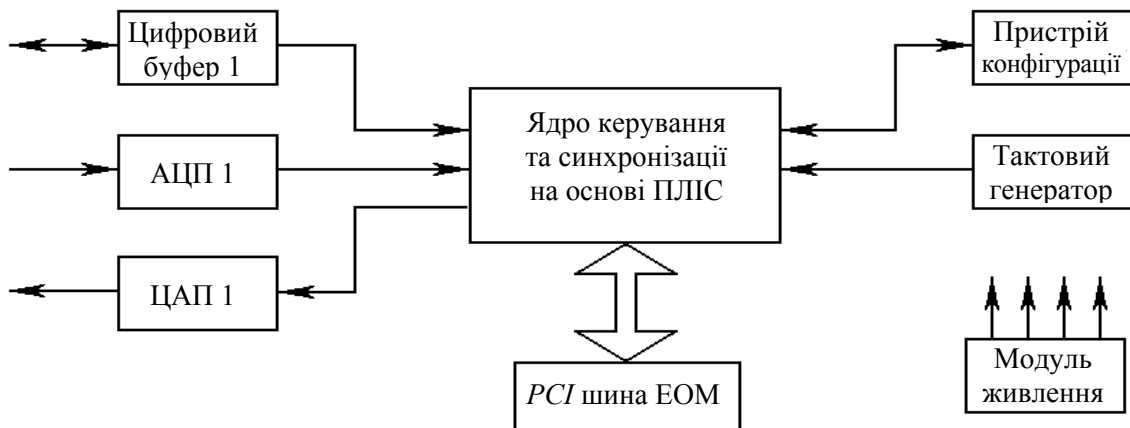


Рис. 1. Схема структурна системи збору даних та керування

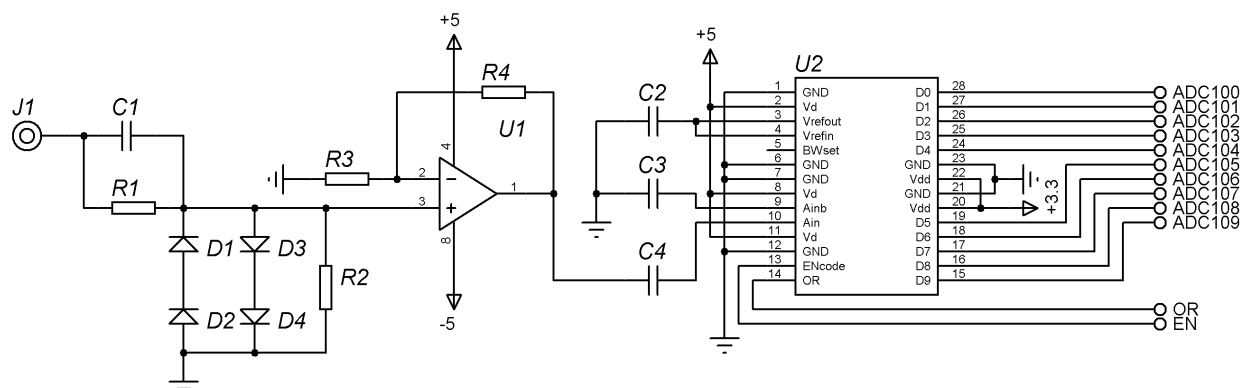


Рис. 2. Схема під'єднання АЦП AD9051

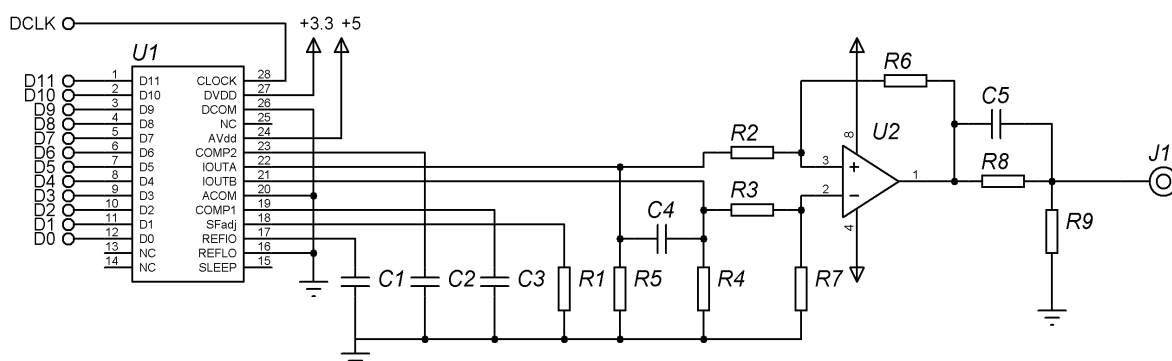


Рис. 3. Схема під'єднання АЦП AD9762

Вхідні значущі рівні напруг для АЦП AD9051: $0 \dots \pm 0,65$ В. Для забезпечення буферизації вхідного сигналу використано високочастотний операційний підсилювач AD8055, підключений за схемою неінвертуючого підсилювача. Зустрічно ввімкнені пари імпульсних високочастотних діодів КД523Б, призначені для запобігання перевищення рівня сигналу не більше $\pm 1,2 \dots \pm 1,6$ В, що допускається вимогами за максимально допустимими рівнями АЦП AD9051. Ланка R1, C2 призначена для блокування випадкових викидів вхідного струму та захисту діодного обмежувача.

На рис. 3. зображено схему модуля цифро-аналогового перетворювача. Схема буферизації вихідного сигналу реалізована на основі операційного підсилювача U2 (AD8055 фірми Analog Devices), що перетворює двополярний синфазний сигнал в однополярний.

Ланка R8, R9 із форсуючим конденсатором C5 призначена для запобігання перевантаженню вихідних кіл операційного підсилювача, а також для покращення узгодження з навантаженням.

Для реалізації буфера обміну цифровими сигналами із зовнішніми пристроями використано двонаправлений інтегральний буфер 74ALS245 фірми TI.

Для синхронізації роботи всіх модулів системи використано окремий генератор на основі інтегрального генератора HO-25 фірми HOSONIC (рис.4). Тактова частота – 100 МГц. Для формування синусоїдального імпульсу з постійною складовою +1,515 В використано додатковий подільник напруги R2-R3. Для зменшення впливу навантажувальних кіл на форму сигналу використано буферизуючий резистор R1.

Живлення всіх аналогових мікросхем (операційних підсилювачів) здійснюється від двополярного джерела живлення. Модуль живлення аналогових пристроїв реалізовано на двох інтегральних мікросхемах 78L05 та 79L05 фірми Linear Tehnology. Максимальний вихідний струм стабілізатора – 100 мА.

Конструктивно система виконана у вигляді друкованої плати з роз'ємним з'єднанням, сумісним зі стандартом шини PCI-2.0-5.0 [3].

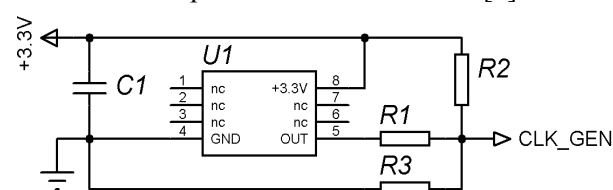


Рис. 4. Тактовий генератор на мікросхемі HO-25, 100 МГц

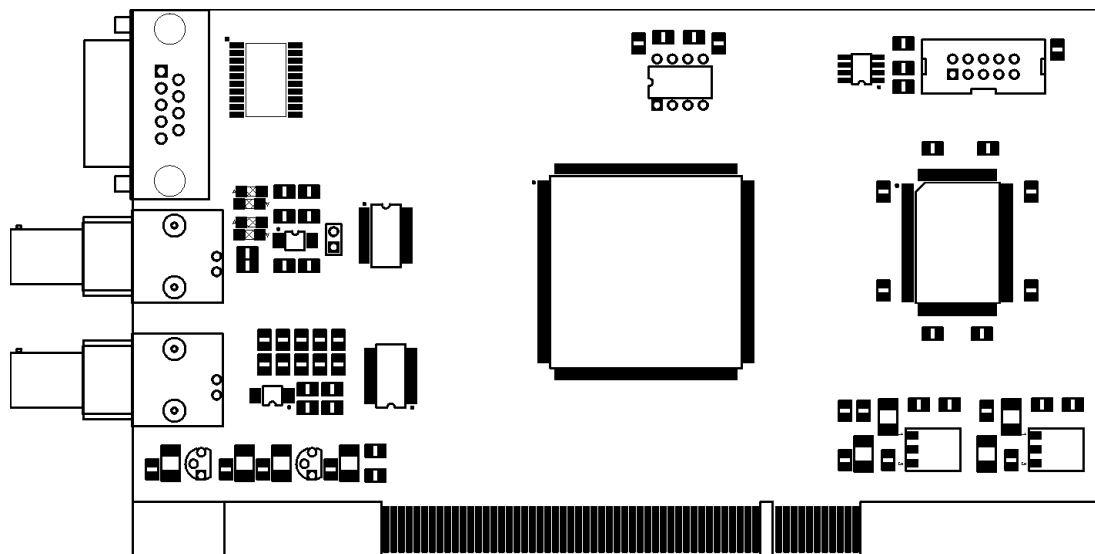


Рис. 5. Загальний вигляд

На рис. 5 зображено зовнішній вигляд системи.

Програмне забезпечення для пристрою, призначене для повної автоматизації експерименту, написано мовою програмування високого рівня C++.

Пристрій розроблено та спроектовано на кафедрі радіотехніки Чернівецького національного університету в рамках виконання міжнародної угоди УНТЦ №2369.

Описана в роботі система забезпечує такі параметри:

Канал аналогового вводу

Діапазон входних напруг: $-0,654...+0,654$ В;

Розрядність АЦП – 10;

Максимальна швидкість дискретизації АЦП – 50 МГц.

Група цифрового вводу–виводу

Цифрових каналів у групі – 4;

Рівень сигналу – *LTTJ*;

Максимальний вихідний струм лінії – <20 мА.

Канал ЦАП для виводу напруги змінного струму

Діапазон вихідних напруг: $-1...+1$ В;

Максимальний вихідний струм – 15 мА;

Кількість каналів – 1;

Розрядність ЦАП – 12.

Буферна пам'ять

Об'єм – $1\text{M} \times 18$ біт.

Схема синхронізації

Джерело синхронізації – будь-який із 8 каналів цифрового вводу при роботі в режимі зовнішньої синхронізації.

В режимі із синхронізацією зовнішніх пристроїв – також використовується цифровий буфер схеми.

Синтезатор частоти

Діапазон генерованих частот: 100 Гц – 20 МГц;

Вихідна напруга – $1\text{В} \pm 10\%$;

Крок установки частоти – 0,1 Гц;

Вихідний струм – <15 мА.

Загальні характеристики

Інтерфейс зв'язку з ПК – *PCI*;

Розмір плати – 175×100 мм.

СПИСОК ЛІТЕРАТУРИ

1. *Брайловський В.В., Чуботару М.М., Шнапар П.М.* Універсальний пристрій спряження ЯКР – спектрометра з ЕОМ // Вісник Хмельницького національного університету. Частина 1, том 2: Технічні науки. – 2005. – С. 226-228.
2. *Бурдаков А.В., Квашин А.Н., Койдан В.С., Поступаев В.В., Ровенских А.Ф., Хильченко А.Д.* Система регистрации и сбора данных установки ГОЛ-3 // Приборы и техника эксперимента. – 2004. – №2. – С.38-44.
3. *PCI Local Bus. Specification. Revision 2.2.* – December 18, 1998. – 322 p.