

І. Якименко, Я. Николайчук // Вісник ТНТУ. – 2011. – Т. 16. – № 1. – С. 154–161. 7. Касянчук М. М., Якименко І. З., Волинський О. І., Пітух І.Р. Теорія алгоритмів RSA та Ель–Гамала в розмежованій системі числення Радемахера–Крестенсона // Вісник Хмельницького національного університету “Технічні науки”. – 2011. – №3.– С. 265–273.

УДК 621.382

С. П. Новосядлий, Л. В. Мельник
Прикарпатський національний
університет імені Василя Стефаника

ФІЗИКО-ТОПОЛОГІЧНІ АСПЕКТИ МОДЕЛЮВАННЯ АРСЕНІДГАЛІЄВОГО СУПЕР-БЕТА ТРАНЗИСТОРА НА ГЕТЕРОСТРУКТУРАХ ДЛЯ ШВИДКОДІЮЧИХ ВІС КОМП'ЮТЕРНИХ СИСТЕМ

© Новосядлий С. П., Мельник Л. В., 2014

Серед напівпровідників найпоширенішим у мікроелектроніці для створення цифрових мікросхем був і залишається кремній. Разом з тим сьогодні почали інтенсивно впроваджувати мікросхеми на основі арсеніду галію. Арсенідгалієві мікросхеми завдяки високій рухливості носіїв заряду в *GaAs* мають частотний діапазон функціонування, недосяжний для мікросхеми на основі кремнію (*Si*).

Ключові слова: супер-бета транзистор, гетероструктура, арсенід галію, кремній, реактори електронно-циклотронного резонансу.

PHYSICAL TOPOLOGICAL ASPECTS OF MODELING GALLIUM ARSENIDE SUPER BETA TRANSISTOR FOR SPEED LIC OFCOMPUTER SYSTEMS

© Novosiadly S., Melnyk L., 2014

Among the semiconductors in latitude use in microelectronics for digital circuits silicon has been and remains the main material. However, today began intensively implemented circuits based on gallium arsenide. Gallium arsenide circuits because of the high charge carrier mobility in *GaAs* with a frequency range of operation of reach for chips based on silicon (*Si*).

Key words: super-beta transistor, heterostructure, gallium arsenide, silicon, reactors electron-cyclotron resonance.

Вступ

Розвиток арсенідгалієвих мікросхем пов'язаний насамперед з успіхами в галузі отримання суб- і наномікронних епітаксійних плівок *GaAs*, зокрема гетероепітаксійних плівок типу *GaAs-AlGaAs-GaAs*. Високі показники було отримано тут з використанням як методу молекулярно-променевої епітаксії, так і методу НВЧ-епітаксії в реакторах електронно-циклотронного резонансу.

Постановка задачі

Задачею дослідження є розроблення швидкодіючих ВІС на основі транзисторів на гетероструктурах (супер-бета) для застосування їх у комп'ютерних системах.

Аналіз останніх досліджень та публікацій

Для транзисторів на *GaAs* було розроблено декілька основних базових структур, конструкторсько-технологічні особливості яких пов'язані, з одного боку, з використанням напівізолюючого *GaAs* як підкладки, з іншого – багат шарових гетероепітаксійних структур. При цьому р-n переходів – багатозарядна імплантація домішок та їх активація швидким фотонним відпалом. Для *GaAs* донорними домішками були кремній (*Si*), селен (*Se*), сірка (*S*), олово (*Sn*), телур (*Te*); акцепторними – берилій (*Be*), магній (*Mg*), цинк (*Zn*) і кадмій (*Cd*). Наведено фізико-технологічні аспекти формування супер-бета транзисторів високої швидкодії для аналогово-цифрової схемотехніки ВІС використання таких процесів: варізонного формування емітера та селективно легованої бази.

Класифікація біполярних транзисторів з гетеропереходами на *GaAs*

Використовувати структури з гетеропереходами для збільшення інжекції переходів вперше запропонував Шоклі ще в 1948 р. Виграш від використання матеріалу з великою шириною забороненої зони для області емітера транзистора пізніше детально вивчено в 1957 р. у класичній роботі С. З. Кремера. Незважаючи на те, що основні положення ідеї про збільшення статичного коефіцієнта підсилення структур біполярного транзистора з використанням гетеропереходів є відносно прості, їх практична реалізація значною мірою визначається природою гетеропереходу, а також характеристиками процесів, що використовуються під час їх формування, а саме процесів епітаксії та іонного легування. Тому важко загально класифікувати транзистори з гетеропереходами.

Під час створення біполярного транзистора на *GaAs* виникли три основні проблеми: 1) вирощування монокристалів *GaAs* високої чистоти і досконалої кристалічної структури; 2) виготовлення дифузійних р-n-переходів з малими струмами втрат; 3) формування низькоомних контактів до областей n- і р-типу провідності. Ще в 1966 р. перші взірці транзисторів на *GaAs*, виготовлені з використанням методу двійної дифузії, мали коефіцієнт підсилення за струмом, що дорівнював 10 для р-n-р транзисторів і <4 для р-n-р транзисторів, а значення граничної частоти підсилення транзисторів в схемі із загальним емітером досягало лише 600 МГц.

Невдачі перших спроб створення біполярних транзисторів на *GaAs* не завадили створенню інших типів транзисторів, насамперед польового транзистора із затвором Шоттки. До середини 80-х років технологія виробництва таких транзисторів вже утвердилась як найперспективніша для виготовлення НВЧ-схем. Технологія формування арсенідгалієвих цифрових схем ІС/ВІС на основі ПТ із затвором Шоттки хоча і розвивалась дещо повільніше, проте до кінця 80-х років стала вже розглядатись як найперспективніша для виготовлення швидкодіючих ІС.

Протягом 80-х років було зроблено два важливі удосконалення технології виробництва ПТ на *GaAs* із затвором Шоттки: використання іонної імплантації для покращення однорідності товщини і концентрації легування активної області приладів та розробка на його основі. Ці досягнення в технології ПТ підвищили зацікавленість до робіт із створення технології виробництва біполярних транзисторів та ІС на його основі. Саме в 1978 р. було розроблено технологію іонної імплантації берилію для формування структур діодів з р-n-переходом, які мали дуже малі струми втрат. І саме у 1980 р. створили біполярний транзистор на *GaAs* з використанням іонної імплантації кремнію (*Si*) в область емітера і берилію (Be^+) в область бази. Такий транзистор створили за планарною технологією з малими струмами втрат, що було недосяжним 15 років тому, коли використовували подвійну дифузію.

Ще одним важливим досягненням у 80–90-ті роки стало розроблення методу молекулярно-променевої епітаксії (МПЕ), що дало змогу формувати вже структури ІС/ВІС на основі біполярних транзисторів на підкладках діаметром 50 і 76 мм. Тут важливо підкреслити, що за допомогою методу МПЕ вдалося отримати шаруваті структури – *GaAs-AlGaAs* для формування різних інтегральних схем з біполярними гетероструктурами. Така універсальність дала змогу продемонструвати можливість виготовлення на *GaAs* ІС/ВІС з біполярними гетероструктурами типу I^2L і ESL . Крім того, запропоновано низку біполярних ІС, що використовували властивість гетеропереходів, а це вже розроблені нами процеси багаторівневої іонної імплантації та НВЧ-епітаксії в реакторах електронно-циклотронного резонансу (ЕЦР).

На рис. 1 подано зонні енергетичні діаграми двох типів гетеропереходів, які використовуються при виготовленні методом МПЕ n-p-n транзисторів з гетеропереходами *GaAs-AlGaAs*. До першого типу належать різні гетеропереходи, в яких вміст алюмінію різко змінюється на межі між областю емітера (*AlGaAs*) і областю бази (*GaAs*). Другий тип – це плавні гетеропереходи. У переходах другого типу концентрація *Al* на межі областей змінюється від максимальної до нуля на відстані від 20 до 60 нм (варизонна технологія).

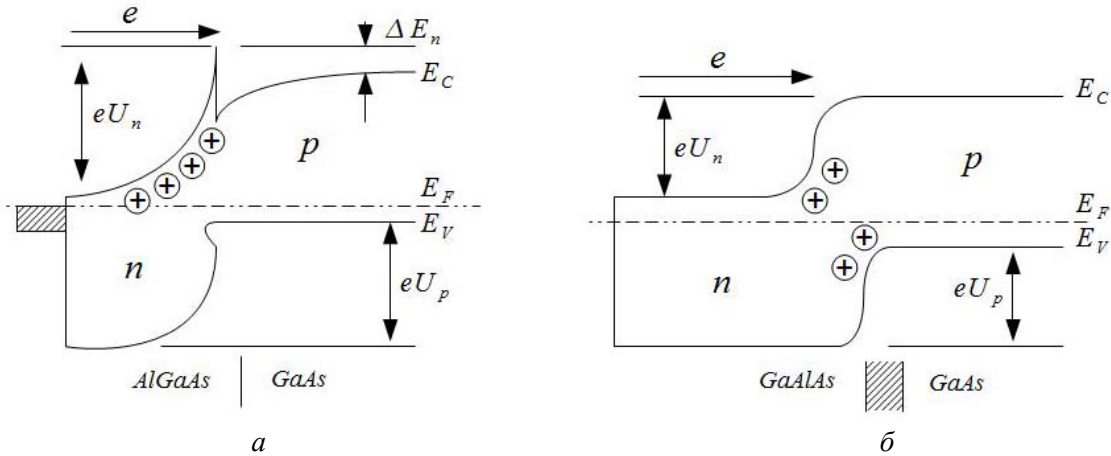


Рис. 1. Зонні енергетичні діаграми для різкого гетеропереходу *GaAs-AlGaAs* (а) і плавного гетеропереходу *GaAs-AlGaAs* (б)

У транзисторах з гетеропереходами, зокрема в структурах з двома гетеропереходами призначення областей емітера і колектора визначається винятково способом під'єднання транзистора в схемі (із загальним емітером, базою чи колектором). Транзистор може працювати в схемі в нормальному режимі, якщо інжектор його верхнього гетеропереходу включено як емітер. В інверсному режимі в ролі емітера використовується захований шар *AlGaAs*. На рис. 2 зображено транзисторні структури, призначені для роботи в нормальному (б) та в інверсному (а) режимах.

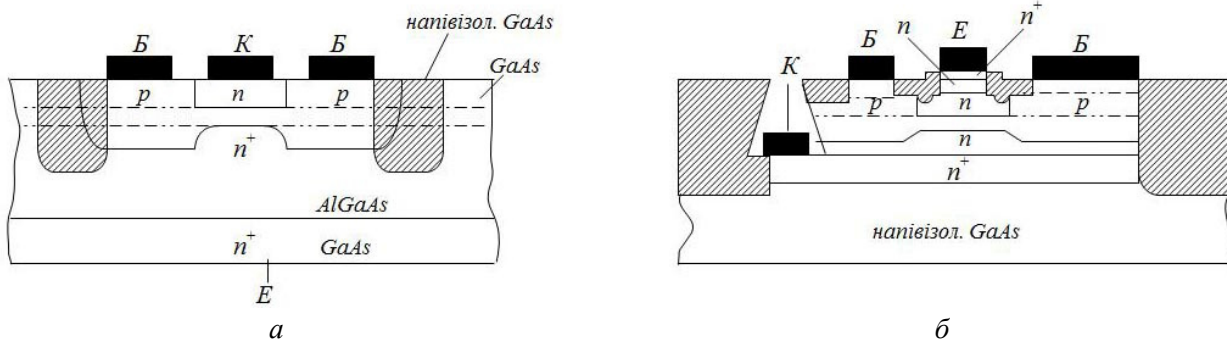


Рис. 2. Структури біполярних транзисторів з гетеропереходами, призначені для IC/BIC: а – структура з інвертуючим емітером; б – структура з емітером у звичайному включенні

Транзистори з гетеропереходами, які працюють у нормальному та інверсному режимах, можна виготовляти з використанням як ростових епітаксійних методів, так і іонної імплантації. На рис. 3, а зображено сімейство вихідних характеристик транзистора із гетеропереходами фірми Rochwell International, що працює в нормальному включенні. Переходи такого транзистора виготовлено за допомогою ростових епітаксійних методів. Сімейство вихідних характеристик Texas Instruments, що працює вже в інверсному включенні, подано на рис. 3, б. Переходи цього транзистора вже сформовано методом іонної імплантації.

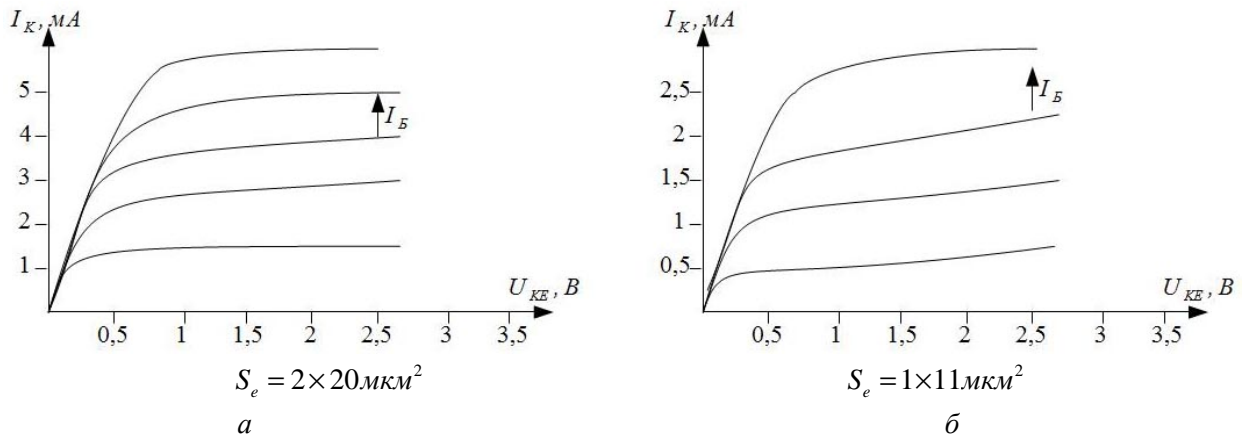


Рис. 3. Сімейство вихідних характеристик біполярних транзисторів з гетеропереходами, виготовлених на структурах GaAs-AlGaAs, сформованих методом епітаксії (МПЕ): а – транзистор із звичайною структурою; б – транзистор з інвертованою структурою, в якого переходи сформовані іонною імплантацією; відрізняються крутизною характеристик

Таку структуру можна з успіхом використати для побудови декількох типів логічних мікросхем, наприклад, елементів інжекційної логіки або швидкодіючої транзисторної логіки.

Комп'ютерне моделювання характеристик і параметрів біполярних гетеротранзисторів (супербета-транзистор)

Хоча ми і допускали, що основні характеристики транзисторів з гетеропереходами і транзисторів, сформованими на основі звичайних однорідних структур, збігаються, між ними існують суттєві відмінності, причому деякі із цих відмінностей ще до кінця не досліджено. Як уже зазначали вище, механізм перенесення носіїв через гетеропереходи ускладнюється наявністю на енергетичній зонній діаграмі розривів у перехідній області гетеропереходу, який не вдається задовільно описати моделлю, основанийою лише на дифузійних процесах. Більше того, в моделях, що описують роботу звичайних р-п- переходів, не враховано вплив міжзонної рекомбінації і багаторівневих центрів захоплення носіїв, що відіграють важливу роль у гетеропереходах. Виникає питання про можливість розгляду роботи гетеротранзистора в межах наявної моделі Еберса–Молла, дещо модернізованої або про необхідність розроблення нової моделі типу Еберса–Молла. Взагалі модель Еберса–Молла є достатньо загальною для опису в першому наближенні вольтамперних характеристик будь-якого біполярного транзистора методом певної підгонки кривих. Вона є частково справедлива і для транзисторів з плавними гетеропереходами, в яких механізм перенесення визначається процесами дифузії. За таких умов модель Еберса–Молла описує роботу п-р-п – гетеротранзистора (з позначеннями рис. 4) такими залежностями:

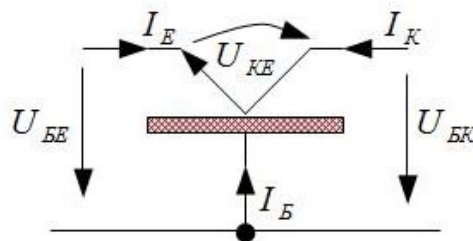


Рис. 4. Позначення напруг і струмів для п-р-п – гетеротранзистора

$$\begin{aligned}
 I_E &= -I_{Енас} \exp[eU_{ЕБ} / kT - 1] + \alpha_R I_{Кнас} \exp[eU_{ЕБ} / kT - 1] - I_{ЕО} \\
 I_K &= +\alpha_1 I_{Енас} [\exp eU_{ЕБ} / kT - 1] - I_{Кнас} [\exp eU_{БК} / kT - 1] - I_{КО}
 \end{aligned}
 \tag{1}$$

Тут два додаткові параметри I_{EO} , I_{KO} додано до основних виразів для струмів емітера і колектора Еберса–Молла і дають змогу врахувати струми носіїв, що рекомбінують у збіднених шарах переходів бази-емітера і бази-колектора. Врахувати ці струми особливо важливо для арсенідгалієвих транзисторів, бо часто вони становлять значну частку струму бази навіть за помірно високих рівнів інжекції носіїв заряду із емітера. Величини цих струмів за наявності однорівневих центрів рекомбінації визначаються такими співвідношеннями:

$$\begin{aligned} I_{EO} &= A_E \left(en_{iE} w_{BE} / \tau_{BE} \left[\exp(eU_{EB} / 2kT) - 1 \right] \right) \\ I_{KO} &= A_K \left(en_{iK} w_{BK} / \tau_{BK} \left[\exp(eU_{KB} / 2kT) - 1 \right] \right) \end{aligned} \quad (2)$$

У формулах (2) величини n_{iE} і n_{iK} для транзисторів із гетероструктурами можуть бути різними. Параметри $I_{Eнас}$ і $I_{Kнас}$ є оберненими струмами насичення для відповідних переходів транзистора за умови, що другий перехід є захований у базу. При концентрації легуючих домішок N_D і N_A для донорної та акцепторної домішок відповідно коефіцієнти дифузії дірки D_p і електронів D_n сума електронної і діркової компонент струму насичення дорівнює:

– для емітера

$$\begin{aligned} I_{Eнас} &= I_{Eнас}(p) + I_{Eнас}(n) \\ \text{або } I_{Eнас} &= A_E en_i^2 \left[\frac{D_p}{w_E N_D} \exp\left(-\frac{\Delta E_q}{kT}\right) + \frac{D_n}{w_B N_A} \right], \\ \text{де } \Delta E_q &= E_q(AlGaAs) - E_q(GaAs) \end{aligned} \quad (3)$$

– для колектора

$$I_{Kнас} = I_{Kнас}(p) + I_{Kнас}(n) = A_K en_i^2 \left[\frac{D_p}{\omega_K N_D} + \frac{D_n}{\omega_B N_A} \right], \quad (4)$$

де n_i – власна концентрація носіїв в арсеніді галію. Ці співвідношення справедливі за умови, що глибина залягання областей колектора w_K і емітера ω_E , а також товщина областей бази w_B є значно менші ніж відповідні дифузійні довжини носіїв заряду. Якщо ця умова не виконується, у формули (3) і (4) необхідно ввести відповідні значення дифузійної товщини. Із виразу (3) випливає, що для стандартного p-p-n транзистора на $AlGaAs - GaAs$ діркова компонента струму $I_{Eнас}$ може бути зменшена внаслідок збільшення частки алюмінію в $AlGaAs$ – область емітера з тим, щоб виконувалась умова $\Delta E \gg kT$.

Коефіцієнти підсилення за струмом у схемі із загальною базою для прямого і зворотного струмів α_F і α_R за умови, що рекомбінаційна складова струму в збідненій області є значно більшою, ніж в нейтральній області бази, визначається співвідношеннями:

$$\begin{aligned} \alpha_F &= I_E(n) / \left[I_E(n) + I_E(p) + A_E \left(en_{iE} w_{BE} / \tau_{BE} \right) \exp(eU_{EB} / 2kT) \right] \\ \alpha_R &= I_K(n) / \left[I_K(n) + I_K(p) + A_K \left(en_{iK} w_{BK} / \tau_{BK} \right) \exp(eU_{EK} / 2kT) \right], \end{aligned} \quad (5)$$

де

$$\begin{aligned} I_E(n) &= I_{Eнас}(n) \exp(eU_{EB} / kT) \\ I_E(p) &= I_{Eнас}(p) \exp(eU_{EB} / kT) \\ I_K(n) &= I_{Kнас}(n) \exp(eU_{EK} / kT) \\ I_K(p) &= I_{Kнас}(p) \exp(eU_{EK} / kT) \end{aligned} \quad (6)$$

Якщо рекомбінаційна складова струму в збідненій області переважає в струмі бази, що є характерним для більшості гетеротранзисторів на $GaAs$, то коефіцієнт підсилення за струмом із загальним емітером визначається простим співвідношенням:

$$h_{EK} = \beta \frac{I_{E(K)}}{I_{EO}} = \frac{\tau_{BE}}{w_{BE}} \left(\frac{D_n}{A_E e w_B N_A} \right)^{1/2} I_E^{1/2}(n) \quad (7)$$

Результати наших досліджень підтверджують, що за низького рівня інжекції коефіцієнт підсилення β є пропорційний квадратному кореню від величини струму емітера. За достатньо великих струмів емітера коефіцієнт підсилення $h_{EK} = \beta$ стає вже постійною величиною і визначається співвідношенням:

$$\beta = \frac{\alpha_F}{1 - \alpha_F} = \frac{I_E(n)}{I_E(p)}$$

У більшості сучасних біполярних транзисторів з гетеропереходами $AlGaAs - GaAs$ перехід від режиму роботи, в якому переважає рекомбінаційна складова струму бази, до режиму з домінуючій дифузійній складовій струму проходить при густині і струму в межах $10 - 100 A / cm^2$.

Сьогодні інтенсивно досліджуються способи отримання рекомбінаційних складових струмів за допомогою гетерних технологій та розуміння дефектності зарядового стану в забороненій зоні збідненої області p-n-перехід.

$$\beta_{max} = \frac{N_{DE}}{N_{AB}} \frac{V_{nB}}{N_{pE}} (\Delta E_q / kT) \quad (8)$$

Тоді коефіцієнт підсилення за струмом із загальним емітером визначається не тільки концентраційними профілями емітера і бази, але і швидкостями електронів у базі і дірки в емітері та градієнтом забороненої зони емітера і бази. Це дає змогу отримувати β величиною $10^4 - 10^5$.

Сьогодні причини виникнення рекомбінаційного струму ще повністю не з'ясовано, тому в більшості логічних схем із біполярними гетероструктурами на $GaAs$ задаються густини струмів на рівні $1800 A / cm^2$. Тобто для транзисторів із площею емітера $10 \mu m^2$ і $1 \mu m^2$ мінімальна величина струму зміщення 10 і $1 \mu A$. Тут як тестовий елемент гетера використовують холлотрон. А тепер повернемося до моделювання характеристик перемикання біполярного гетеротранзистора: частина затримки і наростання імпульсів.

Час затримки перемикання біполярного транзистора значною мірою визначається значенням частоти f_T , на якій коефіцієнт підсилення за струмом дорівнює 1. У першому наближенні час затримки інвертора з коефіцієнтом розгалуження за виходом, що дорівнює 1, задається виразом

$$t_3 = \frac{1}{2\pi f_T} = (C_{EB} + C_{параз}) (q_n + w_B^2 / 2D_n), \quad (9)$$

де $q_m = \frac{eI_K}{kT} (1 + R_{Еконт} eI_K / kT)$, а час перенесення носіїв через базу τ_B дорівнює $\tau_B = w_B^2 / 2D_n$.

У цих співвідношеннях C_{EB} – ємність переходу емітер-бази, а $C_{параз}$ – загальна паразитна ємність, що містить ємності переходу колектор-база, міжз'єднань і ізоляції. Величина $R_{Еконт}$ дорівнює опору контакту до області емітера. Величина q_m для біполярного транзистора є пропорційна струму колектора і, відповідно, може змінюватись на декілька порядків (3). Тим не менше існує два випадки для величини параметра граничної частоти f_T . Так за малих значень I_K $q_m = eI_K / kT$ час затримки перемикання визначається переважно першим додатком у виразі (9). За великих значень колекторного струму $q_m = 1 / R_{Еконт}$ і залежно від величини $R_{Еконт}$ величина часу затримки визначається або першим доданком виразу (9), тобто $R_{Еконт} (C_{EB} + C_{параз})$, або часом перенесення носіїв заряду через базу:

$$t_3 = R_{Еконт} (C_{EB} + C_{параз}) + w_B^2 / 2D_n \quad (10)$$

Для сучасних біполярних транзисторів із гетеропереходом $AlGaAs - GaAs$ (супербета-транзисторів), виготовлених методом МПЕ або НВЧ-епітаксії, випадок малого струму колектора відповідає густині струму $<100A/cm^2$, то час затримки перемикання визначається виразом (10). Тому ми можемо вже констатувати, що для формування біполярних гетеротранзисторів (супербета-транзисторів), які придатні для створення схем, що мають надвисоку швидкодію перемикання, необхідно не тільки зменшувати опір базової області ($N_B > N_E$) селективним легуванням багатозарядною імплантацією берилію (Be^{++}) та всі складові паразитної ємності (колектора, міжз'єднань, ізоляції), але і суттєво зменшувати контактний опір емітера (n^+ – область).

А визначення факторів, що визначають величину часу нарощування в біполярному транзисторі на гетеропереході, є значно складнішою задачею. Час наростання пов'язаний з величиною параметра f_{max} транзистора. Що вища частота f_{max} , то менші значення часу наростання в логічних схемах. Тому для визначення частоти f_{max} використано таке співвідношення:

$$f_{max} = \sqrt{f_T / \ln(R_{контБ}C_E + R_{BE}C_{BE} / 2 + R_B C_{БК})}, \quad (11)$$

де $R_{контБ}$ – величина опору контакту до області бази; R_B – внутрішній опір бази; R_{BE} – опір зовнішнього кола бази; $C_E, C_{BE}, C_{БК}$ – складові ємності бази.

Тобто величина f_{max} визначається не тільки граничною частотою f_T , але й активними складовими електронів у перемикальних схемах. Час наростання залежить як від величини f_T , так і від параметрів джерел сигналу перемикальних схем, час наростання $t_{нарост.}$ можна подати як функцію частоти f_T , коефіцієнта підсилення транзистора за схемою із загальним емітером β і відношення струму навантаження I_K до управляючого струму бази I_B .

$$t_{нарост.} = \frac{1}{2\pi f_T} \beta \ln \left(1 - \frac{I_K}{\beta I_B} \right)^{-1}, \quad (12)$$

де $E_K / \beta I_B$ – фактор перенавантаження.

Тобто для зменшення часу наростання $t_{нарост.}$ необхідно збільшувати f_T граничну частоту супербета-транзистора, яка досягає величини 100ГГц варіозною структурою емітера і селективно легованою базою багатозарядною імплантацією.

Аналіз базової структури логічних елементів на БГТ та їх топології

На основі БГТ p-n-p типу з інвертуючим емітером, схематично зображених на рис. 5, можна виготовити три типи логічних елементів високої швидкодії.

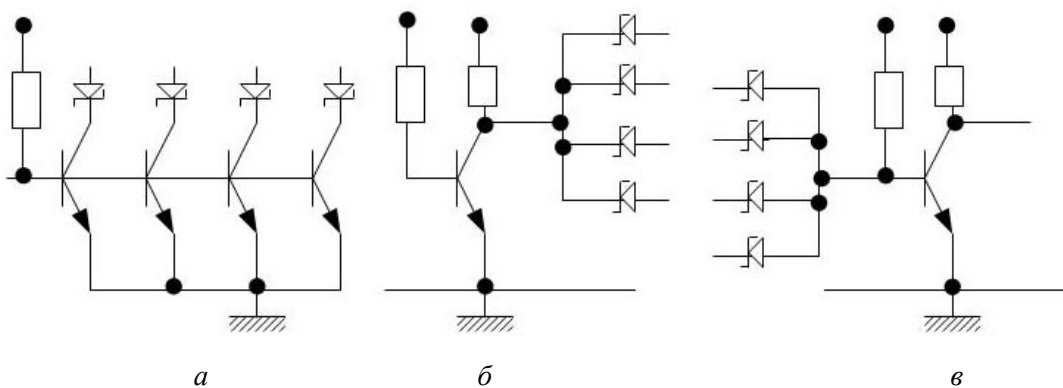


Рис. 5. Типи логічних схем на біполярних транзисторах з гетеропереходами на основі $GaAs-AlGaAs$ з інвертуючим емітером: а – $I^2Л$; б – БТЛ; в – ТТЛ

Два перші з них – елементи високоякісної інтегральної інжекції логіки I^2L і швидкодійної транзисторної логіки (БТЛ), а третя – схема ТТЛ, які запропонували схемотехніки фірми Texas Instruments. У логічних схемах I^2L вихідні діоди Шотткі вже структурно відділено від перемикальних транзисторів, що дає змогу використовувати транзистори значно менших розмірів, які відповідно мають меншу ємність переходу емітер–база (C_{EB}), що збільшує їх швидкодію.

На рис. 6, а показано топологію елемента I^2L . Характерний мінімальний розмір контактів Шотткі 2 мкм, омичних контактів – 3 мкм, розмір наскрізних вікон $3 \times 3 \text{ мкм}^2$, ширина струмопровідних доріжок 5 мкм. Тоді весь елемент займає топологічну площу $25 \times 66 \text{ мкм}^2$ (1600 мкм^2). На рис. 6, б наведено топологію швидкодійного транзисторного елемента (БТЛ). У схемотехніці в елементі БТЛ використовують резистивне навантаження (R), а не польові транзистори з бар'єрами Шотткі (тобто активне навантаження), мінімальний характерний розмір 3 мкм. Тоді загальна площа, що займає такий логічний елемент, становить 1800 мкм^2 ($72 \times 24 \text{ мкм}^2$). Якщо провести масштабування з коефіцієнтом 3, то їхні площі однакові на рівні 600 мкм^2 , а з коефіцієнтом 5 їх площа буде однакою вже на рівні 300 мкм^2 .

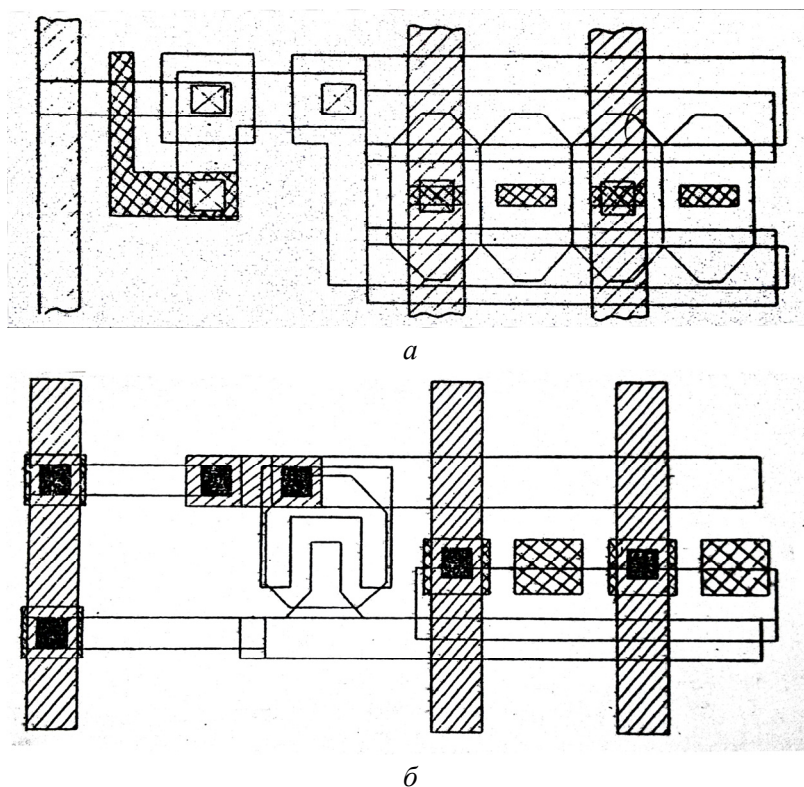


Рис. 6. Топологія елемента I^2L (а) і топологія елемента БТЛ (б) для порівняння площі

Розглянемо тепер величину мінімального коефіцієнта підсилення за струмом в елементах БТЛ, яка визначає їх спроможність пропускати повний струм навантаження, який тече в колекторах транзисторів. Ця вимога виражається нерівністю:

$$\beta_{\min} = \left(\frac{R_B}{R_K} \right) \left(\frac{E_K - U_{\text{нас}}}{E_K - U_\delta} \right) + \left(\frac{E_K - U_{\text{нас}} - U_{\text{ди}}}{E_K - U_B} \right) KPB, \quad (13)$$

де E_K – напруга живлення, $U_{\text{нас}}$ – напруга насичення колектора на перемикальному транзисторі, U_δ – спад напруг на р-п-переході діоду, $U_{\text{ди}}$ – спад напруги на діоді Шотткі, R_B – навантажувальний резистор в колі бази логічного елемента, що задає робочу точку; R_K – опір навантаження в полі колектора; KPB – коефіцієнт розгалуження за виходом.

Як бачимо із виразу (13), величина мінімального допустимого коефіцієнта підсилення БГТ за струмом залежить від співвідношення опорів навантаження в колі бази і колектора R_B/R_K , а також від коефіцієнта розгалуження за виходом KPB . Якщо протягом $R_B = R_K$, $E_K = 2,0V$, $U_o = 1,2V$, $U_{нас} = 0,1V$, $U_{ош} = 0,4V$, то мінімально допустиме значення коефіцієнта підсилення за струмом БГТ елемента БТЛ дорівнює 4; 5,5; 7,2 і 12,4 для коефіцієнта розгалуження 1, 2, 3, 4 і 8 відповідно. Сформувані вимоги до величин коефіцієнта підсилення за струмом транзисторів елементів I^2L є дещо складніше, ніж для випадку за струмом приблизно в 2–3 рази вищим, ніж у схемах БТЛ. Це необхідно для нормальної роботи елемента I^2L в першому випадку, тобто коли тільки один із його виходів під'єднано до навантаження.

Використовуючи нерівність (13), коефіцієнт підсилення транзистора необхідно вимірювати в робочій точці, що знаходиться поблизу режиму насичення, оскільки транзистор працює в ключовому режимі.

Висновки

1. Сформовано основні вимоги до побудови структури супер-бетатранзистора на арсеніді галію на варізонній структурі емітера та селективно легованої бази.
2. Проведене комп'ютерне моделювання характеристик і параметрів біполярного транзистора вже на основі гетеропереходу з використанням відомих співвідношень Еберса-Молла.
3. Встановлено оптимальну структуру логічних елементів та їх топологія для забезпечення їх максимальної швидкодії та мінімального значення коефіцієнта підсилення за струмом БГТ в режимі насичення схеми з загальним емітером.
4. Досягнуто низький контактний опір до n-областей за рахунок осадження плівки золота і сплаву $AlGeNi$ і до p-областей за рахунок плівки золота і сплаву $AuZn$ з використанням взривної літографії та іонного фрезерування.

1. Новосядлий С. П. Субнаномікронна технологія структур ВІС [Текст] / С. П. Новосядлий. – Івано-Франківськ: Місто НВ, 2010. – 456 с. 2. Новосядлий С. П. Фізико-технологічні особливості формування металізації субмікронних арсенідгалієвих структур іонним фрезеруванням [Текст] / С. П. Новосядлий, Л. В. Мельник, Т. П. Кіндрат, В. М. Варварук // Східно-Європейський журнал передових технологій – 2013 – № 4 (5) 64. – С. 1–6. 3. Новосядлий С. П. Моделі транзисторів у субмікронній технології ВІС. [Текст] / С. П. Новосядлий // Фізика і хімія твердого тіла. – 2002 – № 3 (4) – С. 710–717. 4. Новосядлий С. П. Конструкторсько-технологічні особливості формування транзисторних структур аналогово-цифрової схемотехніки [Текст] / С. П. Новосядлий, В. М. Вівчарук, В. П. Перегінський // Фізика і хімія твердого тіла – 2009. – № 4. – Т. 10 – С. 957–970.
5. Ди Лоренцо А. В. Полевые транзисторы на арсениде галлия. Принципы работы и технология изготовления [Текст] / Под ред. А. В. Ди Лоренцо, Д. Д. Канделуола: Пер. с англ. под ред. Г. В. Петрова. – М.: Радио и связь, 1988. – 489 с. 6. Новосядлий С. П. Мезоєпіпланарна технологія як основа реалізації субмікронних суміщених $Vi-R-D$ -МОН-структур ВІС [Текст] / С. П. Новосядлий, В. М. Бережанський. Східно-Європейський журнал передових технологій. – 2007 – № 1 (25) – С. 40–45.