

Висновки

Розглянуто процедуру синтезу регулятора швидкості руху автомобіля, яка ґрунтується на застосуванні сучасної теорії керування, а саме: на розміщенні полюсів передавальної функції замкненої системи у заданих точках комплексної площини коренів характеристичного рівняння. Практична реалізація цієї процедури вимагає, щоб усі змінні стану об'єкта були доступні для вимірювання. Враховуючи це, бачимо, що ця вимога властива усім сучасним процедурам синтезу.

1. Phillips C. L. and Harbor R. D. *Feedback Control Systems, 3rd ed. Upper Saddle River, NJ: Prentice Hall, 1996.* 2. Carley, L. *Antilock Brakes Becoming Standard On Today's Cars // Counterpoint, September, 1997.* 3. Андрієвський Б. Р., Фрадаков А. Л. *Вибрані розділи теорії автоматичного управління з прикладами на мові MATLAB. – СПб., 1999. – 200 с.*

УДК 681.335 (088.8)

З. Р. Мичуда^{1,3}, Л. З. Мичуда², І. А. Костів¹
Національний університет “Львівська політехніка”,
¹кафедра комп'ютеризованих систем автоматики,
²кафедра автоматизації теплових і хімічних процесів;
³Політехніка Сьвентокжизска у Кельцах, Польща

СЛІДКУЮЧИЙ ЛОГАРИФМІЧНИЙ АНАЛОГО-ЦИФРОВИЙ ПЕРЕТВОРЮВАЧ

© Мичуда З. Р., Мичуда Л. З., Костів І. А., 2016

Запропоновано новий принцип побудови слідкуючих логарифмічних АЦП, розглянуто особливості реалізації, оцінена точність та швидкодія.

New principle of building monitoring logarithmic ADC is offered, the singularities of realization are considered, the valuation of accuracy and speed are given.

Вступ

Відбір і передача сигналів від сенсорів найрізноманітніших фізичних величин до комп'ютеризованих систем відбувається виключно за допомогою аналого-цифрових перетворювачів (АЦП). Річ у тому, що вихідні сигнали сенсорів мають аналогову форму, а комп'ютери сприймають цифрові сигнали. Серед двох видів АЦП – лінійних і нелінійних (останні переважно є логарифмічними) – особливу увагу привертають логарифмічні АЦП, які поряд з аналого-цифровим перетворенням забезпечують додаткові можливості, зокрема: стиснення динамічного діапазону вхідних сигналів, лінеаризацію характеристик сенсорів, сталі значення відносної похибки у всьому діапазоні перетворення і, що особливо важливо, – це забезпечення можливості обчислень у логарифмічній арифметиці, в якій повільні в лінійній арифметиці операції множення та ділення зводяться до швидких операцій додавання та віднімання.

Логарифмічні АЦП на комутованих конденсаторах [1–5, 9, 10], які вперше [2] були реалізовані на кафедрі автоматики та телемеханіки Національного університету “Львівська політехніка”, сьогодні мають найвищі метрологічні характеристики [6–8], зокрема, дають змогу досягти точності та швидкодії такої самої, як і у лінійних АЦП, і завдяки своїм значно ширшим функціональним можливостям, починають створювати реальну конкуренцію лінійним АЦП. Серед різних класів ЛАЦП на комутованих конденсаторах (КК) найменш вивченими є слідкуючі ЛАЦП. Сьогодні відомі лише слідкуючі ЛАЦП з накопиченням заряду. Недоліком цих ЛАЦП є

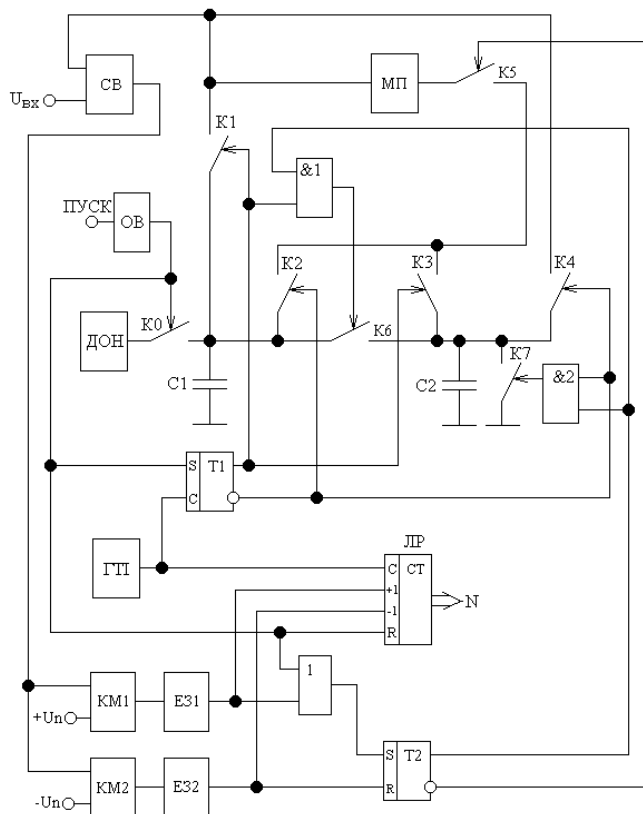
ускладнення реалізації через необхідність компенсації впливу напруг на зміщення операційних підсилювачів, що використовуються у масштабуючих перетворювачах.

Мета роботи – розробити новий принцип побудови слідкуючих ЛАЦП на конденсаторних комірках і дослідити особливості його реалізації.

Фізична модель запропонованого слідкуючого ЛАЦП

Слідкує аналого-цифрове перетворення полягає у використанні двох ділянок перетворення, на одній з них компенсаційна напруга спадає, а на другій – зростає. У ЛАЦП з перерозподілом заряду використовується пасивна КК і реалізується лише спадна розгортка. У ЛАЦП з накопиченням заряду використовується активна КК як спадна, так і наростаюча розгортки.

У відомих слідкуючих ЛАЦП на КК компенсаційні напруги на першій і другій ділянках перетворення створюються за допомогою масштабуючих перетворювачів на операційних підсилювачах. Усунути вплив напруги зміщення на ділянці спадної розгортки компенсаційної напруги можна заміною активної конденсаторної комірки на пасивну.



Функціональна схема запропонованого слідкуючого ЛАЦП з перерозподілом-накопиченням заряду

RS-тригер Т2, два елементи затримки ЕЗ1 і ЕЗ2, елемент АБО і аналоговий ключ К5 і два елементи збігу &1 і &2.

На перші входи компараторів подається сигнал з виходу схеми віднімання СВ, який дорівнює різниці (U_p) вхідної та компенсаційної напруги. На другі входи компараторів подається порогова напруга, абсолютне значення якої вибирається таким, що дорівнює мінімальному значенню компенсаційної напруги, причому на один компаратор подається додатна, а на другий – від’ємна порогова напруга.

Особливістю реалізації є те, що накопичувальний конденсатор С1 повинен мати набагато більшу ємність, ніж дозуючий С2.

Під час запуску ЛАЦП імпульс з виходу однобібратора ОВ встановлює вузли схеми у початковий стан і перекидає другий тригер Т2 у стан логічної одиниці на прямому виході, яка уможливує проходження імпульсів від Т1 через елементи збігу &1 і &2, тобто реалізується режим

Функціональну схему запропонованого слідкуючого ЛАЦП з перерозподілом-накопиченням заряду показано на рисунку. Цей ЛАЦП містить ЛАЦП зі спадною та ЛАЦП з наростаючою розгортками. У ЛАЦП на пасивній КК у процесі перетворення здійснюється перерозподіл заряду (ПЗ), а у ЛАЦП на активній КК – накопичення заряду (НЗ). Переважна більшість функціональних вузлів цих ЛАЦП може бути об’єднана, зокрема спільними вузлами: ДОН – джерело опорної напруги; ГТІ – генератор тактових імпульсів; ОВ – однобібратор; С1 і С2 – накопичувальний і дозуючий конденсатори; Т1 – Т-тригер; ЛР – лічильник результату.

ЛАЦП із спадною розгорткою містить аналогові ключі К6 і К7.

ЛАЦП з наростаючою розгорткою містить аналогові ключі К1 – К5.

Для реалізації слідкуючого режиму роботи введено два компаратори КМ1 і КМ2, два джерела порогових напруг $+U_n$ і $-U_n$, схему віднімання СВ,

роботи ЛАЦП із перерозподілом заряду, що забезпечує спадну розгортку компенсаційної напруги. Імпульсом ОВ також замикається ключ К0 і накопичувальний конденсатор С1 заряджається до рівня напруги U_0 . Після закінчення імпульсу ОВ ключ К0 розмикається і на конденсаторі С1 зберігається накопичений заряд Q_0 , значення якого

$$Q_0 = C_1 U_0, \quad (1)$$

де C_1 – ємність накопичувального конденсатора; U_0 – значення опорної напруги.

Потім розпочинається процес перетворення шляхом перерозподілу заряду між конденсаторами С1 і С2 за почергового переключення ключів К6 і К7. Відмітимо особливість роботи цих ключів: коли ключ К7 замкнений, то ключ К6 розімкнений, і навпаки, коли К6 замкнений, К7 – розімкнений.

За дії першого тактового імпульсу ключ К6 замикається і накопичувальний конденсатор С1 віддає частину свого заряду дозуючому конденсатору С2; при цьому сума зарядів на обох конденсаторах буде:

$$Q_1 + Q_2 = Q_0. \quad (2)$$

Напруга на накопичувальному конденсаторі С1 зменшується, і, коли вона дорівнюватиме U_1 – напрузі на дозуючому конденсаторі С2, то процес передачі заряду з С1 на С2 припиняється. Отже, після дії першого тактового імпульсу на накопичувальному конденсаторі С1 установиться напруга

$$U_1(C_1 + C_2) = C_1 U_0 \text{ або } U_1 = U_0 \zeta, \quad (3)$$

і її приріст становитиме:

$$\Delta U_1 = U_0 \zeta,$$

де $\zeta = \frac{C_1}{C_1 + C_2}$, причому $C_2 \ll C_1$.

Після закінчення тактового імпульсу ключ К6 розмикається, а К7 замикається, розряджаючи дозуючий конденсатор С2 до нуля.

Другий тактовий імпульс знову замкне ключ К6, що призведе до наступної віддачі заряду накопичувальним конденсатором С1 і зниження напруги на ньому до рівня U_2 . Аналогічно до попереднього

$$U_2(C_1 + C_2) = C_1 U_1,$$

де U_2 – напруга, що встановиться на накопичувальному конденсаторі С1 після другого тактового імпульсу

$$U_2 = U_1 \zeta \text{ або } U_2 = U_0 \zeta^2,$$

а її приріст:

$$\Delta U_2 = U_2 - U_1 \text{ або } \Delta U_2 = U_0 \zeta (\zeta - 1).$$

За дії третього тактового імпульсу відбувається подальша віддача заряду накопичувальним конденсатором С1:

$$U_3(C_1 + C_2) = C_1 U_2.$$

Напруга на накопичувальному конденсаторі дорівнює

$$U_3 = U_2 \zeta \text{ або } U_3 = U_0 \zeta^3,$$

а її приріст:

$$\Delta U_3 = U_3 - U_2 \text{ або } \Delta U_3 = U_0 \zeta^2 (\zeta - 1).$$

Отже, після N-го тактового імпульсу напруга на накопичувальному конденсаторі С1 дорівнюватиме

$$U_N = U_0 \zeta^N, \quad (4)$$

а її приріст:

$$\Delta U_N = U_0 \zeta^{N-1} (\zeta - 1). \quad (5)$$

Процес зниження напруги на накопичувальному конденсаторі С1 проходить доти, поки вона не стане меншою від напруги $U_{ВХ}$ на другому вході компаратора Км2. Тоді спрацьовує компаратор Км2, фіксуючи момент закінчення перетворення. Якщо цей момент настав після N-го тактующого імпульсу, то

$$U_N = U_{ВХ},$$

і, згідно з виразом (4), кількість тактующих імпульсів N, які поступили на вхід управління ключа К6, дорівнює

$$N = \frac{1}{\log \zeta} \log \frac{U_{ВХ}}{U_0}, \quad (6)$$

тобто дорівнює логарифму відношення напруги $U_{ВХ}$ до U_0 .

Після спрацювання компаратора Км2 на інверсному виході тригера Т2 установлюється рівень логічної одиниці, якою замикається ключ К5 і розпочинається робота ЛАЦП на другій ділянці перетворення у режимі з наростаючою розгорткою, за якого включений масштабуючий перетворювач МП з коефіцієнтом передачі напруги (α), більшим від одиниці.

Пари ключів К1, К3 і К2, К4 працюють так: коли одна пара (К1, К3) замкнена, то друга (К2, К4) – розімкнена, і навпаки; причому на їхні входи управління подаються по чергово з кожним тактом імпульси управління.

Нехай конденсатор С1 заряджений до останнього рівня напруги на першій ділянці перетворення U_{01} . За замкнених ключів К1, К3 на першому вході схеми віднімання СВ, що об'єднаний з входом масштабного перетворювача МП, відтворюється рівень напруги на конденсаторі С1:

$$U_{к0} = U_{01}. \quad (7)$$

Під час запуску конденсатор С2, підключений до виходу масштабного перетворювача МП замкненим ключем К3, зарядиться до рівня напруги

$$U_{с2} = \alpha U_{01}, \quad (8)$$

де α – коефіцієнт перетворення регульованого масштабного перетворювача.

Під час виконання МП, наприклад, у вигляді неінвертуючого підсилювача напруги на операційному підсилювачі, коефіцієнт перетворення α набуває такого вигляду:

$$\alpha = 1 + \frac{R2}{R1}, \quad (9)$$

де R2 – опір резистора, включеного між виходом та інвертуючим входом операційного підсилювача; R1 – опір резистора, включеного між інвертуючим входом операційного підсилювача та шиною нульового потенціалу.

Перший тактовий імпульс розімкне ключі К1, К3 і замкне ключі К2, К4. Отже, після першого імпульсу ГТІ на першому вході компаратора Км установиться напруга

$$U_{к1} = \alpha U_{01},$$

а на конденсаторі С1, підключеному замкненим ключем К1 до виходу масштабного перетворювача МП:

$$U_{с1} = \alpha^2 U_{01}.$$

Другий тактовий імпульс розімкне ключі К2, К4 і замкне ключі К1, К3. При цьому на першому вході схеми віднімання СВ установиться напруга

$$U_{к2} = \alpha^2 U_{01},$$

а на конденсаторі С2, підключеному ключем К3 до виходу масштабного перетворювача МП:

$$U_{с2} = \alpha^3 U_{01},$$

аналогічно до роботи ЛАЦП на першій ділянці перетворення (лише розгортка компенсаційної напруги наростаюча, оскільки коефіцієнт α є більшим від одиниці).

Отже, загалом кількість тактових імпульсів, які поступили на вхід лічильника результату ЛР, від моменту початку роботи на другій ділянці до спрацювання компаратора КМ1, дорівнюватиме

$$N = \frac{1}{\ln \alpha} \ln \frac{U_{BX}}{U_{O1}}, \quad (10)$$

тобто буде пропорційною до логарифма відношення вхідної напруги до напруги на останньому такті перетворення на першій ділянці (U_{O1}).

Початково слідкуючий ЛАЦП переводиться у режим роботи зі спадною розгорткою, а в подальшому режим визначається різницею між вхідною і компенсаційною напругами:

- за $U_p > U_n$ компаратор КМ1 у стані логічної одиниці – режим спадної розгортки;
- за $-U_p < -U_n$ компаратор КМ2 у стані логічної одиниці – режим наростаючої розгортки.

Як згадувалося вище, оскільки слідкуючий ЛАЦП є комбінацією ЛАЦП зі спадною та ЛАЦП з наростаючою розгорткою, то усі висновки щодо метрологічних характеристик і властивостей цих ЛАЦП будуть справедливими і для слідкуючого ЛАЦП.

Для правильної роботи слідкуючого ЛАЦП необхідно забезпечити певне співвідношення між основами логарифму ζ і α перетворювачів з перерозподілом заряду (спадна розгортка) і накопиченням заряду (наростаюча розгортка).

Особливістю ЛАЦП є те, що у них відносна похибка перетворення зберігає стале значення в усьому діапазоні перетворення, тобто не залежить від значення вхідного сигналу.

Тому критерієм вибору основ логарифму ζ і α доцільно вибрати рівність відносних похибок перетворення ЛАЦП з ПЗ і ЛАЦП з НЗ, тобто

$$\delta_{пз} = \delta_{нз} \equiv \delta. \quad (11)$$

Будь-які два сусідні рівні компенсаційної напруги ЛАЦП відрізняються:

$$\frac{U_1}{U_0} = \frac{U_2}{U_1} = \frac{U_3}{U_2} = \dots = \frac{U_N}{U_{N-1}}.$$

Якщо відношення наступного i -рівня компенсаційної напруги до попереднього $\frac{U_i}{U_{i-1}} < 1$, то відбувається спадна розгортка компенсаційної напруги. У разі $\frac{U_i}{U_{i-1}} > 1$ – розгортка є наростаючою.

Відносна похибка перетворення для ЛАЦП з ПЗ матиме значення

$$\delta_{пз} = \frac{U_{i-1} - U_i}{U_i} \cdot 100\% \quad \text{або} \quad \delta_{пз} = \frac{1 - \zeta}{\zeta} \cdot 100\%, \quad (12)$$

а для ЛАЦП з НЗ:

$$\delta_{нз} = \frac{U_i - U_{i-1}}{U_i} \cdot 100\% \quad \text{або} \quad \delta_{нз} = \frac{\alpha - 1}{\alpha} \cdot 100\%. \quad (13)$$

Задаючи відносну похибку перетворення слідкуючого ЛАЦП, за виразами (11), (12) і (13) знаходимо основи логарифмів на першій і другій ділянках перетворення:

$$\zeta = \frac{1}{1 + \frac{\delta}{100\%}} \quad \text{і} \quad \alpha = \frac{1}{1 - \frac{\delta}{100\%}}. \quad (14)$$

Задамо, наприклад, відносну похибку перетворення слідкуючого ЛАЦП $\delta = 0,1\%$. Тоді за останніми формулами визначаємо основи логарифму на першій і другій ділянці перетворення:

$$\zeta = 0,99900 \quad \text{і} \quad \alpha = 1,0010.$$

Під час роботи ЛАЦП конденсатори С1 і С2 розряджаються струмами витікання під'єднаних до них елементів схеми. Тому для зменшення інструментальної похибки доцільно періодично переривати процес слідкування і повторно запускати ЛАЦП. Періодичність повторних запусків

залежить від потрібної точності та якості використаних елементів. Без особливих вимог період повторного запуску становить одиниці хвилин.

Висновки

Запропонований новий принцип слідкуючого логарифмічного перетворення на основі перерозподілу-накопичення заряду дає змогу забезпечити метрологічні характеристики ЛАЦП, характерні для ЛАЦП з накопиченням заряду за спрощеної схемної реалізації, зокрема: час установалення слідкуючого ЛАЦП не перевищує 10 мс за похибки, не більшої від 0,1 %, а в режимі слідкування час перетворення становить 1–2 періоди тактової частоти, тобто 2,5–5 мкс.

Підвищити швидкодію слідкуючого ЛАЦП можна за рахунок зменшення часу установалення, що досягається зменшенням кількості тактів перетворення ЛАЦП, наприклад, виконанням ЛАЦП з порозрядним кодуванням. Це також сприятиме і підвищенню точності, оскільки зменшується інструментальна похибка від впливу паразитних ємностей і струмів витікання компонентів схеми.

1. Мичуда З. Р. *Логарифмічні Аналого-Цифрові Перетворювачі – АЦП майбутнього*. – Львів: Простір, 2002. – 242 с. 2. А. с. 819948 СССР. *Способ определения логарифма* / Мичуда З. Р., Дудыкевич В. Б. – 1982, Б. И. 29. 3. А. с. 1425726 СССР. *Логарифмический аналого-цифровой преобразователь* / Мичуда З. Р., Лукашевич В. П. – 1988, Б. И. 35. 4. Мичуда З. Р. *Способ логарифмічного аналого-цифрового перетворення: Патент 43364 Україна*. – 2001, Бюл. № 11. 5. Мичуда З. Р. *Підвищення точності та швидкодії логарифмічних аналого-цифрових перетворювачів* / Мичуда З. Р., Мичуда Л. З., Католик Б. О., Коструба О. Р. // *Вісник Черкаського державного технологічного університету*. – 2006. – Спецвипуск. – С. 203–205. 6. Jongwoo Lee. *A 2.5 mW 80 dB DR 36 dB SNDR 22 MS/s Logarithmic Pipeline ADC* / Jongwoo Lee, Joshua Kang, Sunghyun Park, Jae-sun Seo, Jens Anders, Jorge Guilherme, Michael P. Flynn // *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, vol. 44, 2009, nr. 10, pp. 2755–2765. 7. Sirimasakul S., Thanachayanont A., Jeamsaksiri W. *Low-Power Current-Mode Logarithmic Pipeline Analog-to-Digital Converter for ISFET based pH Sensor*, *IEEE ISICIT*, 2009, nr.6/09, 1340–1343. 8. Jongwoo Lee, Joshua Kang, Sunghyun Park, Jae-sun Seo, Jens Anders, Jorge Guilherme, Michael P. Flynn, *A 2.5 mW 80 dB DR 36 dB SNDR 22 MS/s Logarithmic Pipeline ADC*, *IEEE JOURNAL OF SOLID-STATE CIRCUITS*, 44 (2009), nr.10, 2755–2765. 9. Myczuda Z. *A method of charge accumulation in the logarithmic analog-to-digital converter with a successive approximation* / Myczuda Z., Szcześniak A. // *Przegląd Elektrotechniczny*. – 2010. – Vol. 86. – Nr. 10. – P. 336–340. 10. Myczuda Z. *Analiza prądów upływu logarytmicznego przetwornika analogowo-cyfrowego z sukcesywną aproksymacją* / Myczuda Z., Szcześniak A. // *Przegląd Elektrotechniczny*. – Vol. 88. – 2012. – Nr. 5a. – Str. 247–250.