

ПОМЕХОУСТОЙЧИВЫЙ РАСПРЕДЕЛИТЕЛЬ ИМПУЛЬСОВ

А. А. Борисенко, д-р техн. наук, профессор;

Д. В. Гутенко, аспирант;

В. В. Петров, канд. техн. наук, ассистент,

Сумский государственный университет,

ул. Римского-Корсакова, 2, г. Сумы, 40007, Украина

В статье предложен биномиальный помехоустойчивый распределитель импульсов и рассмотрена его работа. Проведена оценка его помехоустойчивости и количества аппаратурных затрат.

Ключевые слова: распределитель импульсов, биномиальный код, помехоустойчивость, аппаратурные затраты.

ВВЕДЕНИЕ И ПОСТАНОВКА ЗАДАЧИ

Распределители импульсов широко используются в различных устройствах цифровой техники, таких как управляющие системы и устройства, устройства отображения информации и так далее. При работе распределителей импульсов могут возникать сбои, которые приводят к нарушению работы, использующих их цифровых устройств. Поэтому разработка помехоустойчивых схем распределителей импульсов является актуальной.

Существует различные способы построения распределителей импульсов, построенных на сдвигающих регистрах, либо на счётчиках с дешифраторами [1,2]. Однако большинство из этих схем не являются помехоустойчивыми. Этот недостаток может быть устранен при использовании биномиальных помехоустойчивых распределителей импульсов, которые могут быть получены из биномиальных помехоустойчивых счётчиков импульсов с параметром $k = 1$ [3]. Ставится задача разработки такого распределителя, оценки уровня его помехоустойчивости и количества требуемых для его реализации аппаратурных затрат.

РАБОТА БИНОМИАЛЬНОГО СЧЁТЧИКА ИМПУЛЬСОВ

В общем случае биномиальные счётчики представляют собой устройства, перебирающие комбинации равномерного биномиального кода [3]. Достоинствами биномиальных счётчиков является однородность их структуры, простота перестройки коэффициента пересчёта и соответственно степени помехоустойчивости. Данные счётчики характеризуются двумя параметрами: числом единиц k и числом разрядов n . Число состояний таких счётчиков определяется с помощью числа сочетаний из $(n+1)$ элементов по k .

$$N = C_{n+1}^k = \frac{(n+1)!}{k!(n-k+1)!} \quad (1)$$

Смена состояний биномиального счётчика происходит по следующим правилам [3]. В исходном состоянии все разряды счётчика установлены в нуль; заносится единица в $(k-i)$ -й разряд, где i – число единиц в счётчике; если число единиц равно k и они не расположены в k старших разрядах, то стоящие подряд младшие единичные разряды устанавливаются в нуль, а первый старший нулевой – в единицу; если число единиц равно k и они

расположены в k старших разрядах, то цикл счёта окончен. Возврат к началу. В таблице 1 показаны все биномиальные числа при $k = 4, n = 6$.

Таблица 1 – Комбинации биномиального кода при $k = 4, n = 5$

Пор. ном.	Разряд					Пор. ном.	Разряд					Пор. ном.	Разряд				
	5	4	3	2	1		5	4	3	2	1		5	4	3	2	1
0	0	0	0	0	0	5	1	0	0	0	0	10	1	1	0	1	0
1	0	1	0	0	0	6	1	0	1	0	0	11	1	1	0	1	1
2	0	1	1	0	0	7	1	0	1	1	0	12	1	1	1	0	0
3	0	1	1	1	0	8	1	0	1	1	1	13	1	1	1	0	1
4	0	1	1	1	1	9	1	1	0	0	0	14	1	1	1	1	0

Одной из особенностей биномиальных счётчиков является наличие в их структурах комбинационных матричных сумматоров для выполнения функций переноса и схем контроля, а также частично выполняющих функции дешифратора биномиальных чисел. Эти сумматоры в обычных счётчиках отсутствуют.

РАБОТА РАСПРЕДЕЛИТЕЛЯ ИМПУЛЬСОВ

На рисунке 1, приведена схема для пятиразрядного биномиального распределителя импульсов. При подаче тактового сигнала данное устройство последовательно перебирает комбинации: 00000, 00001, 00010, 00100, 01000, 10000.

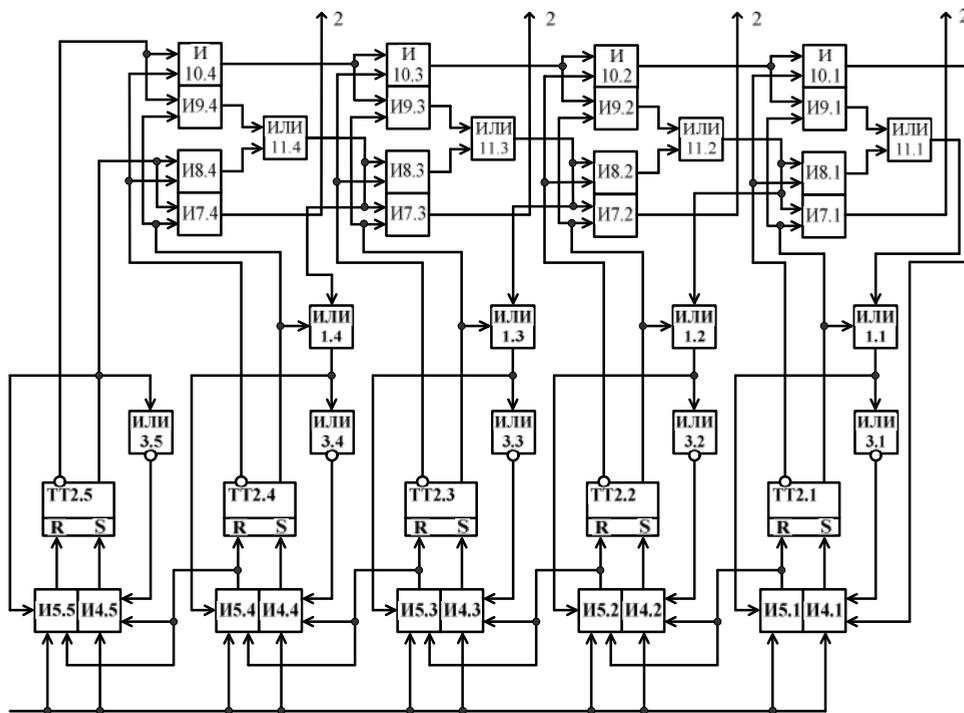


Рисунок 1 – Пятиразрядный биномиальный помехоустойчивый распределитель импульсов

Биномиальный распределитель импульсов работает следующим образом. При исходном нулевом состоянии на выходе схемы И10.1 наблюдается единичный сигнал, так как на входы схем И10.1 – И10.4 подаются единицы с инверсных выходов соответствующих триггеров Т2.1 – Т2.5. Этот единичный сигнал приходит на второй вход схемы И4.1, разрешая тем самым тактовому сигналу придти на единичный вход триггера ТТ2.1 при условии, что на второй вход схемы И4.1 будет подана 1 с инверсного выхода схемы ИЛИ 3.1. Это условие выполняется, когда триггер Т2.1 и схема ИЛИ11.1 находятся в нулевом состоянии. После прихода тактового сигнала распределитель импульсов устанавливается в состояние 00001. В результате, на выходе схемы И10.1 появляется нулевой сигнал, что приводит к закрытию схемы И4.1, а на выходе схемы ИЛИ11.1 появляется единичный сигнал, что приводит к открытию схем И5.1 и И4.2. Поэтому следующим тактовым сигналом, который приходит на один из входов схем И5.1 и И4.2, ТТ2.1 устанавливается в нулевое состояние, а триггер ТТ2.2 – в единичное. Распределитель импульсов устанавливается в состояние 00010. Аналогичным образом он работает для комбинаций 00100, 01000, 10000. После установки распределителя импульсов в состояние 10000 на единичном выходе триггера ТТ2.5 появляется единичный сигнал, что приводит к закрытию схемы И4.5 и открытию схемы И5.5. Поэтому триггер ТТ2.5 устанавливается в нулевое состояние тактовым сигналом, приходящим на вход схемы И5.5. Распределитель импульсов устанавливается в состояние 00000.

Появление на выходах схем И7.1 – И7.4 единичного сигнала свидетельствует о наличии больше одной единицы в распределителе импульсов, что является признаком наличия в нем ошибки. Например, если в распределителе импульсов, изображённом на рис. 1, в результате ошибки появится комбинация 01110, то на выходе схемы И7.3 появится сигнал, свидетельствующий о наличии двух единиц в разрядах 2.3, 2.4, что является признаком об ошибке.

Так как для n – разрядного распределителя импульсов всего есть $n + 1$ разрешённых комбинаций (n комбинаций – с одной единицей, и одна комбинация – без единиц), то доля обнаруживаемых ошибочных комбинаций для такого распределителя импульсов, будет равна

$$D = 1 - \frac{n + 1}{2^n}, \quad (2)$$

где n – количество разрядов распределителя импульсов [4].

Для оценки аппаратных затрат используем оценку по Квайну. Каждому разряду биномиального помехоустойчивого распределителя импульсов соответствует триггер и инвертор. Каждому разряду, кроме младшего, также соответствует трёхвходовая схема ИЛИ и трёхвходовая схема И, а младшему разряду соответствует двухвходовая схема ИЛИ и двухвходовая схема И. Кроме того, каждому разряду, кроме старшего разряда, соответствуют четыре двухвходовые схемы И и две двухвходовые схемы ИЛИ. Значит для построения n -разрядного распределителя импульсов необходимо n триггеров, n трёхвходовых схем ИЛИ, n трёхвходовых схем И, n двухвходовых схем И, n двухвходовых схем ИЛИ, n инверторов, $4 \cdot (n - 1)$ двухвходовых схем И, $2 \cdot (n - 1)$ двухвходовых схем ИЛИ.

$$S = n \cdot (2 + 3 + 3 + 1) + (n - 1)(4 \cdot 2 + 2 \cdot 2) = 21n - 12, \quad (3)$$

				10000	00000.			
			4.5 –	11.2 –	8.1 –	8.4 –	11.4 –	8.3 –
3.1.	11.3 –	8.2 –				11.1 –	1.1 –	-

NOISE IMMUNITY PULSE DISTRIBUTOR

A. A. Borisenko, D. V. Gutenko, V. V. Petrov,
Sumy State University,
2, Rimsky-Korsakov Str., 40007, Sumy, Ukraine,

In this paper a noise immunity binomial pulse distributor was proposed and it's work was reviewed. Also the hardware costs and noise immunity of reviewed binomial pulse distributor were estimated.

Key words: pulse distributor, binomial code, immunity, hardware expenses.

ПЕРЕШКОДОСТІЙКИЙ РОЗПОДІЛЬНИК ІМПУЛЬСІВ

О. А. Борисенко, Д. В. Гутенко, В. В. Петров,
Сумський державний університет,
вул. Римського-Корсакова, 2, м. Суми, 40007, Україна

У статті запропоновано біноміальний перешкодостійкий розподільник імпульсів і розглянуто його роботу. Проведена оцінка його завадостійкості та кількості витрат апаратури.

Ключові слова: розподільник імпульсів, біноміальний код, завадостійкість, апаратурні витрати.

СПИСОК ЛІТЕРАТУРЫ

1. *Сумський державний університет*, 2004. – с. 216.
2. *Сумський державний університет*, 1988. – с. 163.
3. *Сумський державний університет*, 2008. – с. 152.
4. *Сумський державний університет*, 1978. – с. 252.

Поступила в редакцію 17 апреля 2013 г.