

УДК 681.3

# ОСОБЛИВОСТІ СХЕМОТЕХНІЧНОГО ТА ФІЗИКО-ТОПОЛОГІЧНОГО ПРОЕКТУВАННЯ АНАЛОГОВИХ ІНТЕГРАЛЬНИХ КОМПАРАТОРІВ

**С. П. Новосядлий**

Доктор технічних наук, професор  
Кафедра комп'ютерної інженерії та електроніки  
Прикарпатський національний  
університет ім. В. Стефаника  
вул. Шевченка, 57,  
м. Івано-Франківськ, Україна, 76025  
E-mail: nsp@mail.pu.if.ua

*На практиці найбільше поширення отримали пристрої, які формують на виході або напругу протилежної полярності при практично рівних абсолютних значеннях, або напругу однієї полярності. Перший варіант характерний для використання в ролі схеми порівняння операційного підсилювача (ОП), а другий – при використанні спеціалізованих інтегральних схем*

*Ключові слова: операційний підсилювач, однопороговий аналоговий компаратор та гістерезисний компаратор Шмітта, К-МОН*

*На практике наибольшее распространение получили устройства, которые формируют на выходе или напряжение противоположной полярности при практически равных абсолютных значениях, или напряжение одной полярности. Первый вариант характерный для использования в роли схемы сравнения операционного усилителя (ОУ), а второй – при использовании специализированных интегральных схем*

*Ключевые слова: операционный усилитель, однопороговий аналоговий компаратор и гистерезисний компаратор Шмитта, К-МОП*

## 1. Вступ

Пристрій порівняння сигналів або компаратор виконує функцію порівняння або двох вхідних сигналів між собою, або одного вхідного сигналу з деяким наперед заданим еталонним рівнем. При цьому на виході пристрою формуються тільки два значення вхідного сигналу, якщо один із порівняльних сигналів більший від іншого, то вихідний сигнал є рівний умовній величині  $A_1$ . В загальному випадку як вхідні так і вихідні сигнали компаратора можуть виступати різні параметри струму. Але найбільш часто під величинами  $A_B$  і  $A_I$  розуміють напруги.

У зв'язку з тим, що в сучасних телекомунікаційних системах використовують як аналоговий, так і цифровий сигнал, то відповідно маємо аналогові і цифрові компаратори. Цифровий компаратор відрізняється від аналогового тим, що він призначений для порівняння двох чисел, які подані у вигляді двійкових кодів.

## 2. Аналіз досліджень і публікацій. Схемотехнічні реалізації аналогових компараторів

Розглянемо структурну схему інвертуючого операційного підсилювача, з коефіцієнтом підсилення  $K_{\text{но}}$  його передатної характеристики і подану на його вхід змінної напруги  $U_{\text{вх}} \cong U_{\text{вх}} \sin \omega t$ , коли амплітуда сигналу:  $|U_M| > |U_{\text{вх max}}| / K_{\text{но}}$  (рис. 1, б). Часові діаграми,

які пояснюють роботу ОП для даного аналогового сигналу, подані на рис. 1, в.

Очевидно, що до тих пір, коли вхідна напруга буде відповідати умові  $|U_M \sin \omega t| < |U_{\text{вх max}}| / K_{\text{но}}$  робота підсилювача (рис. 1, а) переходить в режим обмежувача, тобто, в інтервалі часу, коли вхідна напруга перевищить значення  $|U_{\text{вх max}}| / K_{\text{но}}$ , вихідного сигналу ОП буде залежною постійних і рівним  $|U_{\text{вх}}| = U_{\text{вх max}}$ .

Як бачимо, чим більша амплітуда  $U_{\text{вх}}$  вхідного сигналу, тим менший спад вхідних імпульсів, або інакше аналоговий сигнал трансформується в цифровий. Знайдемо тепер залежність тривалості інтервалу, протягом якого існує пропорційність між вхідною і вихідною напругою та параметрами підсилювача і вхідного сигналу [1, 2]. Для цього вважати-мемо:

- операційний підсилювач близький до ідеального ( $U_{\text{зм}} \approx 0$ );
- максимально і мінімально можливі вихідні напруги ОП є рівними, тобто  $|U_{\text{вх max}}| = U_{\text{вх max}}$ ;
- для амплітуди вхідного сигналу справедливе співвідношення:  $U_m \geq U_{\text{вх max}} / K_{\text{но}}$ .

Для таких допущень визначимо тривалість часового інтервалу, для якого зберігається пропорційність між вхідною і вихідною напругою. Тоді визнамо швидкість цієї зміни в момент часу  $t = T/2$ ,

$$\frac{dU_{\text{вх}}}{dt} \Big|_{t=T/2} = U_m \omega \cos \omega t \Big|_{t=T/2} = -\omega U_m = \text{const.} \quad (1)$$

Враховуючи даний вираз для тривалості інтервалу зміни вихідної напруги від  $-U_{\text{вихmax}}$  до  $+U_{\text{вихmax}}$ , отримуємо:

$$\Delta t = t_3 - t_2 = 2 \left| U_{\text{вихmax}} \right| / K_{\text{ио}} U_{\text{м}} \omega . \quad (2)$$

Таким чином, на виході ОП формується напруга, яка по формі наближається до прямокутної. Тут слід зауважити, що якщо вхідний сигнал знаходиться в діапазоні  $U_{\text{вихmax}}/K_{\text{ао}} < U_{\text{вх}} < U_{\text{вихmax}}/K_{\text{ио}}$ , то вихідний сигнал не може бути визначеним, або інакше даний діапазон вхідної напруги є невизначений (неінвертуючим). Це приводить до похибки визначення рівня вхідної напруги, абсолютна величина якої визначається для умови  $U_{\text{вихmax}} = |-U_{\text{вихmax}}|$  значення:  $\Delta = |U_{\text{вихmax}}| / K_{\text{ио}}$ . Для значення цієї похибки необхідно, щоб  $\Delta t = t_3 - t_2 \rightarrow 0$ .

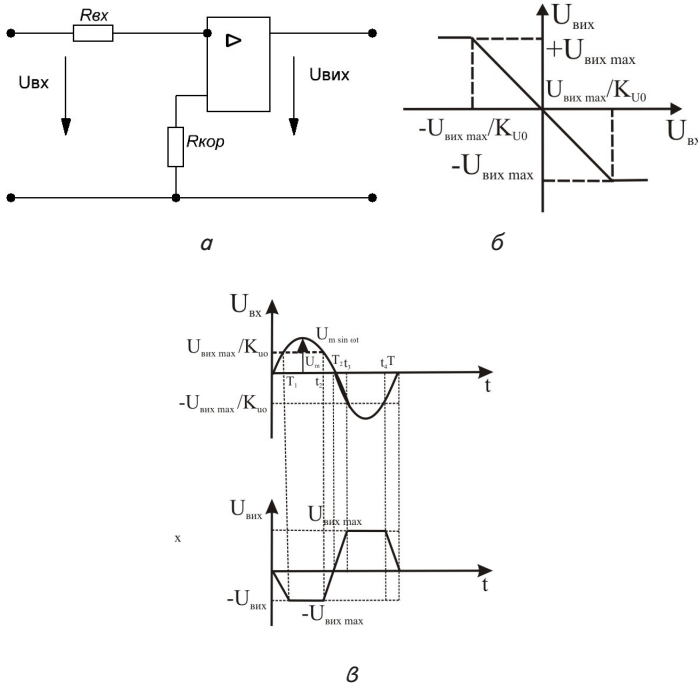


Рис. 1. Схема інвертуючого ОП: а – детектора нуля  $-U_{\text{вих}}$ ; б – передаточна характеристика; в – та часові діаграми, при умові  $U_{\text{вх}} > U_{\text{вихmax}}(K_{\text{ио}})$

Тоді на виході будуть формуватися імпульси. Цього можна добитись або зменшенням розмаху вихідної напруги  $U_{\text{вихmax}}$ , або зменшеним добутком  $K_{\text{ао}} U_{\text{м}} \cdot \omega$ . Тоді відносна тривалість не залежить від частоти і тому можна реально зменшувати тривалість інтервалу  $\Delta t = t_3 - t_2$  можна або зменшенням розмаху  $U_{\text{вихmax}}$ , або збільшенням  $K_{\text{ао}}$ .

$$\frac{\Delta t}{T} = 2U_{\text{вихmax}} \left| U_{\text{м}} \cdot \omega K_{\text{ао}} T = U_{\text{вихmax}} \right| \pi U_{\text{м}} K_{\text{ао}} . \quad (3)$$

Збільшення коефіцієнта підсилення ОП можна досягти введенням в нього ланки додатного оберненого зв'язку (ДОЗ), коли  $K_{\text{идоз}} = K_{\text{ио}} / (1 - K_{\text{ио}} \cdot \beta_{\text{оз}})$ . Звідси випливає що при збільшенні ДОЗ коефіцієнт підсилення ОП теж зростає, а у випадку  $\beta_{\text{оз}} = 1/K_{\text{ио}}$  прямує до  $\infty$ , а це буде відповідати умові миттєвої зміни напруги на виході схеми від  $U_{\text{вихmax}}$  до  $-U_{\text{вихmax}}$  і назад. Тому що

схему називають ще нуль-детектором, що визначає проходження напруги через нуль.

Однопороговим називають компаратор або пристрій порівняння для якого коефіцієнт підсилення ОП завжди є позитивним, тобто виконується умова  $K_{\text{а}} > 0$ . Із цієї умови випливає, що при роботі такого пристрою завжди є присутня деяка неіндектифікована область вхідної напруг, інакше існує похибка визначення рівня вхідної напруги. В цьому випадку в ролі однопорогових пристроїв порівняння (компараторів) можуть використовуватись ОП без зворотнього зв'язку або з додатнім оберненим зв'язком, для якого коефіцієнт передачі оберненого зв'язку буде задовольняти умові:  $\beta_{\text{оз}} \leq 1/K_{\text{ио}}$ . А це значить, що для схеми, поданої на (рис. 2, а), її спрацювання буде проходити в момент рівності нулю напруг між інвертуючим і неінвертуючим входами ОП. Використовуючи таку властивість ОП, можна дуже легко побудувати на її основі компаратор, де порівнюється вхідна напруга з деяким наперед заданим еталонним рівнем напруги. Для цього додатньо неінвертуючий вхід ОП (рис. 2, в) до загальної шини пристрою порівняння через певне джерело е. р. с. абсолютна величина якого і значення відповідають необхідному порогові порівняння (рис. 2, б, з).

Тоді напругу  $E_{\text{ст}}$  називають порогом порівняння компаратора. Якщо в схемі замість джерела еталонної напруги використати другу вхідну напругу, то тоді ОП перетворюється в схему порівняння цих двох напруг (рис. 3, а). Тоді переключення ОП буде проходити в момент рівності цих напруг як за абсолютною величиною, так і за знаком (рис. 3, б).

Для двох і більше вхідних напруг може бути використаний і один, наприклад, інвертуючий вхід ОП. В цьому випадку компарування буде проходити в момент рівності нулю напруги між його входами. Тоді вираз, що характеризує дану ситуацію для ОП, представиться у вигляді:

$$U_{\text{ин}} = \frac{1}{1/R_1 + 1/R_2 + \dots + 1/R_n} \sum_{i=0}^n U_i / R_i = U_{\text{ст}} , \quad (4)$$

де  $U_i$  – напруга і-го джерела вхідної напруги,  $R_i$  – вихідний опір і-го джерела вхідної напруги,  $n$  – кількість вхідних напруг.

Цікаво також виглядає регенеративна (гістерезисна) схема компаратора, часто називають гістерезисним компаратором або тригером Шмітта. Для такого компаратора середня характеристика є неоднозначною. Якщо компаратор будується схематично на ОП, то це можливо тільки в цьому випадку, коли виконується умова:  $\beta_{\text{оз}} > 1/K_{\text{ио}}$  для додатного оберненого зв'язку.

На рис. 4, а подана передатна характеристика ОП для трьох виходів: 1)  $\beta_{\text{оз}} < 1/K_{\text{ио}}$ ; 2)  $\beta_{\text{оз}} = 1/K_{\text{ио}}$ ; 3)  $\beta_{\text{оз}} > 1/K_{\text{ио}}$  відповідно. Очевидно, що збільшення коефіцієнта передачі менша додатнього оберненого зв'язку фактично приводить до вихідної характеристики ОП, а саме повороту початку координат (0,0) за годинниковою стрілкою.

Використання в схемі порівняння ОП, у якого передатна характеристика має область неоднозначної відповідності вхідної напруги, що формується в її гістерезисі, дозволяє побудувати пристрій, в якому

напряга спрацювання  $U_{спр}$  і напряга відсутня є рівні між собою. Принципова схема такого компаратора та її передатна характеристика приведені на рис. 4, б, в.

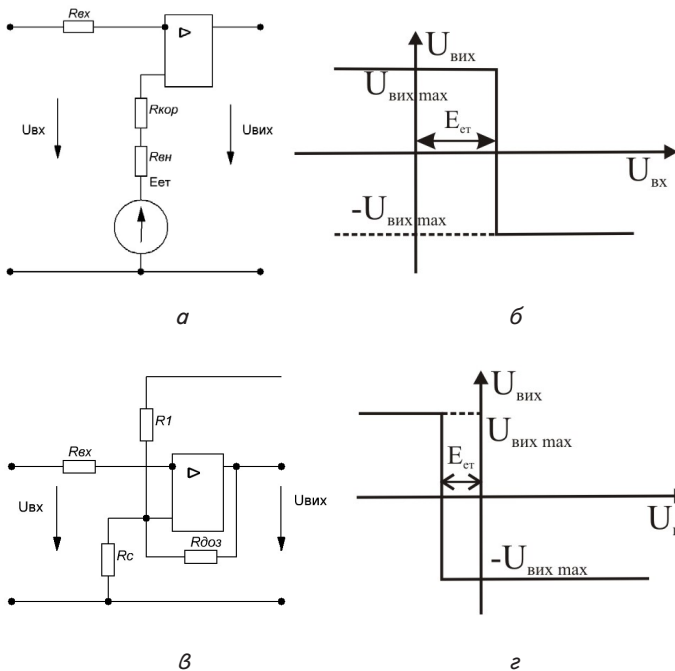


Рис. 2. Еквівалентні схеми компараторів: а – однопороговий компаратор із еталонним рівнем порівняння; б – функціональна схема; в, г – передатні характеристики, коли  $E_{ст} > 0$  і  $E_{ст} < 0$

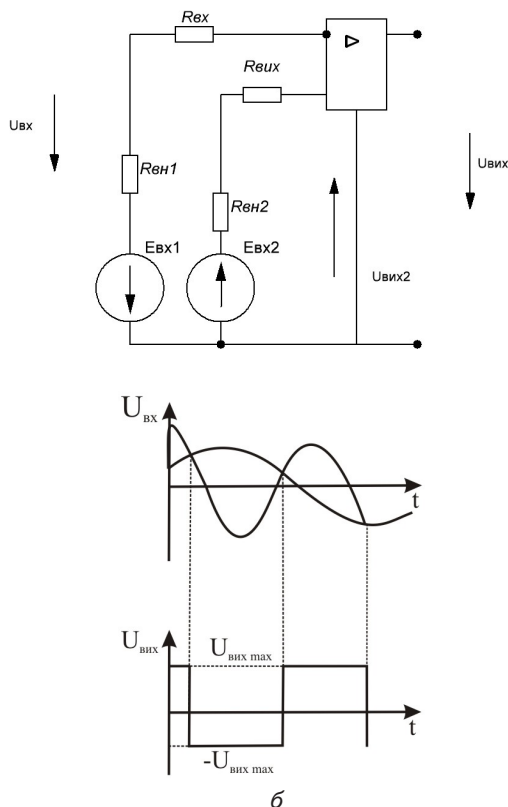


Рис. 3. Однопороговий компаратор для порівняння двох вхідних напруг: а –  $U_{вх1}$  і  $U_{вх2}$  на ОП; б – його діаграми

Розглянемо її роботу. Вважатимемо, що в даний момент часу вхідна є рівною нулю, а на її виході діє напруга додатної полярності  $+U_{вихmax}$ . Тоді до неінвертуючого входу ОП буде прикладена напруга

$$U_{вхн} = \frac{U_{вихн}}{R_{доз1} + R_{доз2}} R_{доз2}.$$

Таким чином, напруга спрацювання і відпускання в компараторі Шмітта буде визначатись таким чином:

$$U_{спр} = +U_{вихmax} R_{доз2} / (R_{доз1} + R_{доз2}),$$

$$U_{відп} = -U_{вихmax} R_{доз2} / (R_{доз1} + R_{доз2}). \quad (5)$$

Із даних виразів видно, що у випадку  $|+U_{вихmax}| = |-U_{вихmax}|$ , порогові напруги рівні за величиною, але протилежні за знаком, тобто передатна характеристика стає симетричною.

Для отримання різних напруг спрацювання і відпускання на основі ланки додатного оберненого зв'язку ОП необхідно використати φ- положення, коефіцієнт передачі якого залежить від полярності його вхідної напруги (рис. 5, б), схема якого подана на рис. 5, а, в.

Несиметрії передатної характеристики компаратора Шмітта можна добитись введенням додаткових джерел зміщення (рис. 5, в), де е. р. с. зміщення  $E_{зм}$  підсилювача послідовно з опором  $R_{доз2}$ . Це дає позитивний зсув характеристики виразу на величину цього зміщення. Якщо це зміщення буде відповідати позитивній полярності, то характеристика зміститься відповідно на величину зміщення.

Виходячи із вище наведених схем, ми бачимо, що компаратори можна використовувати в інтегральному виконанні, як і ОП. Крім параметрів операційних підсилювачів до основних параметрів компаратора слід віднести його швидкодію, яку практично характеризуватися часом відновлення  $t_{відп}$ . Час відновлення компаратора  $t_{відп}$  – це час, який вимірюється при подачі на вході стандартних сигналів: на неінвертуючий вхід подається постійна напруга 0,1 В а неінвертуючий – напруга тієї ж полярності, але з амплітудою яка перевищує рівень 0,1 В на величину напруги відновлення  $U_{відп} = 5$  мВ. В такому випадку час відновлення компаратора визначається, як часовий інтервал між моментами рівності напруг на входах компаратора і моментом, коли його вихідна напруга досягає певного рівня  $U_{пор}$  (рис. 6), яка визначається рівнем спрацювання логічних схем. Тобто, час відновлення компаратора можна розрахувати на два інтервали: час затримки, протягом якого вихідна напруга компаратора є постійною, і час наростання, причому  $t_a \geq t$ .

В табл. 1. приведені типові параметри найбільш поширених інтегральних компараторів напруги, які визначаються такими параметрами, що і ОП та часом відновлення.

Тому розглянемо розроблені нами схемотехнічні, технологічні та топологічні рішення, направлені на підвищення швидкодії інтегральних компараторів.

При використанні ОП в режимі порівняння напруг, так як  $|U_{вхОП}| \geq |U_{вихmax}| / U_{до}$ , то його біполярні тран-

зистори попадають в режим насичення, що супроводжується накопиченням в базових областях надлишкового заряду неосновних носіїв. Розсмоктування цього заряду, суттєво знижує швидкість компаратора. Тому, при проектуванні інтегральних компараторів застосовують: спеціальні схемотехнічні, технологічні і топологічні рішення, направлені на підвищення швидкодії компараторів шляхом роботи транзисторів в режимі насичення або підвищення швидкодії зменшенням часу розсмоктування зарядів із базових областей.

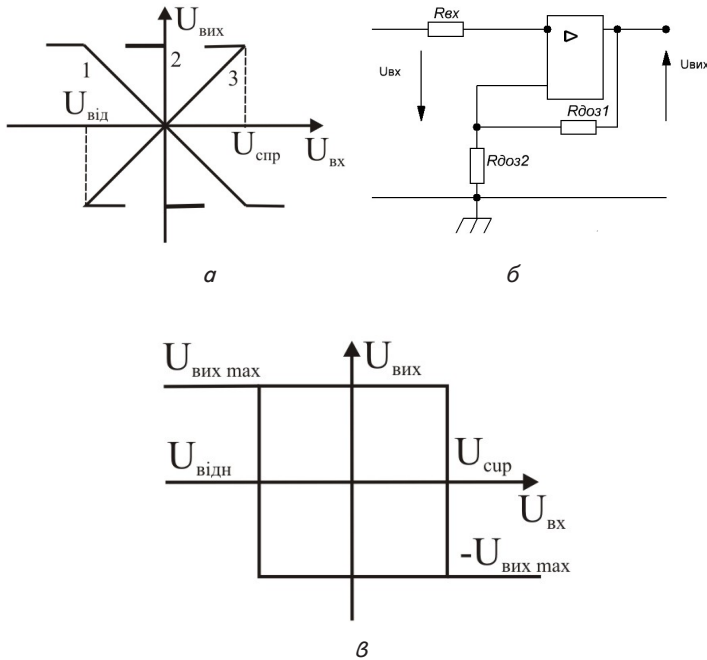


Рис. 4. Передаточна характеристика та еквівалентна схема компаратора *a* – передатна характеристика ОП з меншою ДОЗ для виходів: 1)  $\beta_{оз} < 1/K_{іо}$ ; 2)  $\beta_{оз} = 1/K_{іо}$ ; 3)  $\beta_{оз} > 1/K_{іо}$ ; *б* – гістерезисна схема компаратора (Шмітта) з нелінійним; *в* – та її передатня характеристика

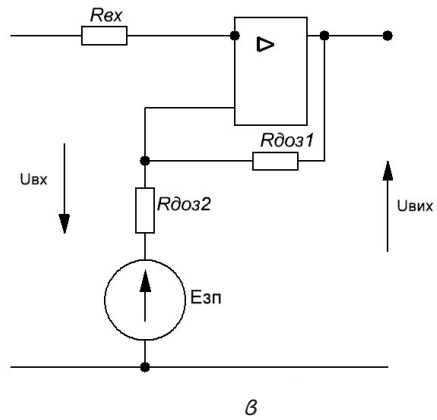
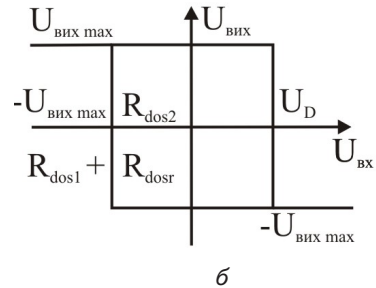
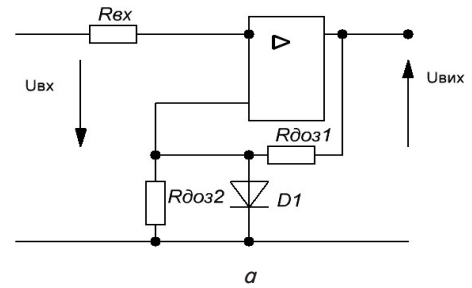


Рис. 5. Гістерезисна схема компаратора Шмітта: *a*, *б* – з нелінійним  $\beta_{оз}$ ; *б* – та його передатня характеристика

Таблиця 1

Електричні параметри інтегральних компараторів на ОП

№ п/п	Параметр	Тип компаратора			
		521СА1	521СА2	521СА3	521СА4
1	Напруга зміщення, $U_{зм}$ , мВ	1	3	3	4
2	Вхідний струм зміщення, $I_{зм}$ , $\mu$ кА	25	45	0,1	1
3	Різниця вхідних струмів $I_{вх}$ , $\mu$ кА	5	7	0,01	0,1
4	Допустимий диференціальний сигнал, В	5	5	30	5
5	Час відновлення, $t_{відн}$ , нс	40	20	200	10
6	Коефіцієнт підсилення за напругою, $K_{U_0}$	15000	17000	200000	50000

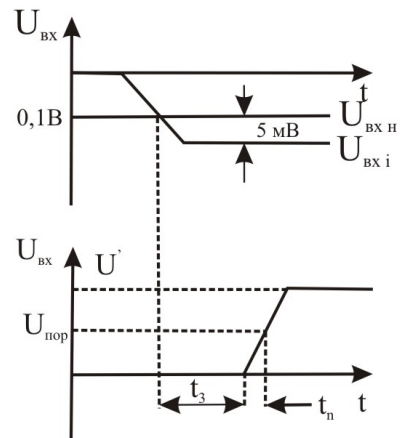


Рис. 6. Визначення часу відновлення компаратора:  $U_{вхн}$  і  $U_{вхі}$  – напруга на інвертуючому і інверсному входах;  $U_{пор}$ ,  $U$  – порогова напруга і напруга логічної одиниці цифрової схеми

### 3. Формування цілей і задач

#### 3.1. Схемотехнічні методи підвищення швидкодії аналогових інтегральних компараторів

Для цього розглянемо внутрішню схемотехніку інтегрального компаратора і порівняємо її із схемотехнікою операційного підсилювача (ОП), особливо акценти поставимо на вхідний каскад ОП – диференціальний підсилювач. Крім цього, друга різниця полягає в зміні схемотехніки вхідного каскаду. Як приклад розглянемо схемотехніку компараторів LM139, LM239, LM339 (National Semiconductor). Вони тому, що формуються біполярною технологією як прицезійні ОП LM124, LM224, LM324 із великим вхідним опором, коефіцієнтом підсилення вихідним каскадом з відкритим колектором.

Внутрішня схема компаратора LM139 (239, 339) подана на (рис. 7). Тут вхідний каскад виконаний аналогічно вхідному каскаду ОП LM124 (224, 324). Тому як і ці ОП даний компаратор може працювати від одиничного джерела живлення додатної полярності, а також він може працювати і від зведеного джерела живлення, а саме від напруги 2,3 до 36 В або ±18 В, коли джерело живлення зведено.

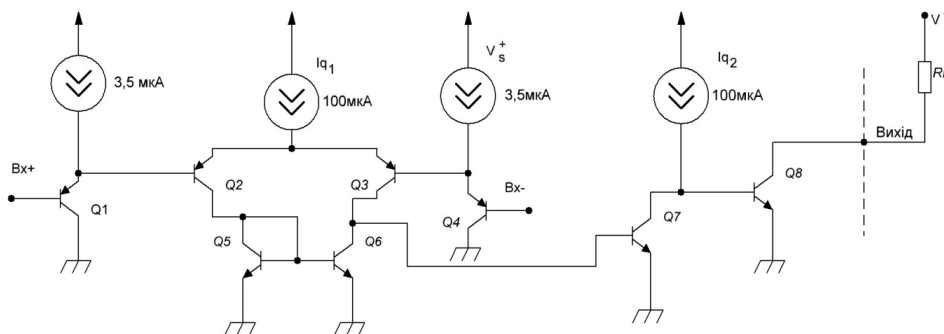


Рис. 7. Внутрішня схемотехніка компаратора LM139

Як бачимо із елементарних схем компаратора LM139 (рис. 7) вхідний каскад диференціального підсилювача виконаний на транзисторах Q<sub>1</sub>–Q<sub>6</sub>, що представить диференціальний підсилювач Дарлінгтона для забезпечення високого вхідного опору, високого коефіцієнта підсилення та малого значення напруги зміщення. Струм спокою кожного із транзисторів Q<sub>2</sub> і Q<sub>3</sub> є рівні 50 мкА, а транзисторів Q<sub>3</sub> і Q<sub>4</sub> 3,5 мкА+(50 мкА/β<sub>np</sub>). В результаті цього коефіцієнта передачі (підсилення/за струмом цих транзисторів β динамічна передатна провідність q<sub>m</sub> підтримується досить високою).

Транзистори Q<sub>5</sub> і Q<sub>6</sub> утворюють схему струмового дзеркала, яка використовується в ролі навантаження прямого каскаду. Пригадаємо, що схема струмового дзеркала формує стабільний вихідний струм, який утворює як за величиною, так і за напрямком вхідний струм із коефіцієнтом передачі одиниць з високою стабільністю. Другий каскад підсилення виконаний на транзисторі Q<sub>7</sub> за схемою із загальним емітером і в ролі навантаження має активне навантаження джерела струму в 100мкА. Третій каскад підсилення, як вихідний каскад, виконаний на транзисторі Q<sub>8</sub>, який теж виконаний за схемою загального емітера, але з відкритим колектором [3]. Це дозволяє до виходу

компаратора (транзистора Q<sub>8</sub>) підключати навантажуваний резистор R<sub>L</sub>, який другим своїм виводом підключений до джерела напруги як джерела живлення компаратора.

Такий компаратор працює без оберненого зв'язку і внаслідок цього має великий коефіцієнт підсилення транзисторів Q<sub>7</sub> і Q<sub>8</sub>, а останні завжди знаходяться або в режимі відсічки (закриті) або в режимі насичення (відкриті), причому перехід з одного стану в інший проходить швидко через активну область. Тут ми спробуємо розрахувати передатну характеристику такого компаратора і розрахувати його швидкодію.

Якщо напруга на інвертуючому вході вища, ніж на неінвертуючому, то струм в базу транзистора Q<sub>7</sub> таки не буде, відповідно і струм цього транзистора Q<sub>7</sub> буде рівний нулю. В цьому випадку весь струм I<sub>Q2</sub> величини 100 мкА буде проходити через базу транзистора Q<sub>8</sub>, який, відкривається і починає працювати або в активному режимі, або в режимі насичення.

Якщо колектор транзистора Q<sub>8</sub> буде підключений до позитивної напруги живлення V<sup>+</sup> через навантажувальний резистор R<sub>L</sub>, то струм насичення

$$\text{буде визначатися виразом: } I_c(\text{sat}) = \frac{V^+ - V_{CE}(\text{sat})}{R_L} \cong \frac{V^+}{R_L},$$

бо напруга насичення транзистора Q<sub>8</sub> буде визначатися струмом: I<sub>c</sub> = I<sub>c</sub>(sat). Проте якщо β·100 мкА > I<sub>c</sub>(sat), то транзистор Q<sub>8</sub> буде в активному режимі з I<sub>c</sub> = β·100 мкА. Якщо транзистор Q<sub>8</sub> в режимі насичення, то вихідна напруга буде рівна V<sub>0</sub> = V<sub>CE8</sub> = V<sub>CE</sub>(sat). Відповідно низький рівень напруги буде дуже близьким до потенціалу

землі. Якщо транзистор Q<sub>8</sub> не в режимі насичення, то вихідна напруга є рівною: V<sub>0</sub> = V<sub>CE8</sub> = V<sup>+</sup> - I<sub>c</sub>R<sub>L</sub> = V<sup>+</sup> - (β·100 мкА)R<sub>L</sub> і вже визначається коефіцієнтом передачі за струмом транзистора Q<sub>8</sub>.

Для переведення компаратора із низького стану у високий, необхідно, щоб базовий струм транзистора Q<sub>7</sub> змінився від значення I<sub>B7</sub> = 0, що відповідає режиму відсічки транзистора Q<sub>7</sub> (він закритий) і насичення транзистора до значення I<sub>B7</sub> = 100/β<sub>7</sub>, що відповідно буде відповідати насиченню транзистора Q<sub>7</sub>. I<sub>B7</sub> буде змінюватись за рахунок зміни вхідної напруги виразом: ΔI<sub>B7</sub> = ΔI<sub>C3</sub> - ΔI<sub>C6</sub> ≅ ΔI<sub>C3</sub> - ΔI<sub>C5</sub> = ΔI<sub>C3</sub> - ΔI<sub>C2</sub> = 2<sub>qt</sub> ΔV<sub>i</sub>, де q<sub>i</sub> – динамічна передатна провідність вхідного диференціального підсилювача, яка рівна q<sub>t</sub> = I<sub>Q</sub> / 4V<sub>T</sub>. Коефіцієнт підсилення за напругою емітерного повторювача на транзисторах Q<sub>t</sub> і Q<sub>4</sub> майже рівний одиниці, так як джерела струму забезпечують додаткове зміщення цих транзисторів. Тепер величина базового струму транзистора Q<sub>7</sub>:

$$Q_7 : \Delta I_{B7} = \frac{100 \text{ мкА}}{\beta_7} = 2_{qt} \Delta V_i = \Delta V_i I_a / 2V_T.$$

Звідси ми можемо визначити



$$\Delta V_i = \frac{100 \text{ мкА} / \beta_7}{I_a / 2V_T} = \frac{100 \text{ мкА} / \beta_7}{100 \text{ мкА} / 50 \text{ мВ}} = 50 \text{ мВ} / \beta_7 \Delta V_i,$$

що представляє зміну вихідної напруги, яка є необхідною для переведення компаратора із низького стану  $V_0 = V_{CE(sat)} \approx 0,1 \text{ В}$  (у високу напругу  $V_0 \approx V^+$ ). Наприклад, при  $\beta_7 = 50(\text{min})$ , будемо мати

$$\Delta V_i = \frac{50 \text{ мВ}}{\beta_7} = 1,0 \text{ мВ} (\text{min}) \text{ і } 0,5 \text{ мВ} (\text{номінал}).$$

Передатня характеристика такого компаратора приймає вигляд, що поданий на рис. 8.

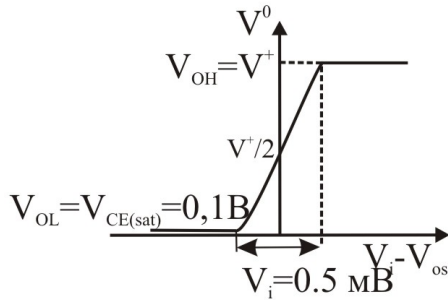


Рис. 8. Передатна характеристика компаратора  $V_0 = t(V_i)$  при  $V_0 = 0$  напруги зміщення

Тут напруга зміщення  $V_{OL}$  – це напруга, яку необхідно подати на вхід, щоб вихідна напруга  $V_0$  прийняла середнє значення між високим і низьким рівнем ( $V^+ / 2$ ).

Опір навантаження повинен бути таким, щоб при низькому рівні вихідної напруги транзистор  $Q_8$  залишався в насиченому стані, тобто  $\beta_8 \cdot 100 \text{ мкА} \geq I_C(sat) V^+ / R_L$ . Звідси умова, що накладається на опір навантаження  $R_L = V^+ / (\beta_8 \cdot 100 \text{ мкА})$  [при  $\beta_8 = 50(\text{min})$  і  $\beta_8 = 100$  (номінальне)]

$$R_L = \frac{V^+}{\beta_8 \cdot 100 \text{ мкА}} = 1 \text{ кОм} (\text{max})$$

і  $R_L = 5000 \text{ м}$  (номінал) при напрузі живлення  $V^+ = 5 \text{ В}$ .

Якщо нижню частину схеми компаратора під'єднати до нульового, а до від'ємної напруги живлення, то низький рівень вихідної напруги зміститься вниз на величину  $-V^+$ . Якщо ці дві напруги є рівні за модулем між собою, то передатна характеристика буде симетричною, тобто високий і низький рівні вихідної напруги будуть однаково віддалені від нульового потенціала землі.

На рис. 9, а подані графіки компаратора (перехід із високого стану у низький), а рис. 9, б – графіки часу включення (тобто переходу із низького стану у високий).

Напруга живлення компаратора  $+5 \text{ В}$ , а опір навантаження склав 5,1 кОм. Графіки приведені для вхідних напруг 5, 20 і 100 мВ.

При включенні (рис. 9, а) вхідна напруга змінюється від  $(-120 \text{ мВ})$  до значення трохи вищого нульового потенціалу  $V_{REF} = 0$ , що відповідає чутливості компаратора. Таким чином, при чутливості

компаратора в 20 мВ вхідна напруга змінюється від  $(-100 \text{ мВ})$  до  $(+20 \text{ мВ})$ . При включенні (рис. 9, б) вхідна напруга змінюється вже від  $(+100 \text{ мВ})$  до напруги, яка дещо нижча потенціала землі на величину чутливості.

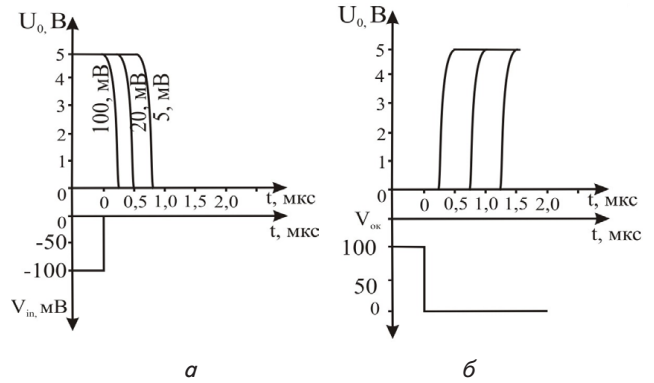


Рис. 9. Час спрацювання компаратора напруги LM139 (National Semiconductor) при різних вхідних напругах переключення: а – характеристика виключення; б – характеристика включення

Вхідна напруга, яка необхідна для переключення компаратора і виражає чутливість повинна бути рівна по крайній мірі максимально можливій вхідній напрузі зміщення (5 мВ) для компаратора LM139. Збільшення напруги переключення провадить до скорочення часу спрацювання, проте збільшення напруги переключення вище 50 мВ практично не впливає на час спрацювання. Із графіків рис. 9 для компаратора LM139 можна отримати такі значення в (наносекундах).

Аналіз даних із табл. 2. показує, що при збільшенні напруги переключення швидкість компаратора LM139 збільшується (час включення і виключення зменшується). Це обумовлено тим, що вхідний біполярний транзистор  $Q_8$  при переключенні знаходиться в стані глибокого насичення. Для того щоб компаратор переключився він повинен пройти активний режим роботи і, накінець, перейти в режим відсічки [4].

Таблиця 2

Залежність часу виключення і включення компаратора LM139 від вхідної напруги перемноження

№ п/п	Вихідна напруга переключення, мВ	Час виключення, нс	Час включення, нс
1	5	750	1375
2	20	500	700
3	100	300	375

При напрузі живлення  $+5 \text{ В}$  і опору навантаження 5,1 кОм струм через транзистор  $Q_8$  знаходиться в глибокому насиченні. В цьому випадку із-за схеми зміщення в прямому напрямі переходу колектора в транзисторі  $Q_8$  накопичується значний заряд неосновних носіїв. Час, який є необхідний для видалення цього накопиченого звичайного заряду із транзистора визначається, як час розсмоктування  $\tau_p$  і є причиною збільшення часу спрацювання нашого компаратора LM139, сформованого за біполярною технологією.

При виключенні компаратора LM139 транзистор  $Q_7$  повинен перейти із режиму насичення в режим відсічки. Проте час розсмоктування накопиченого об'ємного заряду транзистора  $Q_7$  є вже значно меншим, ніж у  $Q_8$ , бо струм насичення  $Q_7$  є рівний 100 мкА, а не 1 мА як у  $Q_8$ .

Внаслідок великого значення часу розсмоктування об'ємного заряду у транзисторів  $Q_7$  і  $Q_8$  компаратор LM139 вже не можна віднести до класу швидкодіючих. Тут потрібне схемотехнічне рішення, що не допускає перебування транзисторів  $Q_7$  і  $Q_8$  в насиченні.

### 3. 2. Час розсмоктування об'ємного заряду біполярного транзистора

Основний фактор, який обмежує швидкодію розглянутого компаратора LM139 – це час розсмоктування об'ємного заряду біполярного транзистора. Розглянемо фізичний процес і фактори, що визначають час розсмоктування і способи його зменшення.

В активному режимі роботи перехід емітер – база біполярного транзистора є зміщений в прямому напрямі, а перехід колектор – база в оберненому напрямі. Емітер інжектує активні носії (електрони для транзистора р–п–р-типу) в базу, пролітаючи яку, вони попадають в колектор. В цьому активному режимі колектор тільки приймає електрони і оберненої емісії електронів в базу не проходить. Така ситуація ілюструє рис. 10, а, б де показана залежність концентрації інжекттованих неосновних носіїв від відстані до р–п переходів.

Об'ємний заряд в області бази створюється електронами, що пролітають через неї і визначається виразом  $Q_B(akt) = I_C t_{tr}$ , де  $t_{tr}$  – час прольоту електрона через базу від емітера до колектора. Цей час є досить малий і складає 30–100 пс в залежності від ширини бази  $w_B$ . Поряд з цим існує невеликий об'ємний заряд в області емітера, зв'язаний з інжекцією дірок із бази в емітер внаслідок зміщених в прямому напрямі емітер–база.

В порівнянні із струмом електронів в оберненому напрямі струм інжекції для дірки досить малий, бо мала їх концентрація  $p(x)$ . Сильне легування області емітера приводить до того, що час життя інжекттованих дірок є досить малий, і тому є невеликий результуючий об'ємний заряд в області емітера  $Q_E$ .

Коли біполярний транзистор переводиться в режим насичення, або переходи зміщується в прямому напрямі і тому колектор буде не тільки приймати електрони, але і інжектувати їх назад в базу [5]. Більшість таких електронів після проходження через базу  $w_B$  поступають в емітер, де і накопичуються не тільки основна частина електронів, що інжекттовані колектором, але і ще частина електронів буде інжектувати в базу самим емітером (рис. 10).

Коли транзистор знаходиться в стані глибокого насичення або переходи, Е–Б і К–Б схеми зміщені в прямому напрямі, що приводить до зростання струму електронів в двох напрямках. В результаті область бази буде переповнена електронами і об'ємний заряд області бази сильно збільшиться в порівнянні з активним режимом.

В той же час проходить значна інжекція дірок із бази в колектор  $\beta_c$  малий струм інжекції дірок в колектор є наслідком малої степені легування бази

і колектора. Якщо перехід Б–К зміщений в прямому напрямі більше ніж на 0,5 В, то електрони із колектора в базу і дірки із бази в колектор будуть досить великими. Великий струм інжекції дірок в область колектора і відносно  $\beta_c$  малий час їх життя створюють значний об'ємний заряд в колекторі  $Q_C$ .

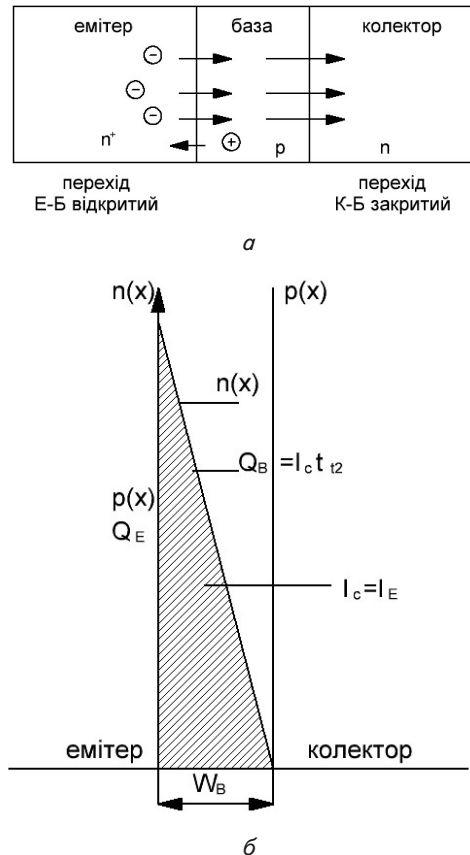


Рис. 10. Робота біполярного транзистора в активному режимі: а – структура; б – розподіл концентрацій  $u(x)$  і  $p(x)$

Сумарний об'ємний заряд біполярного транзистора в режимі насичення визначається виразом  $Q_S(sat) = Q_B + Q_E + Q_C$ . Вище вже підкреслювалось, що заряд  $Q_E$  є дуже малим. Внаслідок дуже малої ширини бази (0,2–1 мкм) і в результаті дуже невеликого часу прольоту носіїв заряду через базу основною складовою сумарного заряду буде  $Q_C$ , який в основному визначається інжекцією дірок із області бази.

Цей заряд, який зв'язаний із базовим струмом, буде приблизно рівний  $Q_S(sat) \cong Q_C = I_B(sat) \tau_p$ , де  $\tau_p$  – час життя дірок в області колектора, який зазвичай складає 1–10 мкс (в порівнянні з часом прольоту електронів через базу 30–110 пс). Таким чином, об'ємний заряд, який транзистора працює в режимі насичення, на декілька порядків є більшим ніж у транзистора, який працює в активному режимі.

Якщо транзистор повинен вийти із режиму насичення, то він повинен пройти активний режим і перейти в режим відсічки, то через нього повинен протікати певної величини струм, протягом періоду часу, необхідного для того, щоб видалити цей об'ємний заряд (рис. 11, а, б). Цей період часу, протягом якого протікає

цей струм, і називають часом розсмоктування  $\tau_s$ . Зменшення об'ємного заряду здійснюється двома шляхами: один із них – це протікання оберненого струму бази  $I_B(R)$ , який безпосередньо видаляє заряд із транзистора, другий – це рекомбінація неосновних носіїв об'ємного заряду з основними носіями [6]. Швидкість процесу рекомбінації дірок в області колектора із електронами визначається виразом  $dQ(dt=Q_c)\tau_p$ . Су-марна швидкість зменшення об'ємного заряду буде відповідно рівною  $dQ_s/dt = -I_B(R) - Q_s/\tau_p$ , де  $I_B(R)$  – обернений струм бази, бо ми приймаємо, що основна частинка об'ємного заряду накопичена в області колектора.

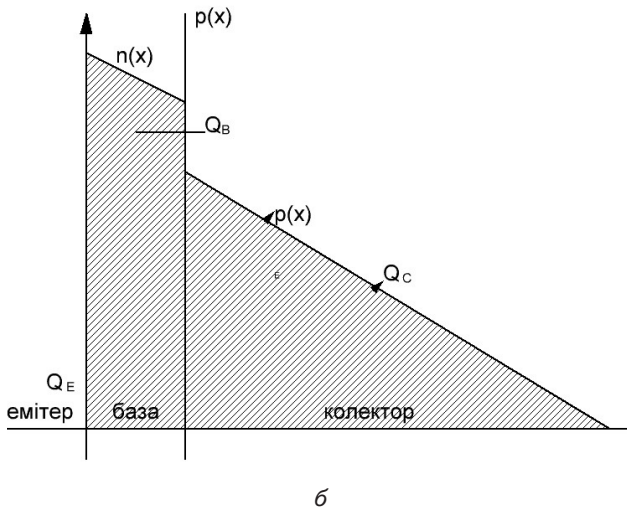
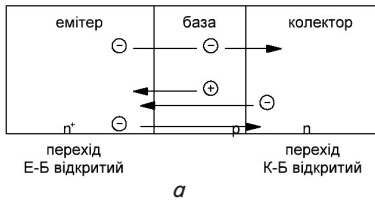


Рис. 11. Робота біполярного транзистора в режимі насичення: а – структура; б – розподіл концентрацій

Якщо в процесі переключення обернений базовий струм є невизначений або наближений до нуля, то швидкість розсмоктування заряду приблизно визначається формулою:  $dQ_s/dt \approx -Q_s/\tau_p$ , тобто, ми можемо константувати, що розсмоктування заряду в часі проходить за експоненціальним законом:  $Q_s(t) = Q_s(0) \exp(-t/\tau_p)$ , де  $Q_s(0)$  – об'ємний заряд перед початком переключення. Звідси час, який є необхідний для розсмоктування об'ємного заряду буде складати  $(3-4) \tau_p$ . Це приводить до дуже великого часу розсмоктування, який може досягати декількох мікросекунд.

Якщо пропустити значний обернений струм  $I_B(R)$ , то, змінюючи його величину, можна теж порахувати швидкість розсмоктування об'ємного заряду. В цьому випадку будемо мати:  $dQ_s/dt \approx -I_B(R)$ , або  $Q_s(t) \approx Q_s(0) - I_B(R)t$ . Час розсмоктування – це час необхідний для зменшення заряду до нуля, і тому  $t_s \approx Q_s(0)/I_B(R)$ . Так як  $Q_s(0) = Q_c(0) = I_B(sat)\tau_p$ , то формулу для визначення часу розсмоктування можна подати у вигляді  $t_s \approx [I_B(sat)/I_B(R)]\tau_p$ . Таким чином,

використання великої величини оберненого базового струму, може сильно впливати на величину часу розсмоктування [7]. В більшості випадків цей час може скорочений бути до 10 пс.

Час спаду, одна із складових часу спрацювання компаратора – це час необхідний для зміни спаду напруги на ємності переходу Б – Е ( $C_{BE}$ ) від напруги насичення  $V_B(sat)$  до напруги відсічки  $V_B(cutoff)$ . Ємність переходу бази – емітер  $C_{BE}$ , зазвичай у біполярних транзисторів складає від 10 до 30 пф, а напруга, що є необхідною для переходу транзистора із стану насичення в режим відсічки, знаходиться в межах від 0,2 до 0,4 В. Тоді час спадання буде визначатись формулою:

$$t_{BE} = \Delta Q_{BE} / C_{BE} = I_B(R) t_{\phi} / C_{BE}$$

Звідки

$$t_{\phi} = \Delta V_{BE} \approx C_{BE} / I_B(R) = [-V_{B(R)}(cutoff)] C_{BE} / I_B(R)$$

Якщо

$$V_{BE}(sat) = 0,75 \text{ В}, V_{BE}(cutoff) = 0,55 \text{ В}, C_{BE} = 20 \text{ пф},$$

а  $I_{B(R)} = 1,0 \text{ мА}$ , то час спаду буде

$$t_{\phi} = 0,2 \cdot 20 \frac{\text{пф}}{1,0 \text{ мА}} = 4 \text{ нс}$$

Звідси впливає, що обернений базовий струм є також визначеним фактором для часу спадання.

Висновки із проведеного аналізу фізичного процесу накопичування і розсмоктування заряду і переключення області колектора біполярного транзистора ми можемо вже сформулювати сучасні методи підвищення швидкодії компараторів за рахунок підвищення швидкодії переведення транзистора із режиму насичення в режим відсічки:

1. Зменшення часу розсмоктування за рахунок скорочення часу життя неосновних носіїв заряду – введенням в маршрут формування структур компаратора – дифузії золота в області бази і колектора.
2. Зменшення часу розсмоктування і спадання шляхом збільшення оберненого струму бази – проведенням схмотехнічної модернізації компаратора.
3. Скорочення об'ємного заряду в області бази і колектора за рахунок використання тонкої і слабологовоаної бази з використанням багатозарядної іонної імплантації.
4. Застосування діодів з бар'єром Шоттки, які вимагають паралельного переходу колектор – база, для запобігання прямого зміщення переходу колектор – база.
5. Використання К – МОН – технології для формування структур компараторів.

Розглянемо кожний із запропонованих методів при конкретній практичній реалізації.

### 3. 3. Скорочення часу життя неосновних носіїв заряду

Даний спосіб реалізується слабим легуванням додаткових домішок при формуванні структур компараторів. Така домішка зменшує час життя неосновних носіїв і,



відповідно, приводить до зменшення об'ємного заряду, особливо в області колектора. В ролі такої домішки вибрано золото, яке є дуже ефективним центром рекомбінації в кремнії, що покращує взаємодію вільних електронів та дірок. Це відповідно підвищує швидкість протікання процесу рекомбінації і суттєво скорочує час життя неосновних носіїв заряду. Крім золота в ролі рекомбінації домішки можуть використовувати і інші важкі метали, наприклад, мідь, залізо та нікель.

Застосування додаткового легування кремнію золотом (з концентрацією від  $10^{14}$  до  $10^{15}$  см<sup>-3</sup>) дозволяє скоротити час життя неосновних носіїв від 1–10 мкс (при відсутності легування) до менше 10 нс. Це і зумовлює зменшення часу розсмоктування до рівня 8–10 нс.

Основний недолік процесу легування золотом полягає в його невибірковості по відношенню до всіх елементів інтегральних схем компаратора. Скорочення часу життя неосновних носіїв заряду, яке забезпечується дифузійним легуванням золота, впливає з точки зору зменшенням об'ємного заряду, але поряд з цим виникають побічні ефекти. Скорочення часу життя неосновних носіїв заряду приводить до зменшення коефіцієнта передачі за струмом  $\beta$  біполярних транзисторів, бо підсилюється рекомбінація неосновних носіїв при проходженні їх через вузьку область активної бази.

На n–p–n транзистори, які в схемі є і часом прольоту неосновних носіїв через базу від 30 до 100 пс скорочення часу життя неосновних носіїв від рівня 10нс буде значимим. Пояснюється це тим, що час життя неосновних носіїв заряду є значно більшим часу прольоту, тому більшість інжекттованих неосновних носіїв будуть благополучно досягати колектора [8]. Проте в n–p–n транзисторах, де товщина бази є більшою в межах 0,5–1 мкм, то відповідно і час прольоту в них буде більшим від 10 до 50 нс. В результаті цього скорочення часу життя неосновних носіїв заряду до 10 пс може привести до сильного зменшення коефіцієнта передачі на струм транзисторів.

Ще одним недоліком легування золотом є збільшення оберненого струму втрат транзисторів та діодів. Однією із складових струму втрат зміщеного в оберненому напрямі p–n–переходу (колекторного)

є струм, який зв'язаний з тепловою генерацією неосновних носіїв. Швидкістю генерації є обернено пропорційна часу життя неосновних носіїв заряду і тому зменшення часу життя від 10 мкс до 10 нс приведе до збільшення складової струму втрат на 2–3 порядки.

Для усунення цих недоліків коли розроблена технологія локального легування золотом колекторних областей біполярних транзисторів n–p–n-типу, які визначають час розсмоктування з використанням осадження золота із розчину золотохлористоводневої кислоти  $H(AuCl_4)$ . Це унікальна технологія забезпечує локальність та вибірковість, що дозволяє при збереженні всіх електрофізичних параметрів зменшувати час розсмоктування до рівня 8–15 нс у транзисторах вихідного каскаду.

### 3.4. Зменшення часу розсмоктування збільшення оберненого струму бази в момент переключення вихідних транзисторів із режиму насичення в режим відсічки

Реалізація даного методу здійснена в компараторі  $\mu A$  760 фірми Fairchild. Цей компаратор має типове значення часу спрацювання 16 нс при зміні вхідної напруги від 100 мВ до напруги чутливості 5мВ. Схема такого компаратора подана на рис. 12. Даний метод підвищення швидкодії такого компаратора базується на оригінальному схемотехнічному рішенні. Коротко проведемо аналіз даної схеми. Вхідний каскад – диференціальний підсилювача на n–p–n-транзисторах  $Q_1$  і  $Q_2$  для зміщення якого використовується джерело струму, яке виконане на транзисторі  $Q_3$ . При номінальній напрузі живлення  $E_{ж} = \pm 5В$  струм спокою транзисторів диференціального підсилювача (вхідного каскаду), який задається транзисторами  $Q_3$  і  $Q_{16}$ , що визначається формулою:

$$I_{Q_{12}} = I_3 = I_{16} = (V^- - V_{BE}) / (R_{14} + R_{22}) = (5,0 - 0,7) В / 4,75 кОм = 0,9 мА.$$

Резистори  $R_1$  і  $R_2$  з номіналом в 1кОм тут використовуються в ролі пасивного навантаження транзисторів  $Q_1$  і  $Q_2$ . Невеликий опір цих резисторів досягається досить високою швидкістю даного компаратора [9].

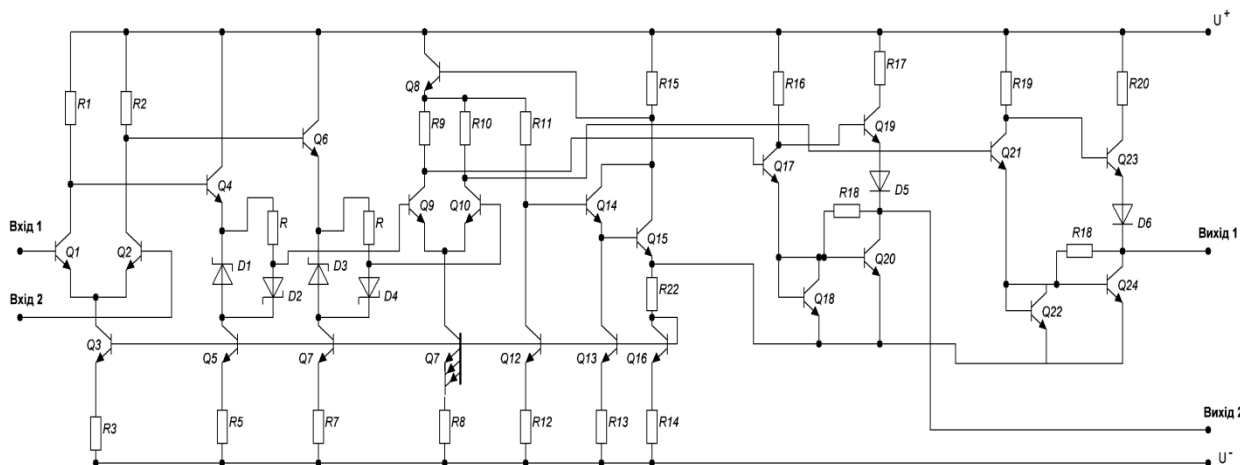


Рис. 12. Схема швидкодійного компаратора напруги  $\mu A$  760 фірми Fairchild Semiconductor

Час спрацювання даного компаратора може бути зменшений до величини 10 нс, коли вхідний каскад диференціального підсилювача буде змінений на схему Дарлінгтона з активним оберненим зв'язком у вигляді струмового дзеркала.

Узгодження симетричного виходу першого каскаду з диференціальним підсилювачем другого каскаду здійснюється емітерним повторювачем на транзисторах  $Q_4$  і  $Q_7$ . Ці емітерні повторювачі разом з діодами  $D_1$  і  $D_4$  та джерелами струму на транзисторах  $Q_6$  і  $Q_7$  забезпечують початковий рівень зміщення транзисторів другого каскаду. Струм, що забезпечується транзисторами  $Q_5$  і  $Q_7$  є рівним 0,9 мА. Так як спад напруги на резисторах  $R_4$  і  $R_6$  (величинами досягати Ом) плюс спад напруги на діодах  $D_2$  і  $D_4$  є достатній для того, щоб стабілітрони  $D_1$  і  $D_3$  почали працювати в режимі стабілізації напруги ( $V_1=6,5$  В), і тому початкова напруга на базах транзисторів  $Q_9$  і  $Q_{10}$  буде визначатись виразом:

$$V_{B_9} = V_{B_{10}} = V^+ - I_1 R_1 - V_{BE_4} - V_{Z_1} + V_{D_2} = 5,0 - (0,45) \cdot 1 \text{ кОм} - 0,7 - 6,5 - 0,7 = -1,95 \text{ В}$$

Другий каскад, який виконаний на транзисторах  $Q_9$  і  $Q_{10}$  зміщується транзистором  $Q_{11}$ , який служить джерелом струму і забезпечує початковий рівень струму спокою  $I_{11}=0,9$  мА ( $350/100$ )=3,15 мА. Струм через транзистор  $Q_{12}$  буде відповідно рівним:  $I_{12}=0,9$  мА ( $350/300$ )=1,05 мА. Відповідно, отримуємо вираз для негативної напруги на емітері транзистора  $Q_8$  ( $Q_8$  є навантаженням транзисторів  $Q_9 - Q_{10}$ ).

$$V_{E_8} = V_{BE_{15}} + V_{BE_{14}} + I_{12} R_{11} \cong 0,6 + 0,7 + (1,05 \text{ мА}) \cdot 1,05 \text{ кОм} = +2,4 \text{ В}$$

Виходячи із цього рівень негативної напруги на колекторах транзисторів  $Q_9$  і  $Q_{10}$  буде рівний:

$$V_{C_9} = V_{C_{10}} = V_{E_8} - I_9 R_9 \cong 2,4 - \left( 3,15 \frac{\text{мА}}{2} \right) (620 \text{ Ом}) = 1,4 \text{ В}$$

Цей симетричний вихід другого каскаду керує двома ідентичними вихідними сигналами. Дані вихідні схеми забезпечують видачу двох парофазних, які є сумісні з входами ТТЛ вихідних напруг. Більш детально один із таких вихідних каскадів показаний на рис. 13. Тут слід відзначити, що початкові рівні напруг на колекторних транзисторів  $Q_9$  і  $Q_{10}$  є рівними 1,4 В. Саме тому вони є необхідні для сумісності із вхідними схемами вихідного каскаду. Вихідний каскад має рішення, що дозволяє управляти оберненим базовим струмом, який не дозволяє вводити вихідні транзистори в глибокий стан насичення [10].

Якщо вхідний сигнал є таким, що струм через  $Q_9$  стає набагато меншим рівня струму спокою, то збільшення струму через опір  $Q_9$  (620 Ом) приводить до того, що в базу транзистора  $Q_{17}$  починає втікати струм, який є достатнім, для здійснення зміщення база – емітер в прямому напрямі (рис. 13) він позначений як  $I_{B(F)_{17}}$ . При цьому і транзистор

$Q_{17}$ , і транзистор  $Q_{18}$  відкриваються. Так як транзистори  $Q_{18}$  і  $Q_{20}$  утворюють схему струмового дзеркала, то транзистор  $Q_{20}$  так відкривається.

В той же час, так як транзистор  $Q_{20}$  відкривається, транзистор  $Q_{19}$  починає дуже швидко виходити із стану насичення за рахунок оберненого базового струму  $I_{B(F)_{19}}$ , який буде проходити через транзистор  $Q_{17}$  (рис. 13, а). Вхідна напруга на базі транзистора  $Q_{17}$  заданої величини є додатною для переведення його в режим насичення. В результаті напруга вузла  $Q_{17} - Q_{19}$  (колектор транзистора  $Q_{17}$  – база транзистора  $Q_{19}$ ) можна приблизно оцінювати за формулою:  $V_{B_{19}} \cong V_{C_{17}} \cong V_{BE_{18}} + V_{CE}(\text{sat})_{19} \cong 0,9 \text{ В}$ .

Так як напруга на базі транзистора  $Q_{19}$  для отримання його у відкритому стані повинна бути зазвичай,  $V_{B_{19}} + V_{A_5} \cong 1,2 \text{ В}$ , то транзистор  $Q_{19}$  закривається. Відповідно  $Q_{20}$  починає споживати струм від навантаження [11].

Хоча транзистор  $Q_{20}$  і знаходиться в режимі насичення, але, оскільки транзистори  $Q_{18}$  і  $Q_{20}$  утворюють схему струмового дзеркала, то напруга на базі транзистора  $Q_{20}$  обмежується транзистором  $Q_{18}$ , то це дозволяє транзистору  $Q_{20}$  входити в стан глибокого насичення, що і обмежує величину часу розсмоктування неосновних носіїв заряду [12].

Для переключення компаратора із низького стану у високий транзистор  $Q_{17}$  повинен дуже швидко вийти із режиму насичення і перейти в стан відсічки. Це проходить тоді, коли вхідна напруга стає такою, що струм через транзистор  $Q_9$  стає більшим за струм, що протікає по резисторі  $R_9$ .

Різниця цих двох струмів і дає обернений струм бази транзистора  $Q_{17}$ , який позначений на схемі рис. 13, б  $I_B(R)_{17}$ . Цей обернений струм швидко розсмоктує об'ємний заряд із транзистора  $Q_{17}$  і так же швидко переводить його із режиму насичення через активну область в режим відсічки [13]. Швидке зростання напруги на компараторі  $Q_{17}$  приводить до відкриття транзистора  $Q_{19}$  і діода  $D_5$ . В той же час транзистор  $Q_{18}$ , а разом з ним транзистор  $Q_{20}$  починають закриватися, швидше виключення транзистора  $Q_{20}$  досягається пропусканням оберненого базового струму через опір  $R_{18}$  (3,9 кОм)  $I_B(R)_{20}$ .

Коли транзистор  $Q_{20}$  закривається, а транзистор  $Q_{19}$  і діод  $D_5$  відкривається, вихідна напруга переходить у високий стан:

$$V_H = V^+ - V_{BE_{19}} - V_{D_5} = 5,0 - 0,7 - 0,7 \text{ В} = 3,6 \text{ В}$$

Так як низький рівень  $V_L = V_{CE}(\text{sat})_{20} = 0,2 - 0,4 \text{ В}$ , то компаратор є дуже сумісним з ТТЛ – схемами.

Розмах вхідної напруги, який є необхідний для здійснення переключення компаратора, приблизно є рівний в 1 мВ, при цьому підсилення без оберненого зв'язку є рівним  $\geq 300$ . Відносно невеликий коефіцієнт підсилення підсилювача без оберненого зв'язку в порівнянні з ОП оберненим зв'язком пояснюється тим, що висока швидкодія і досягається за рахунок зменшення коефіцієнта підсилення.

Вхідна напруга зміщення  $V_{OS}$  є рівна 1 мВ (номінал) і 6,0 мВ (максимум), то при такому зміщенні, що діє разом із вхідною напругою в 1 мВ, яка забезпечує переключення компаратора, вхідна його чутливість є на рівні 2 мВ. Вихідний каскад має

активну двотактну конфігурацію, причому транзистори  $Q_{19}$  і  $Q_{23}$  використовуються для подачі струму в навантаження, а транзистори  $Q_{20}$  і  $Q_{24}$  для споживання струму із навантаження [14, 15]. Схема вихідного каскаду даного типу забезпечує швидкий перезаряд ємності навантаження. Ємність колектора навантаження  $<10\text{ пф}$  майже не впливає на час спрацювання компаратора. Проте велике навантаження починає помітно збільшувати час затримки, причому це найбільше впливає на час спаду і наростання

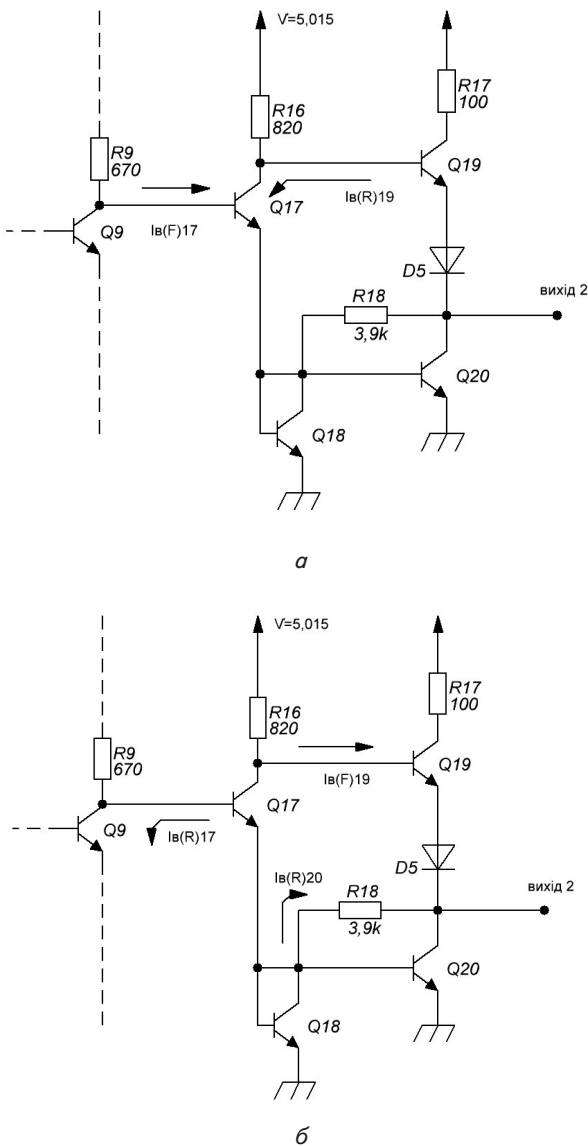


Рис. 13. Вихідні каскади компаратора напруги  $\mu\text{A} 760$  (фірми Fairchild Semiconductor): *а* – переведенням високого стану в низький; *б* – переведенням із низького стану у високий

Звичайно, є ще шлях підвищення швидкодії такого компаратора, якщо ще локально підлегувати колекторні області вихідних каскадів осадженням золота із водневого розчину золотхлористоводневої кислоти. Тоді час спрацювання компаратора може досягти 6–10  $\text{нс}$ .

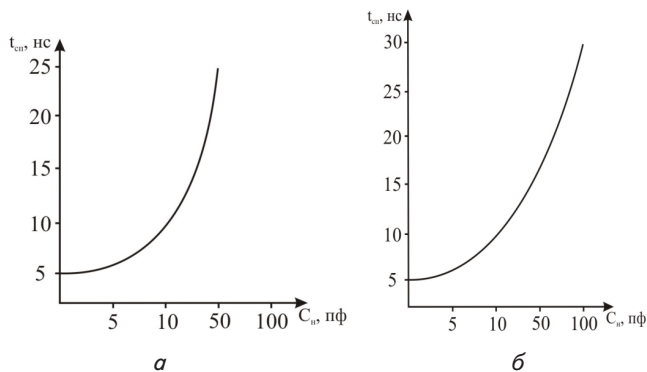


Рис. 14. Залежність часу: *а* – наростання і *б* – спаду компаратора напруги  $\mu\text{A} 760$  від ємності навантаження

#### 4. Висновки

1. Визначено схемотехнічні, технологічні і топологічні особливості проектування інтегральних аналогових і цифрових компараторів.
2. Реалізовані на конкретних прикладах шляхи підвищення швидкодії компараторів за рахунок:
  - зменшення часу розсмоктування за рахунок скорочення часу життя неосновних носіїв заряду осадженням золота із водневого розчину золотхлористоводневої кислоти;
  - зменшення часу розсмоктування неосновних носіїв заряду і складу шляхом збільшення оберненого струму бази.
3. Запропонована епітаксійна технологія формування швидкодіючих операційних підсилювачів.
4. Розроблена технологічна САПР на основі тестових структур, що забезпечують високий рівень формування ОП на біполярних транзисторах.

#### Література

1. Жуйков, В. Я. Схемотехніка електронних систем: Підручник в двох томах [Текст] / В. Я. Жуйков, В. С. Бойко, А. А. Зорі // Цифрова схемотехніка. – 2002. – Т. 2. – 408 с.
2. Сенько, Є. В. Електроніка і мікросхемотехніка: Підручник для вищих навчальних закладів освіти: у 4 – х томах [Текст] / Є. В. Сенько, М. В. Панасенко, Є. В. Сенько Під редакцією В. І. Сенька. – к. ВГО, Видавництво «Обереги – 2000 Т – 1. Елементи бази електронних пристроїв, 2000. – 300 с.
3. Сенько, Є. В. Електроніка і мікросхемотехніка: Підручник для вищих навчальних закладів у 4 – х томах [Текст] / Є. В. Сенько, М. В. Панасенко, Є. В. Сенько. – Харків Фоліо, 2002. – 510 с.
4. Новосядлий, С. П. Суб-наномікрона технологія структур ВІС [Текст] / С. П. Новосядлий. – Івано-Франківськ Місто НВ, – 2010. – 456 с.
5. Новосядлий, С. П. Фізико-технологічні основи субмікронної технології ВІС [Текст] / С. П. Новосядлий. – Івано-Франківськ : Сімка, 2003. – С. 52–54.
6. Новосядлий, С. П. Радіаційна технологія при формуванні, субмікронних структур ВІС [Текст] / С. П. Новосядлий // Металофізика і новітні технології – 2002. – С. 1003–1013.

7. Новосядлий, С. П. Формування кремнієвих епітаксійних структур для суміщених Ві – К – МОН і Д – МОН технологій ВІС [Текст] / С. П. Новосядлий // Металофізика і новітні технології. – 2002. – С. 353–365.
8. Новосядлий, С. П. Формування МОН – транзисторів з ізоляцією активних елементів пористим кремнієм [Текст] / С. П. Новосядлий, В. М. Вівчарук // Технологія і конструювання в електронній апаратурі. – 2009. – № 3 (31). – С. 35–39.
9. Новосядлий, С. П. Фізико – технологічні особливості формування металізації субмікронних арсенідгалієвих структур іонним фрезеруванням [Текст] / С. П. Новосядлий, Л. В. Мельник, Т. П. Кіндрат, В. М. Варварук // Східно–Європейський журнал передових технологій. – 2013. – № 4 (5) 64. – С. 1–6.
10. Ifeachor, E.C. A new microcomputer-based online ocular artefact removal (OAR) system [Text] / E. C. Ifeachor, B. W. Jervis, E. L. Morris, E. M. Allen, N. R. Hudson. – IEEE Proc. – 1986. – № 133. – С. 291–300. doi:10.1049/ip-a-1.1986.0040
11. Ifeachor, E. C. Knowledge-based enhancement of human EEG signals [Text] / E. C. Ifeachor, M. T. Hellyar, D. J. Mapps, E. M. Allen // IEEE Proc. – 1990. – № 137(5). – P. 302–310. doi:10.1049/ip-f-2.1990.0046
12. Harris, S. P. Automatic design of frequeneg sampling filters by hybrid Genetic Algorithm Techniques [Text] / S. P. Harris, E. C. Ifeachor // IEEE Trans-action on Signal Processing. – 1998. – № 46(K). – P. 3304–3314. doi:10.1109/78.735305
13. Симонов, В. В. Оборудование ионной имплантации [Текст] / В. В. Симонов, Л. В. Корнилов. – М: Радио и связь, 1988. – 354 с.
14. Риссел, Х. Ионная имплантация [Текст] / Х. Риссел, И. Руге. – М: Наука, 1983. – 360 с.
15. Болтакс, Б. И. Глубокие центры в GaAs, связанные собственными структурными дефектами [Текст] / Б. И. Болтакс, М. Н. Колотов, Е. А. Скоретина // Известия вузов. Физика. – 1983. – Т. 26, № 10.
16. Афанасев В. А. Оборудование для импульсной термообработки полупроводниковых материалов [Текст] / В. А. Афанасев, М. П. Духвський, Г. А. Красов. – Електроника СВЧ, 1984. – С. 56–58.
17. Окамото, Т. Устройства ионной имплантации [Текст] / Т. Окамото. – Саймицу кикай, 1985. – С. 1322–1325.

*Розроблено модель та досліджено вплив перехідної області з неоднорідним розподілом показника заломлення на спектральні характеристики вузькосмугових фільтрів в залежності від кута та поляризації. Наведено основні залежності зміни параметрів спектрів пропускання багат шарових інтерференційних структур вузькосмугових оптичних фільтрів при наявності перехідної області*

*Ключові слова: характеристична матриця, спектральні характеристики, спектр пропускання, неоднорідності показника заломлення*

*Разработана модель и исследовано влияние переходной области с неоднородным распределением показателя преломления на спектральные характеристики узкополосных фильтров в зависимости от угла та поляризации. Приведены основные зависимости изменения параметров спектров пропускания многослойных интерференционных структур узкополосных оптических фильтров при наличии переходной области*

*Ключевые слова: характеристическая матрица, спектральные характеристики, спектр пропускания, неоднородности показателя преломления*

УДК 519.85

# МОДЕЛЮВАННЯ ВПЛИВУ НЕОДНОРІДНОСТЕЙ НА СПЕКТРАЛЬНІ ХАРАКТЕРИСТИКИ ВУЗЬКОСМУГОВИХ ОПТИЧНИХ ФІЛЬТРІВ

**В. І. Пецко**

Аспірант

Кафедра кібернетики та прикладної математики\*

E-mail: petsko.vi@gmail.com

**О. В. Міца**

Кандидат технічних наук, доцент

Кафедра інформаційних управляючих систем і технологій\*

E-mail: alex.mitsa@gmail.com

\*Ужгородський національний університет  
вул. Университетська, 14,  
м. Ужгород, Україна, 88000

## 1. Вступ

Синтез багат шарових оптичних систем за останні роки набув чималого розвитку, успіхи цих досліджень впливають як на розвиток оптики, так і інших галузей

науки та техніки. Тепер отримують інтерференційні фільтри будь-якого типу для всього оптичного діапазону з заданими спектральними характеристиками [1, 2]. Одним із найактуальніших завдань в оптичному приладобудуванні є створення вузькосмугових філь-