

УДК 681.3.042

В.Н. Рудницький, С.В. Беседина

Черкаський державний технологічний університет, Черкаси

## МЕТОД ПОВЫШЕНИЯ БЫСТРОДЕЙСТВИЯ АРИФМЕТИЧЕСКИХ УСТРОЙСТВ

*На основе анализа методов повышения быстродействия избыточных дискретных устройств был разработан метод конвейерного сложения для структурно-блочной системы счисления с минимальной информационной избыточностью.*

**Ключевые слова:** избыточность, арифметическое устройство, быстродействие.

### Введение

**Постановка проблемы в общем виде.** В последние годы постоянное расширение области применения вычислительных комплексов и систем управления, важность решаемых задач, автоматизация сложных технологических процессов, централизованное управление, построение сложных распределенных систем определяют необходимость решения проблемы обеспечения их надежного функционирования. Особенно остро требование высокой надежности к средствам вычислительной техники ставится в системах, где необходимо максимально обеспечить качество управления объектами при минимально возможном времени принятия решений. Примером таких систем могут служить системы реального времени, когда информация поступает и обрабатывается в темпе текущего управляемого процесса.

**Анализ исследований и публикаций.** Первые попытки согласовать избыточность с быстродействием были предприняты А.П. Стаховым и Е.И. Брюховичем [1, 2]. Методология разработанного научного направления состоит во введении избыточности на этапе синтеза первичной системы счисления, при этом исключается реальное выражение контрольных компонент. Применение такой избыточности имеет менее негативные последствия и не только позволяет повышать эффективность автоматического контроля, но и порождает возможность улучшения ряда определяющих характеристик цифровых устройств, а также способна реализовать идеи контроля в плане построения естественно-надежных автоматов [3]. В последнее время данное направление развития средств вычислительной техники привлекает значительный интерес и его развитию посвящено большое количество научных трудов [4, 5].

В настоящее время отсутствуют общие теоретические подходы к повышению быстродействия средств вычислительной техники на основе избыточных систем счисления при основании больше двух.

**Цель статьи.** На основе анализа методов повышения быстродействия избыточных дискретных устройств разработать метод конвейерного сложения для структурно-блочной системы счисления с минимальной информационной избыточностью.

### Изложение основного материала

Простота реализации арифметико-логических операций является одним из основных условий применения системы счисления в информационных системах, поскольку они лежат в основе организации процессов цифровой переработки информации [6]. Так как представление любого числа в структурно-блочном коде (СБК) отличается от традиционного представления числа в позиционных системах счисления, то соответственно, отличаются и правила выполнения арифметических операций. В большинстве средств вычислительной техники все арифметические операции реализуются на основе операции сложения, поэтому ограничимся разработкой правил выполнения операций сложения.

Решение задачи повышения быстродействия, как правило, связано с увеличением сложности синтезируемых устройств, что, в свою очередь, влечет снижение надежности. В связи с этим в процессе синтеза, решаются оптимизационные задачи: минимизация сложности, максимизация быстродействия, получение максимального быстродействия при минимальной сложности.

При реализации арифметической функции сложения используется функция переноса, которая часто является критичной для быстродействия арифметического блока в целом. Поэтому идеальный алгоритм сложения предполагает отсутствие функции переноса при его реализации, по аналогии с сложением в системе остаточных классов. Позиционные системы счисления не позволяют получить аналогичный алгоритм сложения.

Решением данной задачи может быть алгоритм, позволяющий разбить арифметическую операцию на несколько этапов при условии отсутствия функции переноса на начальном этапе сложения.

Введенная информационная избыточность СБК в некоторых случаях должна позволит разбить выполнение операции сложения на 2 этапа:

- выполнение операции сложения с получением результата в запрещенной форме, при реализации которой функция переноса отсутствует;
- нормализация результата выполнения операции, т.е. приведение его к разрешенному виду.

Исходя из этого, операции сложения, вычитания, умножения будут выполняться на основе конвейера, что обеспечивает повышение быстродействия вычислительного процесса. Применение СБК позволяет найти компромиссное решение, обеспечивая необходимое быстродействие при минимально возможной сложности и максимальной надежности.

Полученные алгоритмы выполнения операции сложения предполагают ее выполнение на основе нормализации промежуточного результата выполнения сложения, однако, они не обеспечивают возможность полностью исключить функцию переноса за пределы блочных групп СБК.

Рассмотрим метод сложения на основе вычитания и прибавления единиц для СБК минимальных форм (МФ), что удовлетворяет условию  $z = 5$ ,  $d = 5$ , где количество начальных значений ряда  $V_n^1$  должно

быть в пределах  $d \leq V_n^1 < 10$ . Анализ ряда, и поиск новых рекуррентных последовательностей для его получения будем проводить начиная с 10 члена ряда.

Поскольку удвоенный весовой коэффициент цифры «1» на единицу отличается от следующего весового коэффициента данной цифры, то были проведены дополнительные исследования весовых коэффициентов заданных возвратной последовательностью:

$$V_n = V_{n-1} + 2 \cdot V_{n-2} . \quad (1)$$

Поэтому часть полученных начальных значений последовательностей представим в табл. 1.

Применив алгоритмический метод синтеза целочисленных структурных кодов получим в явном виде коды первых цифр систем счисления. Результат синтеза цифр кода, с учетом исключения младших избыточных разрядов, представлен в табл. 2.

Таблица 1

Начальные значения весовых коэффициентов разрядов

№	Весовые коэффициенты разрядов														
	$V_1$	$V_2$	$V_3$	$V_4$	$V_5$	$V_6$	$V_7$	$V_8$	$V_9$	$V_{10}$	$V_{11}$	$V_{12}$	$V_{13}$	$V_{14}$	$V_{15}$
1	1	1	1	1	2	2	3	4	5	7	9	12	16	21	28
2	1	1	1	2	2	3	4	5	7	9	12	16	21	28	37
3	1	1	2	2	3	4	5	7	9	12	16	21	28	37	49
4	1	1	2	3	3	5	6	8	11	14	19	25	33	44	58
5	1	1	3	3	4	6	7	10	13	17	23	30	40	53	70
6	1	1	3	4	4	7	8	11	15	19	26	34	45	60	79
7	1	1	4	4	5	8	9	13	17	22	30	39	52	69	91
8	1	1	4	5	5	9	10	14	19	24	33	43	57	76	100

Таблица 2

Результат синтеза цифр восьмиразрядного кода

Цифра	Код системы счисления															
	Вариант 1 (строка 3 табл. 1)								Вариант 2 (строка 4 табл. 1)							
0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0	0
1	0	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1
2	0	0	0	0	0	0	1	0	0	0	0	0	0	0	1	0
3	0	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0
4	0	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0
5	0	0	1	0	0	0	0	0	0	0	0	1	0	0	0	0
6	0	0	1	0	0	0	0	1	0	0	1	0	0	0	0	0
7	0	1	0	0	0	0	0	0	0	1	0	0	0	0	0	1
8	0	1	0	0	0	0	0	1	0	1	0	0	0	0	0	0
9	1	0	0	0	0	0	0	0	0	1	0	0	0	0	0	1
10	1	0	0	0	0	0	0	1	0	1	0	0	0	0	1	0
11	1	0	0	0	0	0	1	0	1	0	0	0	0	0	0	0
12	–	–	–	–	–	–	–	–	1	0	0	0	0	0	0	1
13	–	–	–	–	–	–	–	–	1	0	0	0	0	0	1	0
$n$	8	7	6	5	4	3	2	1	8	7	6	5	4	3	2	1
$V_n$	9	7	5	4	3	2	2	1	11	8	6	5	4	3	2	1
$M_n$	12	9	7	5	4	3	3	2	14	11	8	6	5	4	3	2

Результаты относительной оценки информационной избыточности приведены в табл. 3. Результаты свидетельствуют, что исследованные системы счисления имеют одинаковую информационную избыточность, но система счисления с начальными значениями весовых коэффициентов 1, 1, 2, 3, 3, 5, 6, 8, 11, ... , более предпочтительная так как увеличивает диапазон представления чисел на 10 – 20%.

В процессе проведения исследования были получены на основе весовых коэффициентов рядов  $b_n^1$  и  $b_n^2$  следующие ряды чисел:  $b_n^1 + b_n^1$ ,  $b_n^1 + b_n^1 - b_{n+1}^1$ ,  $b_n^1 + b_n^1 - b_{n+1}^1$ ,  $b_n^1 + b_n^2$ ,  $b_{n-1}^1 + b_{n+1}^1$ ,  $b_n^1 + b_n^2 - b_{n-1}^1 - b_{n+1}^1$ . Значения расчета данных рядов приведены в табл. 4.

Таблиця 3

Результаты расчета относительной оценки информационной избыточности

Число разрядов (n)		8	16	24	32	40
M <sub>n</sub>	Вариант 1	12	114	1081	10252	97229
	Вариант 2	14	135	1281	12149	115221
k <sub>n</sub>		1	1	1	1	1

Таблиця 4

Результаты исследования СБК МФ заданного ограничением (1)

№ элемента ряда	1	2	3	4	5	6	7	8	9	10
b <sub>n</sub> <sup>1</sup>	1	3	5	11	21	43	85	171	341	683
b <sub>n</sub> <sup>2</sup>	2	4	8	16	32	64	128	256	512	1024
b <sub>n</sub> <sup>1</sup> + b <sub>n</sub> <sup>1</sup>	2	6	10	22	42	84	170	342	682	1366
b <sub>n+1</sub> <sup>1</sup>	3	5	11	21	43	85	171	341	683	1365
b <sub>n</sub> <sup>1</sup> + b <sub>n</sub> <sup>1</sup> - b <sub>n+1</sub> <sup>1</sup>	-1	+1	-1	+1	-1	+1	-1	+1	-1	+1
b <sub>n</sub> <sup>1</sup> + b <sub>n</sub> <sup>2</sup>	3	7	13	27	53	107	213	427	853	1707
b <sub>n-1</sub> <sup>1</sup> + b <sub>n+1</sub> <sup>1</sup>	3	6	14	26	54	106	214	426	854	1706
b <sub>n</sub> <sup>1</sup> + b <sub>n</sub> <sup>2</sup> - b <sub>n-1</sub> <sup>1</sup> - b <sub>n+1</sub> <sup>1</sup>	0	+1	-1	+1	-1	+1	-1	+1	-1	+1

Анализ табл. 4 показал:

• для четных номеров разрядов будет выполняться правила сложения:

$$b_n^1 + b_n^1 = b_n^1 + b_{n-1}^2 + b_{n-2}^1 = b_{n+1}^1 + 1;$$

$$b_n^1 + b_n^2 = b_n^2 + b_n^1 = b_n^2 + b_{n-1}^2 + b_{n-2}^1 = b_{n+1}^1 + b_{n-1}^1 + 1;$$

• для нечетных номеров разрядов будет выполняться правила сложения:

$$b_n^1 + b_n^1 = b_n^1 + b_{n-1}^2 + b_{n-2}^1 = b_{n+1}^1 - 1;$$

$$b_n^1 + b_n^2 = b_n^2 + b_n^1 = b_n^2 + b_{n-1}^2 + b_{n-2}^1 = b_{n+1}^1 + b_{n-1}^1 - 1.$$

Докажем справедливость полученных правил. Так как для возвратной последовательности заданной (1), V\* и V\*\* являются ее решением, то и их сумма V\* + V\*\* (т.е. последовательность v<sub>1</sub><sup>\*</sup> + v<sub>1</sub><sup>\*\*</sup>, v<sub>2</sub><sup>\*</sup> + v<sub>2</sub><sup>\*\*</sup>, v<sub>3</sub><sup>\*</sup> + v<sub>3</sub><sup>\*\*</sup>, ...), или разность V\* - V\*\*, также являются решением уравнения (1). Так как последовательность b<sub>n</sub> = (-1)<sup>n</sup> является решением уравнения (1), то предложенные правила выполнения сложения верны.

Исходя из этого, общий алгоритм выполнения операции сложения можно представить:

$$\begin{cases} 0 + 0 = 0; \\ b_n^1 + 0 = 0 + b_n^1 = b_n^1; \\ b_n^2 + 0 = 0 + b_n^2 = b_n^2; \\ b_n^1 + b_n^1 = b_{n+1}^1 + (-1)^n; \\ b_n^2 + b_n^2 = b_{n+1}^2; \\ b_n^1 + b_n^2 = b_n^2 + b_n^1 = b_{n+1}^1 + b_{n-1}^1 + (-1)^n. \end{cases} \quad (2)$$

Применение алгоритма (2) позволяет уменьшить количество переносов при выполнении опера-

ции сложения за счет взаимной компенсации прибавляемых из четных разрядов и вычитаемых их нечетных разрядов единиц.

Данный подход позволяет кроме сложения упростить алгоритм выполнения операции нормализации, результата арифметической операции.

На основе алгоритма сложения (2), операция сложения будет реализовываться на основе следующих этапов:

- выполнение сложения с получением результата в запрещенной форме;
- частичная нормализация результата сложения на основе вычитания и прибавления единиц;
- коррекция результата сложения по разности выделенных единиц;
- нормализация окончательного результата сложения.

## Выводы

Использование конвейера для операций сложения, вычитания, умножения обеспечивает повышение быстродействия вычислительного процесса. Применение СБК позволяет найти компромиссное решение, обеспечивая необходимое быстродействие при минимально возможной сложности и максимальной надежности.

Для СБК МФ с минимальной информационной избыточностью разработан метод сложения на основе вычитания и прибавления единиц. Данный метод позволяет упростить реализацию алгоритма нормализации и реализовать сложение на основе четырехэтапного конвейера.

Полученные математические модели устройств сложения и нормализации позволяют на практике повышать быстродействие и надежность специали-

зированих вычислителей созданных на основе применения программируемых логичных матриц.

### Список литературы

1. Брюхович Е.И. Экстремальная эффективность аппаратного контроля ЭВМ и принципиальные возможности ее достижения на основе естественной избыточности позиционных счислений / Е.И. Брюхович // УСЦМ. – 1979. – № 6. – С. 83-86.
2. Стахов А.П. Введение в алгоритмическую теорию измерений / А.П. Стахов. – М.: Сов. радио, 1972. – 288 с.
3. Кодирование данных в информационно-регистрационных системах / А.П. Стахов, Б.Я. Лихтиндер, Ю.П. Орлович, Ю.А. Старожил. – К.: Техника, 1985. – 127 с.
4. Рудницкий В.Н. Выбор оптимальных избыточных кодов для специализированных вычислителей / В.Н. Рудницкий, Н.Л. Казаринова, Н.Н. Пантелеева //

Моделирования та інформаційні технології: зб. наук. пр. – К.: ІПМЕ НАНУ, 2003. – Вип. 24. – С. 93-98.

5. Чумаченко И.В. Анализ надежности системы обработки информации в специализированной АСУ, функционирующей в системе остаточных классов / И.В. Чумаченко, Я.В. Илюшко // Радиоэлектронні і комп'ютерні системи. – 2004. – № 3 (7). – С. 121-126.

6. Ключко В.И. Отказоустойчивые структуры на основе структурных кодов / В.И. Ключко, А.В. Ткаченко, И.В. Самборский // Управляющие и информационные системы и средства автоматизации в пищевой промышленности: сб. научн. тр. – Краснодар: КГТУ, 1997. – С. 85-90.

Поступила в редколлегию 22.10.2008

**Рецензент:** д-р техн. наук, проф. В.А. Краснобаев, Харьковский национальный технический университет сельского хозяйства им. П. Василенко, Харьков.

### МЕТОД ПІДВИЩЕННЯ ШВИДКОСТІ АРИФМЕТИЧНИХ ПРИСТРОЇВ

В.М. Рудницький, С.В. Беседіна

На основі аналізу методів підвищення швидкості надмірних дискретних пристроїв був розроблений метод конвейерного складання для структурно-блокової системи числення з мінімальною інформаційною надмірністю.

**Ключові слова:** надмірність, арифметичний пристрій, швидкодія.

### METHOD OF INCREASE OF FAST-ACTING OF ARITHMETIC UNITS

V.N. Rudnitskiy, S.V. Besedina

On the basis of analysis of methods of increase of fast-acting of surplus discrete devices the method of conveyer addition was developed for the structurally-sectional number system with minimum informative surplus.

**Keywords:** surplus, arithmetic unit, fast-acting.