

Леонид Мараховский

ОСНОВА НОВОЙ ИНФОРМАЦИОННОЙ ТЕХНОЛОГИИ

В статье рассматриваются четыре новых научных направления для построения конкурентоспособных устройств компьютерной техники.

У статті розглядається чотири нових наукових напрямки для побудови конкурентоспроможних пристроїв комп'ютерної техніки.

The article considered four new scientific directions for constructing of competitive devices computer equipment.

Ключевые слова: многофункциональные автоматы, схема автоматной памяти, реконфигурируемые устройства, нейрон, искусственный интеллект.

Актуальность. Отличительной чертой предлагаемых направлений является то, что использование элементарных схем автоматной памяти, позволит значительно повысить надежность и производительность существующих систем, и позволит создавать новое направление в вычислительной технике.

Введение. Парадигма современной информационной технологии использует для запоминания информации двоичные схемы памяти (триггеры) и фон-неймановские вычисления [1]. Эта парадигма охватила многие научные направления, такие как: теорию автомата Мили и Мура [2], разработку различных триггеров на основе базового RS-триггера [3], построение типовых устройств компьютерной техники, микропроцессоры на основе больших интегральных схем, разработку самих интегральных схем [4], компьютеров, суперкомпьютеров и реконфигурируемых вычислительных систем [5].

Впервые в ноябре 2011 года фирма IBM объявила, что ей удалось «в кремнии» реализовать вычислитель, в котором за обработку данных отвечают нейроны, память реализована в форме синапсов, а связи – в виде аксонов. Правда, глава проекта Дхармендры Модхи сказал о трудностях, которые они намерены преодолеть в ближайшие несколько лет. Это запоминание информации в нейронах и их самонастройку [6].

Как видно, стремление найти новые парадигмы информационных технологий, которые отличны от существующей неймановской парадигмы, в настоящее время являются актуальными и возможными при колоссальных возможностях современных сверхбольших интегральных схем.

Основы парадигмы нового междисциплинарного направления

В работе рассмотрено новое научное междисциплинарное направление, которое объединяет четыре научных направления обработки информации, предложенных автором.

Первое научное направление – это теория абстрактных многофункциональных автоматов 1-го, 2-го и 3-го рода, обладающих открытой структурой, и автомата 4-го рода,

© *Мараховский Л. Ф., 2012*

способного контролировать катастрофические отказы в базовых схемах памяти автоматов Мили и Мура, обладающих закрытой структурой, с памятью на триггерах и многофункциональных автоматах, предложенных автором, с памятью на схемах автоматной памяти [7].

Второе научное направление – это теория построения реконфигурируемых схем автоматной памяти. К этому направлению относятся теории построения многофункциональных схем памяти (МФСП), обладающих открытой структурой, и многоуровневых схем памяти (МУСП), обладающих полузакрытой структурой, с внутренней многофункциональной организацией [8–10].

Третьим научным направлением является построение типовых реконфигурируемых устройств компьютерной техники на схемах автоматной памяти. Это регистры, счетчики, устройства управления, процессоры, компьютеры [11; 18].

Четвертым научным направлением является построение цифрового искусственного нейрона на схемах автоматной памяти для увеличения функциональных возможностей современных устройств искусственного интеллекта, которое в настоящее время разрабатывает автор со своими учениками.

Теория абстрактных многофункциональных автоматов

На уровне абстрактной теории автоматов Мараховского, которые в дальнейшем будем просто называть автоматом M , с многофункциональной системой организации памяти, используют переходы по двум переменным $x(t)$ и $e(\Delta)$ в схемах автоматной памяти, значение сохраняющего $e(\Delta)$ входного сигнала необходимо учитывать и использовать для рассмотрения функционирования автоматов в автоматном непрерывном времени [12].

Схему автоматной памяти условно можно представить в виде матрицы, в которой столбики представляют собою подмножества μ_i состояний автомата, а строки – подмножества π_j состояний автомата (табл. 1)

Таблица 1

Матрица состояний схемы автоматной памяти

	μ_1	μ_2	...	μ_n
π_0	a_{10}	a_{20}	...	a_{0n}
π_1	a_{11}	a_{12}	...	a_{1n}
π_2	a_{21}	a_{22}	...	a_{2n}
...
π_m	a_{m1}	a_{m2}	...	a_{mn}

В многофункциональной схеме памяти (МФСП) [8] переходы в момент t под воздействием входных $x(t)$ сигналов могут происходить из одного состояния в другое в определенном подмножестве π_i , а в моменты Δ автоматного непрерывного времени T ($T_i = t_i + \Delta_i$) под воздействием входного $e(\Delta)$ сигнала могут происходить переходы из одного состояния в другое в определенном подмножестве μ_i состояний автомата. Таким образом, в матричной схеме автоматной памяти возможны переходы по двум переменным $x(t)$ и $e(\Delta)$ в одном машинном такте T автоматного непрерывного времени [12].

Абстрактные автоматы M представляют собой объединение автоматов 1-го, 2-го и 3-го рода (рис. 1), которые функционируют в автоматное непрерывное время T_i , которое состоит из двух отрезков t_i и Δ_i [12].



Рис. 1. Многофункциональный автомат M

Все известные абстрактные и структурные автоматы, которые рассматривают законы работы каких-либо устройств с памятью определяются по типу выходного сигнала [2; 7]. Для всех из них, работающих в детерминированном режиме, есть один входной устанавливающий сигнал x_p , который имеет для базовой схемы на логических схемах ИЛИ-НЕ (И-НЕ) на всех ее входных узлах активное значение, равное логической единицы (нулю). Этот входной сигнал устанавливает на выходных узлах логических элементов ИЛИ-НЕ (И-НЕ) памяти пассивные значения равные логическому нулю (единицы). Такое состояние выходных сигналов в схеме памяти не сохраняется после окончания входного сигнал x_p во время Δ автоматного непрерывного времени T [12]. Во время Δ происходит в этом случае вероятностный переход в запоминаемое состояние в определенном множестве состояний схемы памяти. В связи с этим, устанавливающий x_p входной сигнал является запрещенным в детерминированных автоматах и не используется [1-2, 11].

Но, этот устанавливающий x_p входной сигнал можно во всех автоматах использовать для выявления катастрофических отказов в базовых схемах памяти автоматов, если хотя бы один логический элемент ИЛИ-НЕ (И-НЕ) в схеме памяти будет на выходном узле иметь постоянное значение равное логической единицы (нулю), за счет организации выходного сигнала $y^4(t) = \lambda_4(x_p(t), a(t))$. Таким образом, автомат, использующий выходной сигнал в $y^4(t)$, можно назвать автоматом четвертого рода в связи с тем, что все автоматы, как говорилось ранее, определяются по своим выходным сигналам.

Реконфигурированные схемы автоматной памяти

Многофункциональные схемы памяти обладают преимуществом перед базовой двоичной схемой памяти: по аппаратным затратам на одно запоминаемое состояние; по функциональным возможностям осуществлять перестройку структуры запоминания состояний; по обработке одновременно частной и общей информации за один машинный такт T [8]. МФСП обладают повышенной надежностью и живучестью. Они достаточно полно представлены в литературе [8; 11–12] и описаны в патенте [13].

Многоуровневые схемы памяти проектируются с использованием МФСП, на которые поступают сохраняющие $e(\Delta)$ входные сигналы с автомата стратегии A_M , который может быть использован на триггерах (рис. 2).

Схема (рис. 2) состоит из трех МФСП_{*j*} (МФСП₁, МФСП₂, МФСП₃), которые расположены на двух уровнях ($j = 2$). На верхнем уровне находится управляемая МФСП₃, которая имеет четыре элемента И-НЕ ($n = 4$), и разбита на две группы ($m = 2$) по два элемента ($q = 2$) в каждой группе. Управляющие схемы МФСП₁ и МФСП₂, которые находятся на первом (нижнем) уровне, предназначенные для управления структурой запоминания состояний в группах ($q = 2$) верхней схемы МФСП₃ и имеют по три элемента И-НЕ ($n = 3$), которые разбиты на три группы ($m = 3$) по одному элементу ($q = 1$) в каждой. МФСП₁ - МФСП₃ построены на логических элементах И-НЕ.

Отличительной структурной особенностью схемы памяти является многоуровневая память, где каждый структурный j -й уровень состоит из устойчивой МФСП_{*j*}, причем в МФСП_{*j*} соединены только входы тех элементов, которые принадлежат k -й группе ($q_{j,k} > 1$), с выходами схемы памяти нижних уровней МФСП_{*s*}, ($s = j - 1$), которые предназначены для управления структурой запоминания состояний в группах ($q_{j,k} > 1$) верхней МФСП_{*j*}.

Отличительной функциональной особенностью устройства является работа управляемых схем МФСП_{*j*} верхних уровней в нескольких различных подмножествах

своих состояний, определяющих совокупность состояний схем МФСП_s ($s = j - 1$) нижних уровней. Это позволяет изменять отображение входящей и исходящей информации в управляемых схемах МФСП_j, направлять выходную информацию в определенное направление и устанавливать состояния схемы памяти меньшим количеством входных сигналов, поступающих только на часть входных узлов устройства.

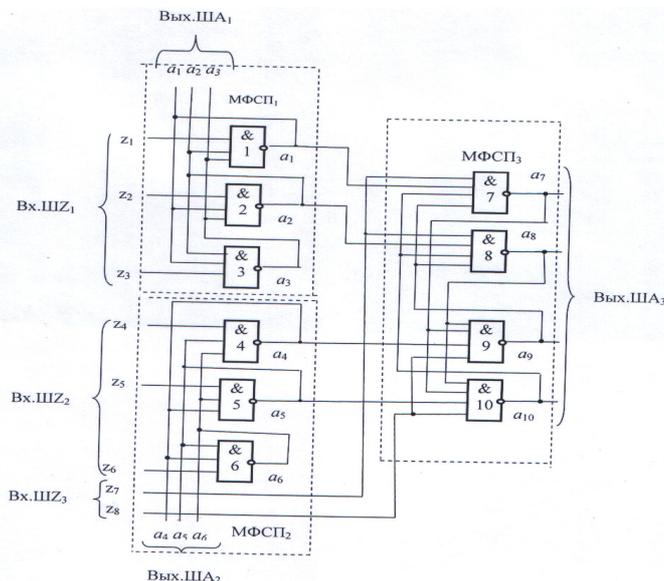


Рис. 2. Двухуровневая схема памяти

МУСП обрабатывает общую информацию, поступающую на триггеры автомата стратегии A_M , и частную информацию, поступающую на МФСП, одновременно, что позволяет увеличить быстродействие в реконфигурируемых программах.

МУСП обладает меньшими аппаратными затратами на одно запоминаемое состояние, качественно новыми функциональными возможностями, позволяющими изменять структуру запоминаемых состояний в МФСП, способностью обрабатывать за один машинный такт T общую и частную информацию, повышенной надежностью и живучестью, что принципиально недоступно осуществить триггерам [9–12; 14–15].

Типовые реконфигурированные устройства компьютерной техники

Типовые реконфигурированные устройства компьютерной техники, такие как регистры, счетчики, устройства управления, процессоры, компьютеры на схемах автоматной памяти представлены в литературе, где предложены методы их построения [11–12; 16–18].

Построение цифрового искусственного нейрона

Человеческий нейрон представляет собой полуоткрытую многоуровневую структуру, имеющую наборы возбуждающих и тормозящих сигналов. Нейрон функционирует в детерминированном и вероятностном режимах, обладает повышенной надежностью, живучестью и самоконтролем полной работоспособности, обрабатывает одновременно частную и общую информацию, имеет тысячи выходных связей, по которым полученный результат посылается только на один выход [6].

Модель искусственного нейрона можно рассматривать, как 8-ми уровневую МУСП, состоящую из МФСП (рис. 2). МФСП обладают разными режимами работы: детерминированным при осуществлении однозначных и укрупненных переходов, и вероятностным при осуществлении вероятностных и нечетких переходов, что в целом напоминает функциональные характеристики живого нейрона. Искусственный нейрон на МУСП параллельно осуществляет прием устанавливающих входных сигналов на всех восьми уровнях, организывает внутреннюю перестройку структуры состояний семи верхних уровней памяти, обладает повышенной надежностью, самоконтролем выхода

памяти из строя при катастрофических отказах. Это помогает надежному функционированию самого нейрона и системы, построенной на таких искусственных нейронах, с целью создания конкурентно способного искусственного интеллекта.

Интересной особенностью такого цифрового искусственного нейрона (рис. 2) является отношение числа логических элементов в верхней МФСП к числу логических элементов в автомате стратегии нижнего уровня. Это соотношение равно $\frac{4}{6} = 0,6$. Отношение числа логических элементов в автомате стратегии нижнего уровня к числу логических элементов в верхней МФСП равно $\frac{6}{4} = 1,5$, что близко к «золотому» сечению, которое отражает один из основных законов живой и неживой Природы.

Выводы. Таким образом, кратко даны сведения о фундаментальных основах новой информационной технологии на схемах автоматной памяти, которую можно использовать при разработке новой конкурентоспособной компьютерной техники и искусственного интеллекта с увеличением функциональных возможностей, быстродействия и надежности.

ЛИТЕРАТУРА

1. Комп'ютерна схемотехніка (короткий курс) / Р. О. Процюк, В. Н. Корнейчук, П. В. Кузьменко, В.П. Тарасенко. – К.: ПП «Корнійчук», 2006. – 433 с.
2. Глушков В. М. Синтез цифровых автоматов. – М.: Физмат-гиз, 1962. – 476 с.
3. Букреев И. Н., Мансуров В. М., Горячев В. И. Микроэлектронные схемы цифровых устройств. – М.: Сов. радио, 1975. – 368 с.
4. Соловьев В. В. Проектирование цифровых систем на основе программируемых логических интегральных схем. – М.: Горячая линия. – Телеком, 2001. – 636 с.
5. Палагин А. В. Реконфигурируемые вычислительные системы: Основы и приложения / А.В. Палагин, В. Н. Опанасенко. – К.: Просвіта, 2006. – 280 с.
6. IBM работает над созданием «компьютерного мозга» <http://www.cybersecurityru/it/82336.html>
7. Мараховский Л. Ф. Конечные автоматы с многофункциональной системой организации памяти: Учебное пособие. – К.: УМК ВО, 1991. – 67 с.
8. Мараховский Л. Ф. Многофункциональные схемы памяти. – К.: УСиМ. – № 6. – 1996. – С. 59–69.
9. Мараховский Л. Ф. Многоуровневые устройства автоматной памяти. I ч. – К.: УСиМ. – № 1. – 1998. – С. 66–72.
10. Мараховский Л. Ф. Многоуровневые устройства автоматной памяти. II ч. – К.: УСиМ. – № 2. – 1998. – С. 63–69.
11. Мараховский Л. Ф. Комп'ютерна схемотехніка: навч. посібник. – К.: КНЕУ, 2008. – 360 с
12. Мараховский Л. Ф. Основы теории проектирования дискретных устройств. Логическое проектирование дискретных устройств на схемах автоматной памяти: монография. – К.: КГСУ, 1996.–128 с.
13. Мараховський Л. Ф., Міхно Н. Л., Погребняк В. Д. Схема пам'яті. – Патент. Зареєстровано в Державному реєстрі патентів України на корисні моделі № 34166 від 25 липня 2008 р. – (51) МПК (2006) H03K 29/00 – Бюл. 14. – 12 с.
14. Мараховський Л. Ф., Міхно Н. Л. Схема пам'яті. – Патент. Зареєстровано в Державному реєстрі патентів України на корисні моделі № 29581 від 25 січня 2008 р. – (51) МПК (2006) G05B 11/42 – Бюл. 2. – 14 с.
15. Мараховський Л. Ф., Міхно Н. Л. Схема пам'яті. – Патент. Зареєстровано в Державному реєстрі патентів України на корисні моделі № 29582 від 25 січня 2008 р. – (51) МПК (2006) G05B 11/42 – Бюл. 2. – 10 с.
16. Мараховський Л. Ф., Міхно Н. Л. Електронна обчислювальна машина. – Патент. Зареєстровано в Державному реєстрі патентів України на корисні моделі № 34167 від 25 липня 2008 р. – (51) МПК (2006) G06F 17/00 – Бюл. 14. – 10 с.
17. Мараховський Л. Ф., Міхно Н. Л. Мікропрограмний пристрій керування. – Патент. Зареєстровано в Державному реєстрі патентів України на винахід № 87871 від 28. 08 2009 р. – (51) МПК (2009) G06F 9/00 – Бюл. 16. – 6 с.
18. Міхно Н. Л. Способы построения реконфигурируемого процессора на «элементном» уровне. / Збірник наукових праць ДЕТУТ. Серія «Транспортні системи і технології», 2011. – Вип. 18. – С. 84–94.