

УДК 004.274

*Л. Ф. Мараховський, д.т.н., професор
(професор кафедри «Автоматизація та комп'ютерно-інтегровані
технології транспорту» Державного економіко-технологічного
університету транспорту, м. Київ)*

*В. В. Москвин
(аспірант кафедри «Автоматизація та комп'ютерно-інтегровані
технології транспорту» Державного економіко-технологічного
університету транспорту, м. Київ)*

*А. В. Резидент
(аспірант кафедри «Автоматизація та комп'ютерно-інтегровані
технології транспорту» Державного економіко-технологічного
університету транспорту, м. Київ)*

ТОЛКОВЫЙ СЛОВАРЬ ПО НОВОМУ НАПРАВЛЕНИЮ В ОБЛАСТИ ТЕОРИИ ПОСТРОЕНИЯ ЭЛЕМЕНТАРНЫХ СХЕМ ПАМЯТИ. Ч. 1

В словаре дается краткое толкование значения понятий терминов и слов в области теории построения элементарных схем памяти, которые подкрепляются цитатами из научной литературы по новому научному направлению. Термины и понятия рассмотрены в области: теории синтеза и анализа схем автоматной (многофункциональной и многоуровневой) памяти. В статье предложены новые подходы по анализу схем памяти в виде их групп, указаны основные преимущества и отличия открытых многофункциональных схем памяти (МФСП) и полузакрытых многоуровневых схем памяти (МУСП) перед закрытыми структурами классических двоичных триггеров. Приведены математические зависимости структурных решений схем памяти, предложены новые универсальные буквенно-числовые языки описания структур схем памяти для символьного обозначения МФСП и МУСП. Раскрыты различные принципы и методы структурной организации МФСП и МУСП.

Ключевые слова: теория синтеза и анализа схем памяти, многофункциональные схемы памяти, многоуровневые схемы памяти, теория микроструктурного синтеза многофункциональных схем памяти.

У словнику дається коротке тлумачення понять термінів і слів в області теорії побудови елементарних схем пам'яті, які підкріплюються цитатами з наукової літератури з нового наукового напрямку. Терміни і поняття розглянуті в області: теорії синтезу та аналізу схем автоматної (багатофункціональної і багаторівневої) пам'яті. У статті запропоновані

© Мараховський Л. Ф., Москвин В. В., Резидент А. В., 2016

нові підходи щодо аналізу схем пам'яті у вигляді їх груп, вказані основні переваги і відмінності відкритих багатofункціональних схем пам'яті (БФСП) і напівзакритих багаторівневих схем пам'яті (БРСП) перед закритими структурами класичних двійкових тригерів. Наведено математичні залежності структурних рішень схем пам'яті, запропоновані нові універсальні буквено-числові мови опису структур схем пам'яті для символічного позначення БФСП і БРСП. Розкрито різні принципи і методи структурної організації БФСП і БРСП.

Ключові слова: *теорія синтезу та аналізу схем пам'яті, багатofункціональні схеми пам'яті, багаторівневі схеми пам'яті, теорія мікроструктурного синтезу багатofункціональних схеми пам'яті.*

Постановка задачі. Новая информационная технология потребовала объяснения новых терминов и новых понятий, которые необходимо понять специалистам в области компьютерных систем. Теория построения, анализа и синтеза схем автоматной памяти являются новым, неисследованным в вычислительной технике научным направлением. Поэтому, наряду с понятиями новых терминов, необходимо было достаточно просто и в компактном виде представить условные обозначения этих схем, предложить их расчёты, а также составить перечень терминов, связанных с данной темой. Особенно важным является то, чтобы всё это было собрано в одном месте, что и было сделано в данной статье.

Теория построения элементарных схем памяти

Асинхронные элементарные схемы памяти (элементарные автоматы) [2; 4; 12]. Они обладают полной системой переходов, полной системой выходов и системой функций сохранения состояний. Они состоят из групп логических элементов И-НЕ (ИЛИ-НЕ), которые не связаны друг с другом по выходу, а выходы логических элементов каждой группы соединены с одним входом логических элементов всех других групп, кроме одной. Монофункциональные схемы памяти имеют только одну функцию сохранения состояний в асинхронном триггере и многостабильной схеме памяти (МСП), которые имеют закрытую структуру. Многофункциональные схемы памяти (МФСП) имеют больше одной функцию сохранения состояний и открытую структуру, за счет соединения одного входа каждого логического элемента с входной шиной схемы памяти, если в группе более одного логического элемента.

Полнота системы переходов [2]. Полнота системы переходов элементарного автомата (схемы памяти) определяет, что для каждой пары внутренних состояний автомата, которые сохраняются при одном сохраняющем $e(\Delta)$ входном сигнале, найдется входной сигнал $x(t)$, который переведет автомат с одного состояния в другое.

Полнота системы выходов [2]. Полнота системы выходов элементарного автомата (схемы памяти) определяет, что в каждом состоянии автомат создает сигнал y_i , который отличается от сигналов, которые возникают в других состояниях автомата.

Монофункциональная элементарная схема памяти [4]. Монофункциональная элементарная схема памяти названа одноуровневым элементарным автоматом, обладающим полными системами переходов и выходов при запоминании всех состояний автомата только при одном сохраняющем $e(\Delta)$ входном сигнале.

Асинхронний RS-триггер [4; 12].

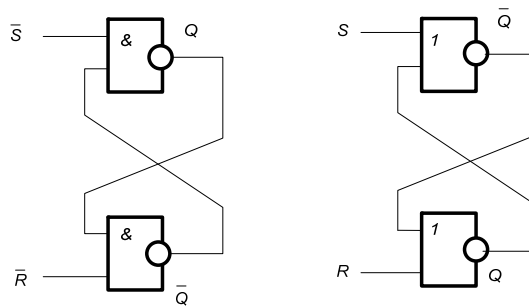


Рис. 1. Схеми RS-триггерів на елементах І-НЕ і ІЛИ-НЕ

Особенностью RS-триггера является то, что запись информации в нем осуществляется непосредственно с поступлением информационного $x(t)$ (устанавливающего) сигнала на его входы, который однозначно определяет значения выходных сигналов RS-триггера. Хранение состояний выходных сигналов в схемах триггеров осуществляется при одном сохраняющем $e(\Delta)$ входном сигнале, который действует между устанавливающими входными сигналами.

RS-триггер состоит из двух групп, в каждой группе которых находится по одному логическому элементу И-НЕ (ИЛИ-НЕ). Выходы каждой группы элементов соединены с входами элементов другой группы. Свободные входы элементов соединены с входной шиной схемы памяти. Надо отметить, что все двоичные триггеры в основе своей памяти используют асинхронный RS-триггер. Такие, как синхронные одно ступенчатые и двух ступенчатые триггеры – RS-триггер, D-триггер, JK-триггер, T-триггер и т. д.

Работа RS-триггера на элементах И-НЕ и на элементах ИЛИ-НЕ

Таблица 1. Таблица истинности RS-триггера на элементах И-НЕ

\bar{R}	\bar{S}	Q	\bar{Q}
0	0	1	1
1	0	1	0
0	1	0	1
1	1	1	0
		0	1

Таблица 2. Таблица истинности RS-триггера на элементах ИЛИ-НЕ

R	S	Q	\bar{Q}
1	1	0	0
1	0	0	1
0	1	1	0
0	0	1	0
		0	1

Триггер на элементах ИЛИ-НЕ имеет следующие три устанавливающие входные сигналы в автоматном непрерывном времени [4]: $x_1(t)(R = 1; S = 1)$; $x_2(t)(R = 1; S = 0)$; $x_3(t)(R = 0; S = 1)$; и один $e(\Delta)$ входной сигнал: $(R = 0; S = 0)$.

Моделирование работы по тактам RS-триггера [4].

Рассмотрим действие трех входных слов по тактам в таблицах при входных словах $p_1(T) = x_1(t), e(\Delta)$; $p_2(T) = x_2(t), e(\Delta)$ и $p_3(T) = x_3(t), e(\Delta)$.

Таблица 3. Входное слово $p_1(T) = x_1(t), e(\Delta)$

Такты	1	2	3	4	5	6
R	1	1	1	*	0	0
S	1	1	1	*	0	0
Q	*	0	0	0	*	*
\bar{Q}	*	0	0	0	*	*

Таблица 4. Входное слово $p_2(T) = x_2(t), e(\Delta)$

Такты	1	2	3	4	5	6
R	1	1	1	*	0	0
S	0	0	0	0	0	0
Q	*	0	0	0	0	*
\bar{Q}	*	*	1	1	1	1

Таблица 5. Входное слово $p_3(T) = x_3(t), e(\Delta)$

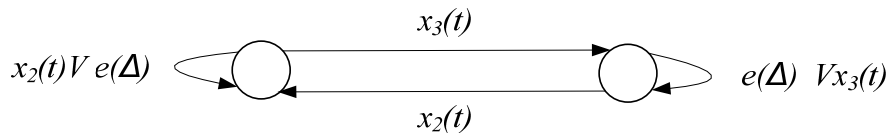
Такты	1	2	3	4	5	6
R	0	0	0	0	0	0
S	1	1	1	*	0	0
Q	*	*	1	1	1	1
\bar{Q}	*	0	0	0	0	0

При рассмотрении результатов вычислений при действии входного слова $p_1(T)$, мы видим, что устанавливающий $x_1(t)$ входной сигнал определяет на обоих выходных узлах значение 0, которое не сохраняется при появлении сохраняющего $e(\Delta)$ входного сигнала, потому что на обоих исходных узлах триггера сигналы имеют неопределенное значение 0,5 ($Q = 0,5$ и $\bar{Q} = 0,5$). Это объясняет то, что при применении слова $p_1(T)$ триггер не имеет устойчивого выходного сигнала, а поэтому, такое входное слово для RS-триггера является запрещенным. На элементах И-НЕ и на элементах ИЛИ-НЕ входное слово $p_1(T)$ в RS-триггере запрещается при использовании в детерминированных дискретных устройствах.

При рассмотрении результатов вычислений при воздействии входного слова $p_2(T)$. Мы видим, что устанавливающий $x_2(t)$ входной сигнал определяет на выходных узлах значение $Q = 0$ и $\bar{Q} = 1$, которые сохраняются при появлении сохраняющего $e(\Delta)$ входного сигнала.

При рассмотрении результатов вычислений при действии входного слова $p_3(T)$. Мы видим, что устанавливающий $x_3(t)$ входной сигнал определяет на выходных узлах значение $Q = 1$ и $\bar{Q} = 0$ хранящихся при появлении сохраняющего $e(\Delta)$ входного сигнала.

Триггер считается, что находится в нуле, когда $Q = 0$, и в единице, когда $Q = 1$. Это условие необходимо запомнить, чтобы всегда было легко определить состояние, в каком находится триггер, так как он симметричный и легко можно ошибиться.



**Рис. 2. Граф-схема работы RS-триггера
в автоматном непрерывном времени [4]**

Вычисление основных цифровых параметров RS-триггера на элементах И-НЕ (ИЛИ-НЕ) [4].

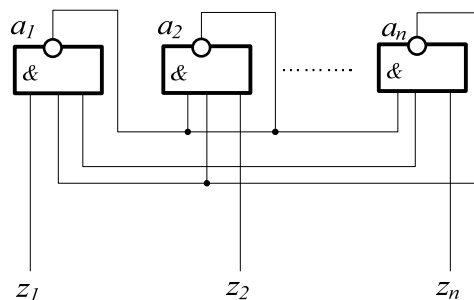
1. Число M запоминающих состояний двоичных или многостабильных триггеров вычисляется по формуле:

$$M = \sum_{i=1}^n (2 - 1)_i = n, \tag{1}$$

где n -число элементов И-НЕ (ИЛИ-НЕ) в схеме триггера или МСП.

2. Число r_e сохраняющих $e(\Delta)$ входных сигналов двоичных или многостабильных триггеров вычисляется по формуле:

$$r_e = \prod_{i=1}^n (2 - 1)_i = 1. \tag{2}$$



**Рис. 3. Обобщенная структурная
схема многостабильной схемы
памяти (МСП) [4]**

МСП состоит из n ($n > 2$) групп, в каждой группе из которых находится по одному логическому элементу И-НЕ (ИЛИ-НЕ). Выходы каждой группы элементов соединены с входами элементов других групп. Свободные входы элементов соединены с входной шиной схемы памяти.

Вычисление основных цифровых параметров МСП на элементах И-НЕ (ИЛИ-НЕ) определяется по тем же формулам, что и RS-триггер (см. выше).

Принцип реконфигурируемости [16]

Принцип реконфигурируемости означает, что логическая структура реконфигурируемого устройства может динамически меняться как при подготовке к решению задачи, так и в ходе вычислительного процесса.

Структурная универсальность реконфигурируемых устройств (РУ) [16]. Определяется принципом реконфигурируемости, когда удастся простым перепрограммированием структуры РУ настраивать его на эффективную реализацию заданного алгоритма.

Принцип структурной организации многофункциональных схем памяти (МФСП) [4]. Заключается в том, что используются n логических элементов ИЛИ-НЕ (И-НЕ), которые разбиваются на m ($m < n$) групп. Выходы элементов одной группы не связаны с входами своей группы логических элементов. Они соединяются с входами элементов других групп схемы. Один из свободных входов каждого i -го элемента соединяется с входами устанавливающей входной шины, на которую поступает входной сигнал $x(t)$, а второй из свободных входов каждого i -го элемента соединяется с входами сохраняющей входной шины схем памяти, на которую поступает входной сигнал $e(\Delta)$.

Определениемногофункциональной схемы памяти (МФСП) [4; 5].

МФСП – одноуровневый многофункциональный элементарный автомат с полной системой переходов и полной системой выходов при реализации каждой из r_e ($r_e > 1$) функций δ_e сохранения состояний.

МФСП можно функционально представлять как r_e одноуровневых элементарных автоматов, каждый из которых запоминает все свои состояния только при одном из различных соответствующих сохраняющих e_j ($j = \overline{1, r_e}$) наборах входных сигналов. МФСП имеет матричную структуру запоминаемых состояний.

Таблица 6. Матрица состояний МФСП

	μ_1	μ_2	μ_n
π_0	a_{10}	a_{20}	...	a_{n0}
π_1	a_{11}	a_{21}	...	a_{n1}
π_2	a_{12}	a_{22}	...	a_{n2}
...
π_m	a_{1m}	a_{2m}	...	a_{nm}

МФСП названа схемой автоматной памяти, потому, что матричная схема запоминания состояний, в которой может осуществляться переход по двум переменным, аналогично заданию матрицы переходов в сложных автоматах Мили и Мура [2].

Язык описания структуры многофункциональных схем памяти цифровым числом [4]. Цифровое описание элементарного устройства памяти представляется в виде позиционного числа (десятичного или шестнадцатилетнего), которое представляет структуру МФСП. Это число характеризует структуру так, чтобы используя это число, можно было бы формальными методами вычислить основные параметры схемы памяти, на основе которых осуществить выбор оптимальной, по мнению проектировщика, структуры и построить ее на логических элементах в виде функциональной схемы памяти. В цифровом описании МФСП целесообразно ввести десятичное число, количество разрядов которого соответствует количеству групп логических элементов в МФСП, а каждая цифра – количество логических элементов в той или иной группе. Максимальное количество разрядов десятичного числа равно 10, которое соответствует ограничению числа групп до 10 в структуре МФСП. Эти ограничения чисто условные, хотя и соответствуют в некоторой степени ограничением многих асинхронных элементов ИЛИ-НЕ (И-НЕ) интегральных схем.

Число, определяющее структуру МФСП в десятичной системе счисления, имеет ограничения по количеству логических элементов И-НЕ (ИЛИ-НЕ) в каждой группе до 9, что соответствует реальным ограничением интегральных схем. Количество разрядов, характеризующих структуру МФСП в десятичной системе счисления, имеют ограничения на количество возможных входов в используемых логических элементах (в данном числовом описании – до 10). В описании структура МФСП задается количеством логических элементов в каждой i -й позиции числа и количеством групп (разрядов) в самом числе.

Для получения результатов, которые получаются при использовании цифрового описания при выборе МФСП, можно выполнить следующие шаги:

1. При цифровом описании МФСП можно определить его основные параметры: M – количество запоминающихся устойчивых состояний; r_x – количество устанавливающих $x_i(t)$ входных сигналов и r_y – количество входных сигналов $e_j(\Delta)$, а так же выбрать необходимый критерий (удовлетворяющий полученным результатам основных параметров) для логического проектирования МФСП, которое необходимо для создания перспективных устройств вычислительных машин и сетей.

2. Выбирая основные параметры МФСП, можно построить ее функциональную схему на базе логических элементов (И-НЕ, ИЛИ-НЕ, И-ИЛИ-НЕ), а также найти ее описание в виде системы логических уравнений, когда это необходимо, для имитационного моделирования схем памяти.

Определение параметров многофункциональных схем памяти [4].

Характеристическое число запоминаемых состояний K_i в i -й группе определяется по формуле:

$$K_i = 2^{R_i} - 1, \quad (3)$$

где R_i – число логических элементов в i -й группе.

Количество M устойчивых состояний $a(\Delta)$ МФСП, хранящихся под воздействием сохраняющих $e(\Delta)$ входных сигналов, определяется формулой:

$$M = \sum_{i=1}^m K_i, \quad (4)$$

где K_i – характеристическое число i -й группы.

Общее количество r_x различных наборов устанавливающих $x(t)$ входных сигналов МФСП определяется формулой:

$$r_x = M + 1, \quad (5)$$

где M – количество устойчивых состояний МФСП, которые сохраняются;

1 – дополнительный набор устанавливающего $x_p(t)$ входного сигнала, однозначно устанавливающего состояние $a_p(t)$, которое не сохраняется ни при одном наборе сохраняющего $e(\Delta)$ входного сигнала МФСП. Такой набор устанавливающего $x_p(t)$ входного сигнала в детерминированных устройствах является запрещенным [12].

Общее число r_e различных наборов сберегающих $e(\Delta)$ входных сигналов МФСП можно определять формулой:

$$r_e = \prod_{i=1}^m K_i, \quad (6)$$

Структуры многофункциональных схем [4; 5].

МФСП рассматривают два класса функциональных схем: класс L и класс L^M . Например, многофункциональная схема класса L , описываемая цифровым числом 13 и обозначаемая $L13$, представлена на рис. 4.

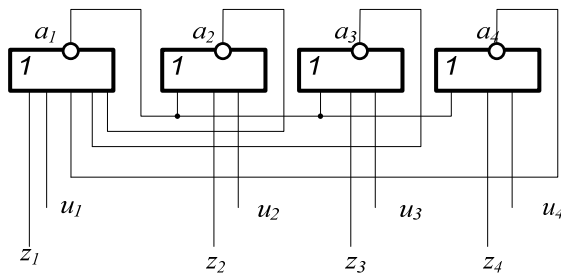


Рис. 4. Многофункциональная схема класса L , описываемая цифровым числом 13 и обозначаемая $L13$

МФСП класса L^M на элементах ИЛИ-НЕ, описываемая цифровым числом 13 и обозначаемая $M13$, представлена на рис. 5.

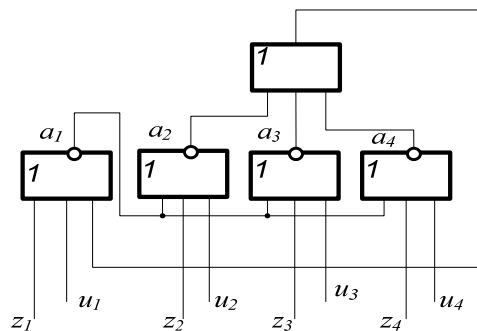


Рис. 5. МФСП класса L^M на элементах ИЛИ-НЕ, описываемая цифровым числом 13 и условно обозначаемая $M13$

Уменьшение узлов набора входного сигнала $x(t)$ в МФСП [4]. Уменьшение количество входных узлов в МФСП класса L^M и класса L , где в группах логических элементов более 1, позволяет устанавливающие входы $z_i(t)$ каждой i -й группы МФСП объединить в один входной узел. Входные $u_i(\Delta)$ узлы в МФСП специально не объединены. При этом, алгоритм работы МФСП не изменяется.

Таким образом, набор входного сигнала $x(t)$, объединяющий устанавливающие узлы $z_i(t)$ всех i -х групп МФСП, уменьшает количество входных узлов $z_i(t)$ до m групп (рис. 6).

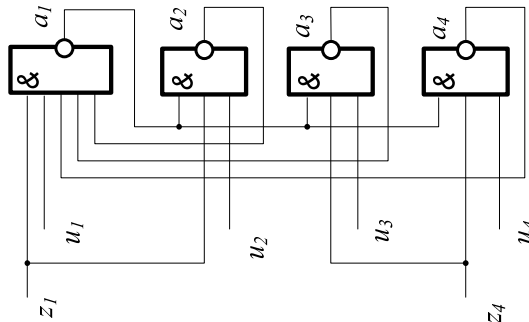


Рис. 6. Многофункциональная схема памяти с объединением входных устанавливающих сигналов каждой группы

Условные обозначения многофункциональных схем памяти [4]. Внутри самого условного обозначения МФСП ставится обозначение $M13$, которое отражает структуру МФСП класса L^M . При МФСП класса L условное обозначение заменяется на $L13$. При необходимости в условном обозначении надо указать на каких логических элементах реализована схема МФСП, то под цифровым кодом можно поставить знак $\&$, когда используются логические элементы И-НЕ, а при отсутствии знака $\&$ используются логические элементы ИЛИ-НЕ (рис. 7).

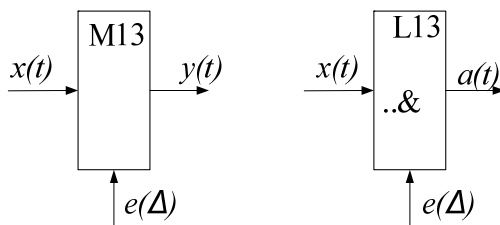


Рис. 7. Условное обозначение МФСП

Условные обозначения МФСП двух классов L и L^M отражают структуру, количество входных узлов входного сигнала $x(t)$, число которых равно количеству разрядов числа, количество входных узлов входного сигнала $e(\Delta)$ и выходных сигналов $y(T)$ (или $a(T)$), которые соответственно равны сумме цифр числа, а также какие логические элементы И-НЕ или ИЛИ-НЕ используются в данной схеме.

Выводы и предложения. В статье авторы указали описание и значение таких понятий как МФСП и МУСП, а также показали их отличия и преимущества от классического построения вычислительной техники, которая использует в качестве памяти двоичные триггеры. Также, в статье был приведен список терминов и понятий в области построения, анализа и синтеза многофункциональных и многоуровневых схем памяти, а также предложен новый, простой и компактный способ их записи.

Это позволит значительно ускорить дальнейшую работу в этой области, а также упростит изучение данного нового направления в области компьютерной техники для студентов, аспирантов и специалистов, а также для людей изучающих схемотехнику в понимании синтеза и анализа МФСП и МУСП, что поможет им в изучении данной тематики.

ЛИТЕРАТУРА

1. Толковый словарь русского языка для учащихся школ / В.Г. и др. – Л.: Просвещение, 1982. – 384 с.
2. Глушков В.М. Синтез цифровых автоматов. – М.: Физматгиз, 1962. – 476 с.
3. Глушков В.М. Теория алгоритмов. – К.: КВИРТУ, 1961. – 167 с.
4. Мараховский Л.Ф., Михно Н.Л. Основы новой информационной технологии: монография. – Saarbrcken, Germany, i.melnic@lap-publishing.ru / www.lap-publishing.ru. – 2013. – 369 с.
5. Мараховский Л.Ф. Основы теории проектирования дискретных устройств. Логическое проектирование дискретных устройств на схемах автоматной памяти: монография. – К.: КГСУ, 1996. – 128 с.
6. Мараховский Л.Ф., Михно Н.Л. Математические основы многофункциональных автоматов 1-го и 2-го рода и автоматов 3-го рода // «Академия Тринитаризма», М., Эл№77-6567, пул.14296. 17.03.07. – 36 с.
7. Словарь литературоведческих терминов. Словарь А-Я
8. Материал из Википедии – свободной энциклопедии. Парадигма (философия)
9. Промоненков В.К., Парадигма информации // «Академия Тринитаризма», М., Эл № 77-6567, пул.20589, 16.05.2015.– 17 с.
10. Стахова А.П. The Mathematics of Harmony. From Euclid to Contemporary Mathematics and Computer Science.–Canada, World Scientific, 2010. –600 p.
11. Заде Л.А. Понятие лингвистической переменной и его применение к принятию приближенных решений: Пер. с англ. – М.: Мир, 1976. – 165 с.
12. Справочник по цифровой вычислительной технике: (процессоры и память) / Б.Н.Малиновский, Е.И.Брюхович, Е.Л.Денисенко и др. / Под ред. Б.Н.Малиновского. – К.: «Техніка», 1979. – 366 с.
13. Мищенко В.А., Козюминский В.Д., Семашко А.Н. Многофункциональные автоматы и элементная база ЭВМ / Под ред. В.А. Мищенко. – М.: Радио и связь, 1982. – 249 с.
14. Marachovsky L.F. Basic Concepts to Build the Next Generation of Reconfigurable Computing Systems. International Journal Of Applied And Fundamental Research. – 2013. – № 2 – URL: www.science-sd.com/455-24170 (20.11.2013). 6 p.
15. Мараховский Л.Ф., Михно Н.Л. Структурный автомат. – Патент.–Зареєстровано в Державному реєстрі патентів України на корисні моделі № 25816 від 27 серпня 2007 р. – (51) МПК (2006) G06F 1/00 – Бюл. 13.– 12 с.
16. Палагин А.В. Реконфигурируемые вычислительные системы: Основы и приложения / А.В. Палагин, В.Н. Опанансенко. – К.: Просвіта, 2006. – 280 с.

***Leonid F. Marahovskij, Doctor of Science (Technical Sciences), Professor
(Professor Automation and Computer-Integrated Technology of Transport
Chair, State University for Transport Economy and Technologies)***
Vadim V. Moskvina
***(postgraduate of Automation and Computer-Integrated Technology of Transport
Chair, State University for Transport Economy and Technologies)***
Oleksiy V. Rezident
***(postgraduate of Automation and Computer-Integrated Technology of Transport
Chair, State University for Transport Economy and Technologies)***

THE EXPLANATORY DICTIONARY IN THE NEW DIRECTION IN
THE FIELD OF THE THEORY OF CONSTRUCTION OF ELEMENTARY
SCHEMES OF MEMORY

The dictionary gives a brief interpretation of the values in the theory of the construction of the elementary concepts of memory circuits of terms and words that are supported by citations from the scientific literature on new scientific direction. Terms and concepts discussed in: the theory of synthesis and analysis of the automaton circuit (multi-functional and multi-level) memory. The paper suggests new approaches to the analysis of the memory circuits in the form of groups, shows the main advantages and differences of open multi-functional memory circuits (MFMC) and the semi-enclosed multi-level memory circuits (MLMC) in front of the closed structures of the classical binary triggers. Mathematical formulas structural solutions of memory circuits were shown, new universal alphanumeric description languages structures of memory circuits for symbolic notation MFMC and MLMC were offered. Disclosed different principles and methods of the structural organization of MFMC and MLMC.

Keywords: theory of synthesis and analysis of memory circuits, memory circuits multifunctional, multi-level memory circuit, the theory of multi-level memory circuit.

REFERENCES

1. *Tolkovyy slovar' russkogo jazyka dlja uchashhihsja shkol*[Explanatory Dictionary of the Russian Language: A Handbook for pupils]/ v.g. andetc. – l.: prosveshhenie, 1982. –384 p.
2. Glushkov V.M. *Sintez cifrovyyh avtomatov*. [Synthesis of Digital Automata] – M.: Fizmatgiz, 1962. – 476 p.
3. Glushkov V.M. *Teorija algoritmov*[The theory of algorithms]. –K.: KVIRTU, 1961. – 167 p.
4. Marahovskij L.F., Mihno N.L. *Osnovy novoy informacionnoj tehnologii: monografija*. – Saarbrcken, Germany, i.melnic@lap-publishing.ru / www.lap-publishing.ru. [Fundamentals of new information technology. Fundamental principles of design of reconfigurable devices, computer systems and artificial neuron: a monograph] – 2013.– 369 p.
5. Marahovskij L.F. *Osnovy teorii proektirovaniya diskretnyh ustrojstv. Logicheskoe proektirovanie diskretnyh ustrojstv na shemah avtomatnoj pamjati: monografija*. [Basic theory of designing discrete devices. The logical design of discrete devices on the machine-memory schemas: monograph.]– K.: KGEU, 1996. –128 p.
6. Marahovskij L.F., Mihno N.L. *Matematicheskie osnovy mnogofunktional'nyh avtomatov 1-go i 2-go roda i avtomatov 3-go roda // «Akademija Trinitarizma»*, [Mathematical Foundations of multifunctional machines of the 1st and 2nd kind and machines of the 3rd kind] //»Academy of trinitarizm» M., Jel№77-6567, pul.14296. 17.03.07. – 36 p.
7. *Slovar' literaturovedcheskih terminov. Slovar' A-Ya* [Dictionary of literary terms. Dictionary A-Ya]
8. *Wikipedia, the free encyclopedia . Paradigm (philosophy)*
9. Promonenkov V.K., *Paradigma informacii // «Akademija Trinitarizma»*, [The paradigm of information] //»Academy of trinitarizm» M., Jel № 77-6567, publ.20589, 16.05.2015.– 17 p.
10. Stahova A.P. *The Mathematics of Harmony. From Euclid to Contemporary Mathematics and Computer Science*.–Canada, World Scientific, 2010. –600 p.
11. Zade L.A. *Ponjatje lingvisticheskoj peremennoj i ego primenenie k prinjatiju priblizhennyh reshenij*[The concept of linguistic variable and its application to the adoption of the approximate solutions]:translation from English.. – M.: Mir, 1976. – 165 p.
12. *Spravochnik po cifrovoj vychislitel'noj tehnike: (processory i pamjat')* [Guide to digital computing (processors and memory)] / B.N.Malinovskij, E.I.Brjuhovich, E.L.Denisenko i dr. / Under the editors:. B.N.Malinovskiy. – K.: «Tehnika», 1979. – 366 p.

13. Mishhenko V.A., Kozjuminskij V.D., Semashko A.N. *Mnogofunkcional'nye avtomaty i jelementnaja bazaEVM* [Multifunction machines and cell computer database]/ Under the editors. V.A. Mishhenko. – M.: Radio i svjaz', 1982. – 249 p.

14. Marachovsky L.F. Basic Concepts to Build the Next Generation of Reconfigurable Computing System. International Journal Of Applied And Fundamental Research. – 2013. – № 2 – URL: www.science-sd.com/455-24170 (20.11.2013). 6 p.

15. Marahovskij L.F., Mihno N.L. *Strukturnij avtomat.* [The structural automatic machine] – Patent. – registered in the Ukrainian State Register of patents for utility models № 25816 27 27 of August, 2007. – (51) МПК (2006) G06F 1/00 – Бюл. 13.– 12 с.

16. Palagin A.V. *Rekonfiguriruemye vychislitel'nye sistemy: Osnovy i prilozhenija* [Reconfigurable computing: Fundamentals and applications]/ A.V. Palagin, V.N. Opanansenko. – K.: Prosvita, 2006. – 280 p.