

УДК 681.31

Г.А. ПОЛЯКОВ¹, В.В. ОНИЩЕНКО²¹Академия наук Прикладной Радиоэлектроники, Украина²Харьковский университет Воздушных Сил, Украина

КОМПОЗИЦИОННЫЙ СИНТЕЗ ИНТЕРФЕЙСНЫХ ВЕНТИЛЬНЫХ СХЕМ ЦИФРОВЫХ УСТРОЙСТВ И ИХ ВИЗУАЛИЗАЦИЯ

Описывается алгоритм формального проектирования вентиляльных схем параллельных цифровых устройств, содержанием которого является переход от функциональной схемы устройства, представленной в числовом формате сопряженно-внешних множеств (СВМ), к формату СВМ общей интерфейсной вентиляльной схемы. Приводятся иллюстрирующие примеры.

формат СВМ, функциональная схема, интерфейсная вентиляльная схема, визуализация схем параллельных цифровых устройств

Введение

Постановка проблемы. Возрастание требований к сложности проектируемых цифровых устройств и сокращению времени на их разработку делают исключительно важной задачей использование систем автоматического проектирования [1 – 3]. Применение таких систем основано на использовании единого числового формата СВМ [4 – 5], обеспечивающего (по сравнению с текстовым) значительное сокращение времени проектирования и увеличение сложности проектов. Одной из важных проблем в этом направлении является разработка метода синтеза интерфейсных вентиляльных схем цифровых устройств и их визуализация.

Анализ литературы. Анализ существующих систем автоматизированного проектирования (САПР) показывает, что при проектировании вентиляльных схем цифровых устройств используется в основном текстовое описание схем на языках VHDL, Verilog, AHDL, Superlog, SystemC и т.д. [1, 6 – 8]. Текстовый формат является исходным также и при визуализации схем. Использование текстового формата в процессе автоматизированного проектирования цифровых устройств существенно ограничивает возможности увеличения размерности проек-

тов, уменьшения времени на разработку и повышения качества получаемых решений.

Цель статьи. Описать алгоритм формального синтеза интерфейсной вентиляльной схемы проектируемого цифрового устройства, представленной в формате СВМ, исходя из числового формата СВМ функциональной схемы устройства.

Постановка задачи. Исходные данные проектирования:

- числовой формат СВМ функциональной схемы цифрового устройства, определяющий состав и связи библиотечных модулей функциональной схемы, представленный: *базовым файлом* $BFF = (j, TYP, NSJ, SJD, NWJ, WJD, VH, VIH, RES)$, $j = \overline{0, kf - 1}$, где kf – количество компонентов (строк файла BFF) функциональной схемы; *файлом связей* $CFF = (v, JSD, S, SNWIH, SNWHO, JWD, W, WNWHO, WNWIH)$, $v = \overline{0, sf - 1}$, где sf – количество связей (строк файла CFF) функциональной схемы; *файлом разрядностей компонентов* $RCF = (j, RCVH, RCVIH)$, где $RCVH$ – массив суммарных разрядностей входов каждого j -го компонента; $RCVIH$ –

массив суммарных разрядностей всех выходов каждого j -го компонента; *файлом разрядностей шин компонентов* $RSF = (v, RSVH, RSVIH)$, где $RSVH$ – массив разрядностей шин сопряженных компонентов; $RSVIH$ – массив разрядностей шин внешних компонентов;

- база вентиляных схем библиотечных компонентов в числовом формате СВМ и их технические характеристики (тип, количество входов/выходов, разрядность входов/выходов, временная задержка, нагрузочная способность и т.д.).

Структура файлов формата СВМ применительно к иллюстрирующему примеру представлена в табл. 1 – 4. Соответствующая функциональная схема устройства приведена на рис. 1.

Результатом проектирования должна являться числовая спецификация в формате СВМ интерфейсной вентиляной схемы проектируемого устройства, представленная *базовым файлом* $BFI = (i, T\tilde{Y}P, N\tilde{S}J, S\tilde{J}D, N\tilde{W}J, W\tilde{J}D, \tilde{V}H, \tilde{V}IH, R\tilde{E}S)$, $i = \overline{0, ki - 1}$, где ki – количество компонентов (строк файла BFI) интерфейсной вентиляной схемы; *файлом связей* $CFI = (\mu, J\tilde{S}D, \tilde{S}, SN\tilde{W}IH, SN\tilde{W}HO, J\tilde{W}D, \tilde{W}, WN\tilde{W}HO, WN\tilde{W}IH)$, $\mu = \overline{0, si - 1}$, где si – количество связей (строк файла CFI) интерфейсной вентиляной схемы. Интерфейсная вентиляная схема должна являться основой для формирования документации по производству СБИС и содержать функциональные компоненты, раскрываемые библиотечными вентиляными схемами в формате СВМ, а также специфицированные до битовых шин межкомпонентные связи.

Алгоритм композиционного синтеза

Блок-схема формирования интерфейсной вентиляной схемы цифрового устройства (рис. 2) вклю-

чает три нижеперечисленных основных этапа.

1-й этап (символ 5, рис. 2) – осуществляет формирование файлов BFI и CFI для входов интерфейсной вентиляной схемы цифрового устройства. Каждая j -я строка файла BFF формата СВМ будет представлена r ($r = \overline{0, rcvih[j] - 1}$) строками файла BFI :

$$\tilde{t}yp[i + r] = typ[j];$$

$$n\tilde{s}j[i + r] = -1;$$

$$\tilde{s}jd[i + r] = 0; \tilde{w}jd[i + r] = wjd[j];$$

$$n\tilde{w}j[i + r] = \begin{cases} r, j = 0; \\ \sum_{\xi=0}^{i-1} \tilde{w}jd[\xi] + r, j > 0; \end{cases}$$

$$\tilde{v}h[i + r] = 0; \tilde{v}ih[i + r] = 1;$$

$r\tilde{e}s[i + r]$ формируется путем коррекции $res[j]$ с учетом разрядности r .

Формирование массивов файла CFI описывается следующими соотношениями:

$$v = nwj[j];$$

$$\mu = n\tilde{w}j[i];$$

$$\mu = n\tilde{w}j[i] + \tau \cdot rsvih[v] + \rho;$$

$$\tau = \overline{0, wjd[j] - 1};$$

$$\rho = \overline{0, rsvih[v] - 1};$$

$$j\tilde{w}d[\mu] = \begin{cases} -1, \tau = wjd[j] - 1; \\ \mu + 1, 0 \leq \tau < wjd[j] - 1; \end{cases}$$

$$\tilde{w}[\mu] = w[v + \tau] + k,$$

где k – коэффициент пересчета номеров компонентов при переходе от функциональной схемы к интерфейсной вентиляной схеме цифрового устройства, вычисляемый по формуле $k = k1 + k2 - k3 - k4$. При этом значения $k1$ и $k3$ вычисляются $\forall \lambda$, для которых $v\tilde{h}[\lambda] = 0$.

$$k1 = \sum_{\lambda=0}^{w[v+\tau]-1} rcvih[\lambda]; k3 = \sum_{\lambda=0}^{w[v+\tau]-1} vih[\lambda].$$

Таблица 1

Таблица 2

Базовый файл *BFF*

Файл *RCF*

<i>j</i>	<i>TYP</i>	<i>NSJ</i>	<i>SJD</i>	<i>NWJ</i>	<i>WJD</i>	<i>VH</i>	<i>VIH</i>	<i>RES</i>	<i>j</i>	<i>RCVH</i>	<i>RCVIH</i>
0	201	-1	0	0	1	0	1	a_in	0	0	2
1	201	-1	0	1	1	0	1	b_in	1	0	2
2	30	0	2	2	1	2	1	RG	2	3	2
3	30	2	2	3	1	2	1	RG	3	3	2
4	100	4	2	4	1	2	1	FUN	4	4	2
5	30	6	2	5	1	2	1	RG	5	3	2
6	202	8	1	-1	0	1	0	c_out	6	2	0
7	205	-1	0	6	3	0	1	clk	7	0	1

Таблица 3

Таблица 4

Файл связей *CFF*

Файл *RSF*

<i>v</i>	<i>JSD</i>	<i>S</i>	<i>SNWIH</i>	<i>SNWHO</i>	<i>JWD</i>	<i>W</i>	<i>WNWHO</i>	<i>WNWIH</i>	<i>v</i>	<i>RSVH</i>	<i>RSVIH</i>
0	1	0	0	0	-1	2	0	0	0	2	2
1	-1	7	0	1	-1	3	0	0	1	1	2
2	3	1	0	0	-1	4	0	0	2	2	2
3	-1	7	0	1	-1	4	1	0	3	1	2
4	5	2	0	0	-1	5	0	0	4	2	2
5	-1	3	0	1	-1	6	0	0	5	2	2
6	7	4	0	0	7	2	1	1	6	2	1
7	-1	7	0	1	8	3	1	1	7	1	1
8	-1	5	0	0	-1	5	1	1	8	2	1

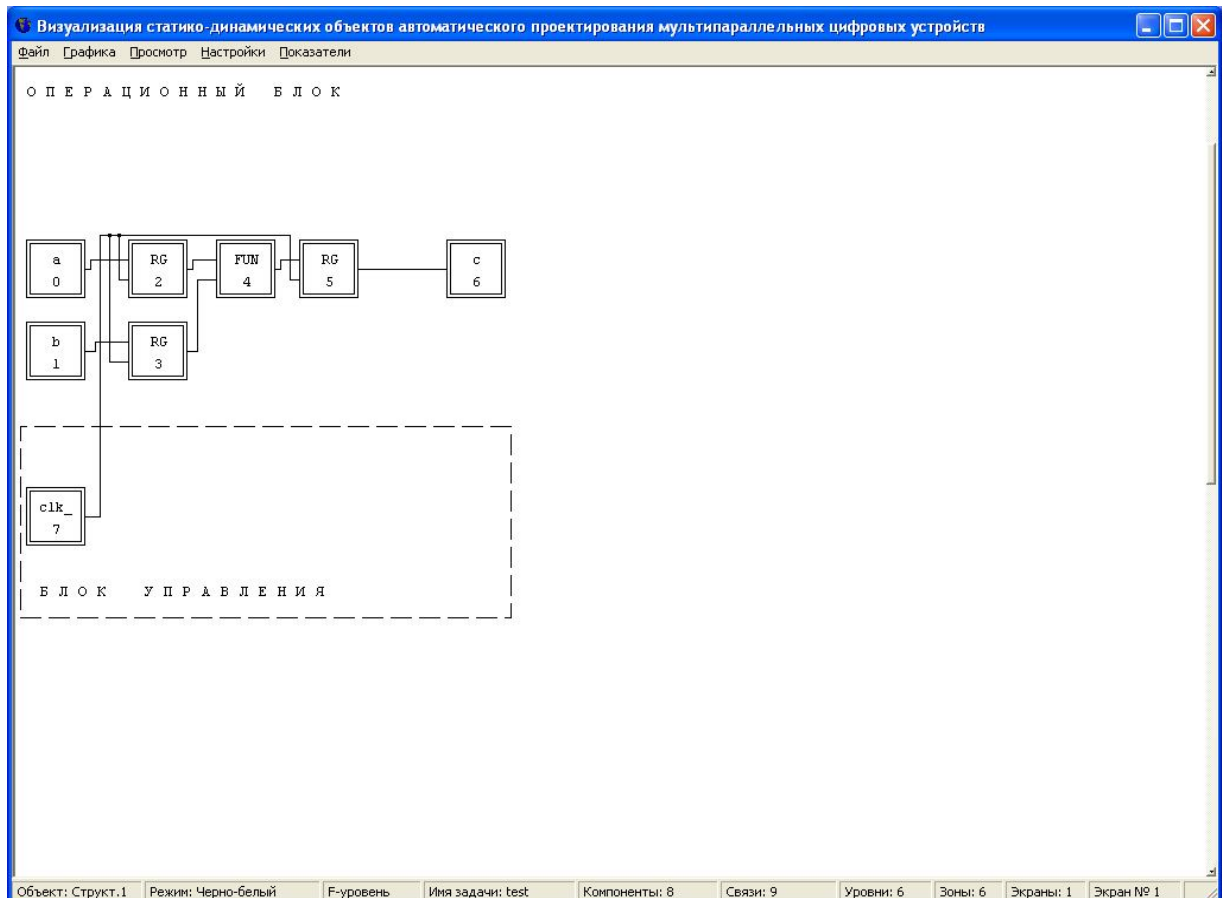


Рис. 1. Функциональная схема проектируемого устройства

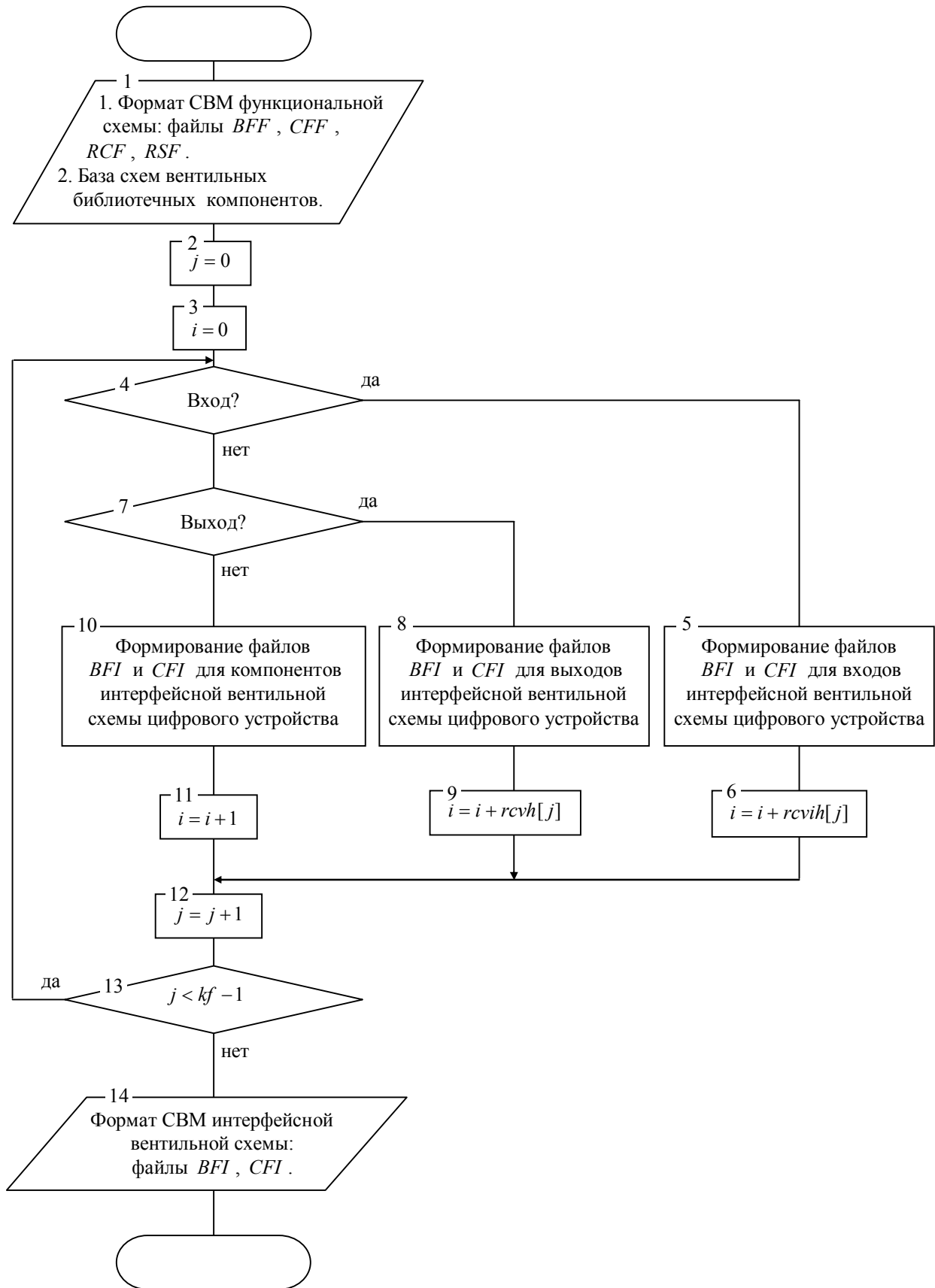


Рис. 2. Блок-схема формирования интерфейсной ventильной схемы цифрового устройства

Значения $k2$ и $k4$ вычисляются $\forall \lambda$, для которых $vih[\lambda] = 0$.

$$k2 = \sum_{\lambda=0}^{w[v+\tau]-1} rcvh[\lambda]; \quad k4 = \sum_{\lambda=0}^{w[v+\tau]-1} vh[\lambda].$$

$$wn\tilde{w}ho[\mu] = \sum_{\xi=nsj[w[v+\tau]]}^{nsj[w[v+\tau]]+wnwho[v+\tau]-1} rsvh[\xi] + \rho;$$

$$wn\tilde{w}ih[\mu] = 0.$$

2-й этап (символ 8, рис. 2) – осуществляет формирование файлов *BFI* и *CFI* для выходов интерфейсной вентиляльной схемы цифрового устройства. Каждая j -я строка файла *BFF* формата CBM будет представлена t ($t = \overline{0, rcvh[j]-1}$) строками файла *BFI*:

$$\tilde{t}yp[i+t] = typ[j];$$

$$\tilde{s}jd[i+t] = 1;$$

$$n\tilde{s}j[i+t] = \sum_{\ell=0}^{i-1} \tilde{s}jd[\ell] + t;$$

$$n\tilde{w}j[i+t] = -1; \quad \tilde{w}jd[i+t] = 0;$$

$$\tilde{v}h[i+t] = 1; \quad \tilde{v}ih[i+t] = 0;$$

$\tilde{r}es[i+t]$ формируется путем коррекции $res[j]$ с учетом разрядности t .

Формирование массивов файла *CFI* описывается следующими соотношениями:

$$v = nsj[j];$$

$$\mu = n\tilde{s}j[i] + \tau \cdot rsvh[v] + \rho;$$

$$\tau = \overline{0, sjd[j]-1};$$

$$\rho = \overline{0, rsvh[v]-1};$$

$$\tilde{j}sd[\mu] = \begin{cases} -1, \tau = sjd[j]-1; \\ \mu+1, 0 \leq \tau < sjd[j]-1; \end{cases}$$

$$\tilde{s}[\mu] = s[v+\tau] + k,$$

где k – коэффициент пересчета номеров компонентов при переходе от функциональной схемы к интерфейсной вентиляльной схеме цифрового устройства, вычисляемый по формуле $k = k1 + k2 - k3 - k4$. При этом значения $k1$ и $k3$ вычисляются $\forall \lambda$, для

которых $vh[\lambda] = 0$.

$$k1 = \sum_{\lambda=0}^{s[v+\tau]-1} rcvih[\lambda]; \quad k3 = \sum_{\lambda=0}^{s[v+\tau]-1} vih[\lambda].$$

Значения $k2$ и $k4$ вычисляются $\forall \lambda$, для которых $vih[\lambda] = 0$.

$$k2 = \sum_{\lambda=0}^{s[v+\tau]-1} rcvh[\lambda]; \quad k4 = \sum_{\lambda=0}^{s[v+\tau]-1} vh[\lambda].$$

$$sn\tilde{w}ho[\mu] = 0; \quad sn\tilde{w}ih[\mu] = \rho.$$

3-й этап (Символ 10, рис. 2) – осуществляет формирование файлов *BFI* и *CFI* для компонентов интерфейсной вентиляльной схемы цифрового устройства. Каждая j -я строка файла *BFF* формата CBM будет представлена i -й строкой файла *BFI*:

$$\tilde{t}yp[i] = typ[j];$$

$$n\tilde{s}j[i] = \sum_{\ell=0}^{i-1} \tilde{s}jd[\ell];$$

$$\tilde{s}jd[i] = \sum_{\ell=0}^{sjd[j]-1} rsvh[nsj[j] + \ell];$$

$$n\tilde{w}j[i] = \sum_{\ell=0}^{i-1} \tilde{w}jd[\ell];$$

$$\tilde{w}jd[i] = \sum_{\ell=0}^{wj[j]-1} rsvih[nwj[j] + \ell];$$

$$\tilde{v}h[i] = rcvh[j]; \quad \tilde{v}ih[i] = rcvih[j].$$

В $\tilde{r}es[i]$ заносим имя из базы компонентов для соответствующего типа компонента $typ[j]$ с учетом разрядностей.

Формирование массивов файла *CFI* для сопряженных связей описывается следующими соотношениями:

$$v = nsj[j]; \quad \mu = n\tilde{s}j[i] + \tau \cdot rsvh[v] + \rho;$$

$$\tau = \overline{0, rsvh[v]-1};$$

$$\rho = \overline{0, \tilde{s}jd[j]-1};$$

$$\tilde{j}sd[\mu] = \begin{cases} -1, \mu = n\tilde{s}j[i] + \tilde{s}jd[i]-1; \\ \mu+1, 0 \leq \mu < n\tilde{s}j[i] + \tilde{s}jd[i]-1; \end{cases}$$

$$\tilde{s}[\mu] = \begin{cases} s[v + \tau] + \rho + k, & \text{vh}[s[v + \tau]] = 0; \\ s[v + \tau] + k, & \text{vh}[s[v + \tau]] \neq 0, \end{cases}$$

где k – коэффициент пересчета номеров компонентов при переходе от функциональной схемы к интерфейсной вентиляльной схеме цифрового устройства, вычисляемый по формуле

$$k = k1 + k2 - k3 - k4.$$

При этом значения $k1$ и $k3$ вычисляются $\forall \lambda$, для которых $\text{vh}[\lambda] = 0$.

$$k1 = \sum_{\lambda=0}^{s[v+\tau]-1} rcv\text{ih}[\lambda]; \quad k3 = \sum_{\lambda=0}^{s[v+\tau]-1} \text{vih}[\lambda].$$

Значения $k2$ и $k4$ вычисляются $\forall \lambda$, для которых $\text{vih}[\lambda] = 0$.

$$k2 = \sum_{\lambda=0}^{s[v+\tau]-1} rcv\text{h}[\lambda]; \quad k4 = \sum_{\lambda=0}^{s[v+\tau]-1} \text{vh}[\lambda].$$

$$sn\tilde{w}ho[\mu] = \tau \cdot rsv\text{h}[v] + \rho;$$

$$sn\tilde{w}ih[\mu] = \begin{cases} 0, & \text{vh}[s[v + \tau]] = 0; \\ \rho, & \text{vh}[s[v + \tau]] \neq 0. \end{cases}$$

Формирование массивов файла CFI для внешних связей описывается следующими соотношениями:

$$v = nwj[j];$$

$$\mu = n\tilde{w}j[i] + \tau \cdot rsv\text{ih}[v] + \rho;$$

$$\tau = \overline{0, rsv\text{ih}[v] - 1};$$

$$\rho = \overline{0, w\tilde{j}d[j] - 1};$$

$$j\tilde{w}d[\mu] = \begin{cases} -1, & \mu = n\tilde{w}j[i] + w\tilde{j}d[i] - 1; \\ \mu + 1, & 0 \leq \mu < n\tilde{w}j[i] + w\tilde{j}d[i] - 1; \end{cases}$$

$$\tilde{w}[\mu] = \begin{cases} w[v + \tau] + \rho + k, & \text{vih}[w[v + \tau]] = 0; \\ w[v + \tau] + k, & \text{vih}[w[v + \tau]] \neq 0, \end{cases}$$

где $k = k1 + k2 - k3 - k4$.

При этом значения $k1$ и $k3$ вычисляются $\forall \lambda$, для которых $\text{vh}[\lambda] = 0$.

$$k1 = \sum_{\lambda=0}^{w[v+\tau]-1} rcv\text{ih}[\lambda]; \quad k3 = \sum_{\lambda=0}^{w[v+\tau]-1} \text{vih}[\lambda].$$

Значения $k2$ и $k4$ вычисляются $\forall \lambda$, для которых $\text{vih}[\lambda] = 0$.

$$k2 = \sum_{\lambda=0}^{w[v+\tau]-1} rcv\text{h}[\lambda]; \quad k4 = \sum_{\lambda=0}^{w[v+\tau]-1} \text{vh}[\lambda].$$

$$wn\tilde{w}ho[\mu] = \begin{cases} 0, & \text{vih}[w[v + \tau]] = 0; \\ v + wn\tilde{w}ho[v], & \\ \sum_{\xi=v} rsv\text{ih}[\xi] + \rho, & \end{cases}$$

$$\text{vih}[w[v + \tau]] \neq 0;$$

$$wn\tilde{w}ih[\mu] = \rho.$$

Используя файлы СВМ формата функциональной схемы цифрового устройства (табл. 1–4), а также алгоритм композиционного синтеза, изложенный выше, получим интерфейсную вентиляльную схему, представленную файлами BFI (табл. 5) и CFI (табл. 6). Визуализация полученной интерфейсной схемы приведена на рис. 3.

Таблица 5

Базовый файл BFI интерфейсной вентиляльной схемы

i	$T\tilde{Y}P$	$N\tilde{S}J$	$S\tilde{J}D$	$N\tilde{W}J$	$W\tilde{J}D$	$\tilde{V}H$	$\tilde{V}IH$	$R\tilde{E}S$
0	201	-1	0	0	1	0	1	a0 in
1	201	-1	0	1	1	0	1	a1 in
2	201	-1	0	2	1	0	1	b0 in
3	201	-1	0	3	1	0	1	b1 in
4	30	0	3	4	2	3	2	GRG02
5	30	3	3	6	2	3	2	GRG02
6	100	6	4	8	2	4	2	GFUN
7	30	10	3	10	2	3	2	GRG02
8	202	13	1	-1	0	1	0	c0 out
9	202	14	1	-1	0	1	0	c1 out
10	205	-1	0	12	3	0	1	clk

Таблица 6

Файл связей *CFI* интерфейсной вентильной схемы

ν	\tilde{JSD}	\tilde{S}	$SN\tilde{W}IH$	$SN\tilde{W}HO$	$J\tilde{W}D$	\tilde{W}	$WN\tilde{W}HO$	$WN\tilde{W}IH$
0	1	0	0	0	-1	4	0	0
1	2	1	0	1	-1	4	1	0
2	-1	10	0	2	-1	5	0	0
3	4	2	0	0	-1	5	1	0
4	5	3	0	1	5	6	0	0
5	-1	10	0	2	-1	6	1	1
6	7	4	0	0	7	6	2	0
7	8	4	1	1	-1	6	3	1
8	9	5	0	2	9	7	0	0
9	-1	5	1	3	-1	7	1	1
10	11	6	0	0	11	8	0	0
11	12	6	1	1	-1	9	0	1
12	-1	10	0	2	13	4	2	0
13	-1	7	0	0	14	5	2	0
14	-1	7	1	0	-1	7	2	0

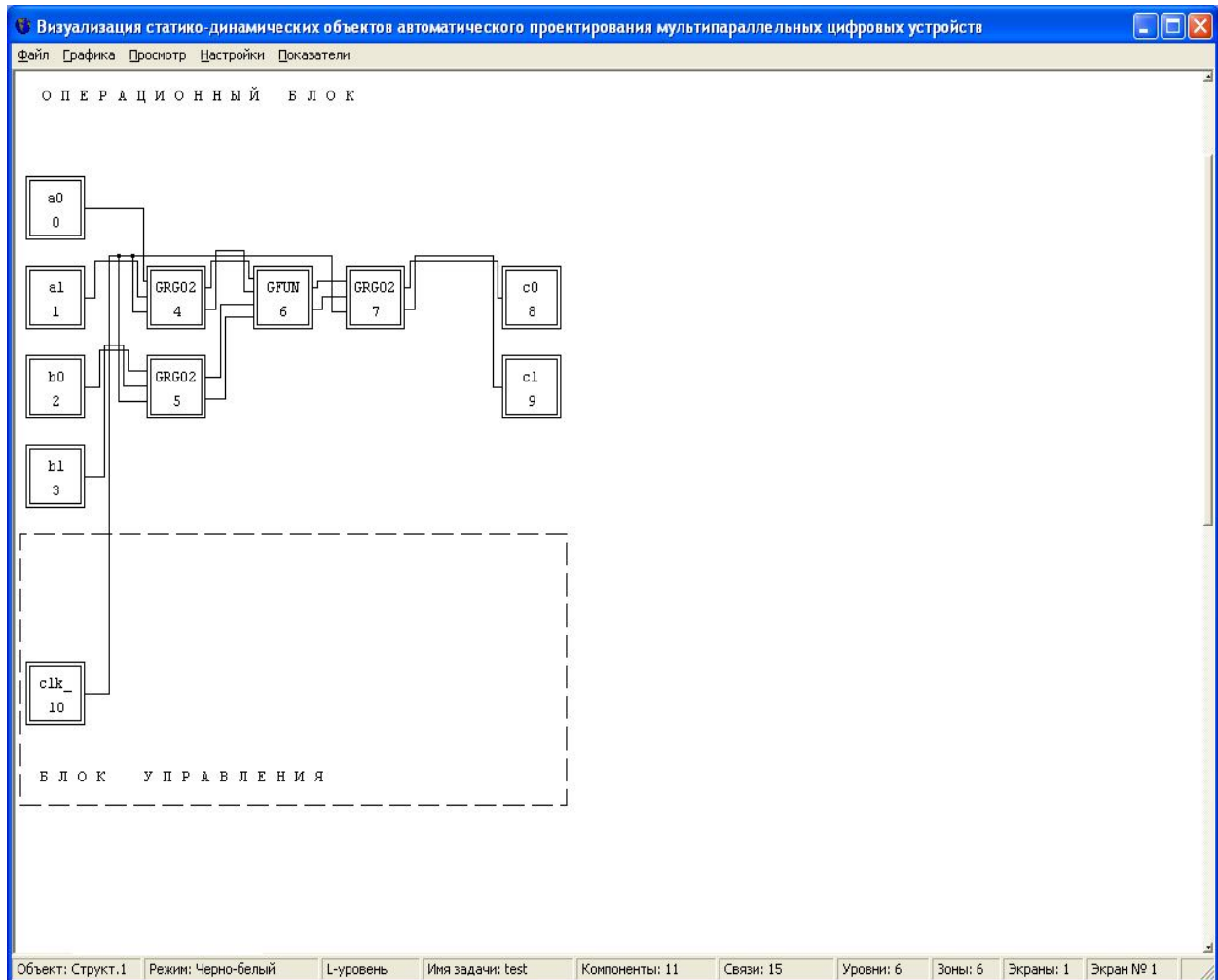


Рис. 3. Интерфейсная вентильная схема цифрового устройства

Синтез графического представления результирующей интерфейсной вентильной схемы цифрового устройства (рис. 3) по его числовой спецификации в формате СВМ, а также исходной функциональной схемы (рис. 1), выполнен на основе системы конвертации формата СВМ в графическое представление [3].

Выводы

1. Концепцией построения существующих САПР является выполнение человеком наиболее сложных, неформализованных, творческих этапов проектирования, определяющих качество цифровых устройств, сложность и сроки проектирования. Это обусловило проблемы САПР, не имеющие пока должного решения: проблему разрыва между способностью индустрии создавать СБИС со сложностью намного превышающей сложность проектов, решаемых с помощью САПР; проблему неспособности САПР существенно сократить сроки проектирования; проблему неспособности САПР использовать все известные методы параллельной обработки данных с автоматической оптимизацией их состава в конкретных ситуациях.

2. Возрастание требований к сложности проектируемых цифровых устройств и сокращению времени на их разработку делают исключительно важной задачей использование систем автоматического проектирования. Применение таких систем основано на использовании единого числового формата СВМ, обеспечивающего (по сравнению с текстовым) значительное сокращение времени проектирования и увеличение сложности проектов.

3. Изложенная методика обеспечивает автоматизацию синтеза числовой спецификации в формате СВМ интерфейсной вентильной схемы цифрового устройства, на основе которой может формироваться документация для производства СБИС.

Литература

1. Поляков Г.А. Проблемы создания систем совместного автоматического проектирования аппаратно-программных средств для мультипараллельной цифровой обработки данных // 1-й Международный радиоэлектронный Форум "Прикладная радиоэлектроника. Состояние и перспективы развития". МРФ-2002. Ч. 2. – Х.: АН ПРЭ, ХНУРЭ. – 2002. – 656 с.
2. Polyakov G. The Hard-and-Soft Automatic Design of Self-Organizing Adaptive Systems // *Radioelectronics&Informatics*. – 2003. – № 3.
3. Поляков Г.А., Онищенко В.В. Визуализация статико-динамических объектов автоматического проектирования мультипараллельных цифровых устройств // *Системи обробки інформації*. – Х.: ХВУ. – 2004. – Вып. 7 (35). – С. 169 – 177.
4. Поляков Г.А., Умрихин Ю.Д. Автоматизация проектирования сложных цифровых систем коммутации и управления. – М.: Радио и связь, 1988. – 304 с.
5. Онищенко В.В. Числовая и графическая спецификация Си-программ при проектировании цифровых устройств // *Радіоелектронні і комп'ютерні системи*. – 2005. – Вип. №1 (9). – С. 76 – 82.
6. The EDN System Design Series, 2001. –Part 1. – P. 24. – Part 2. – P. 40.
7. Бибило П.Н. Синтез логических схем с использованием языка VHDL. – М.: СОЛОН-Р, 2002. – 384 с.
8. Разевиг В.Д. Система проектирования цифровых устройств OrCAD. – М.: СОЛОН-Р, 2000. – 160 с.

Поступила в редакцию 5.09.2005

Рецензент: д-р техн. наук, проф. Г.Ф. Кривуля, Харьковский национальный университет радиоэлектроники, Харьков.