

П.Є. Михаліченко, Ю.І. Хмарський, канд-ти техн. наук

(Україна, Дніпропетровськ, Дніпропетровський національний університет залізничного транспорту імені академіка В. Лазаряна)

МІКРОПРОЦЕСОРНА СИСТЕМА ЗАХИСТУ ВИЗНАЧЕННЯ ВИДУ КОРОТКОГО ЗАМИКАННЯ ЗА "ЗАЛИШКОВОЮ НАПРУГОЮ"

Вступ

На сьогодні у зв'язку з введенням прискореного і швидкісного руху перед залізницями України гостро стоїть проблема захисту системи тягового електропостачання. Тому, у найближчий час пріоритетним напрямом роботи є комплексна модернізація тягових підстанцій (ТП) у питанні фідерної автоматики із застосуванням сучасних мікропроцесорних систем захисту, так як вони дозволяють достатньо швидко реагувати на виявлену небезпечну ситуацію в тяговій мережі (ТМ).

Одна з найчастіших аварійних ситуацій – виникнення короткого замикання (КЗ) у ТМ та локомотивах.

Нині існують пристрої для швидкісного реагування на виникнення КЗ, проте більшість з них мають низку недоліків, головним з яких є неможливість виявлення місця його появи. Для розпізнавання виду КЗ (в локомотиві або на лінії електропостачання) на сьогодні взагалі не існує.

Цього можна досягти, скориставшись наведеним у роботі [1] новим, так званим методом "залишкових напруг". Згідно з цим методом вид короткого замикання (в ТМ чи в електровозі) можна виявити, проаналізувавши залишкову напругу на затискачах тягової підстанції після закінчення перехідного процесу, яким супроводжується аварійне відключення фідерного автомата.

У даній статті автори поставили мету розробити пристрій, який буде очікувати сигнал про виникнення КЗ на лінії фідера. Після прийняття даного сигналу пристрій відраховує певний проміжок часу і вимірює залишкову напругу фідера. Після аналізу напруги на затискачах тягової підстанції на індикатори подаються сигнали про вид виявленого КЗ (в локомотиві або на лінії електропостачання).

Структурна схема системи

Структурна схема даного пристрою розглянута на рис. 1, на якій позначено: G – кварцовий резонатор, використовується в схемі для генерації частотних синхроімпульсів; ЦПЕ – центральний процесорний елемент; ОЗП – оперативний запам'ятовуючий пристрій; Т/Сч – таймер-лічильник, використовується для відліку затримок; ІРПР – паралельний інтерфейс прийому й передачі даних; АЦП – аналого-цифровий перетворювач, використовується для перетворення рівня напруги в цифрову форму для обробки ЦПЕ; ГР – пристрій сполучення і гальванічної розв'язки, використовується в схемі для від'єднання АЦП від напруги фідера; ПВив – пристрій виводу використовується для виведення інформації на індикатори, а також для подачі сигналу на швидкодіючий вимикач.

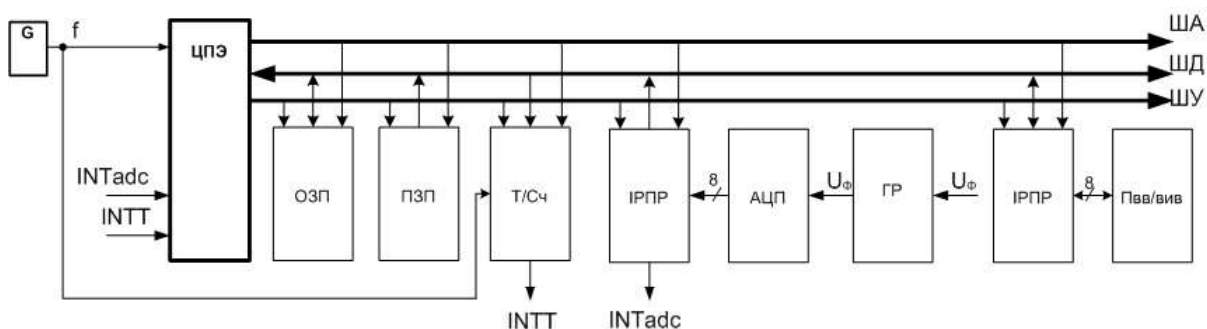


Рис. 1. Структурна схема розробленого пристрою

Загальний алгоритм системи

Блок - схема загального алгоритму системи наведена на рис. 2, де:

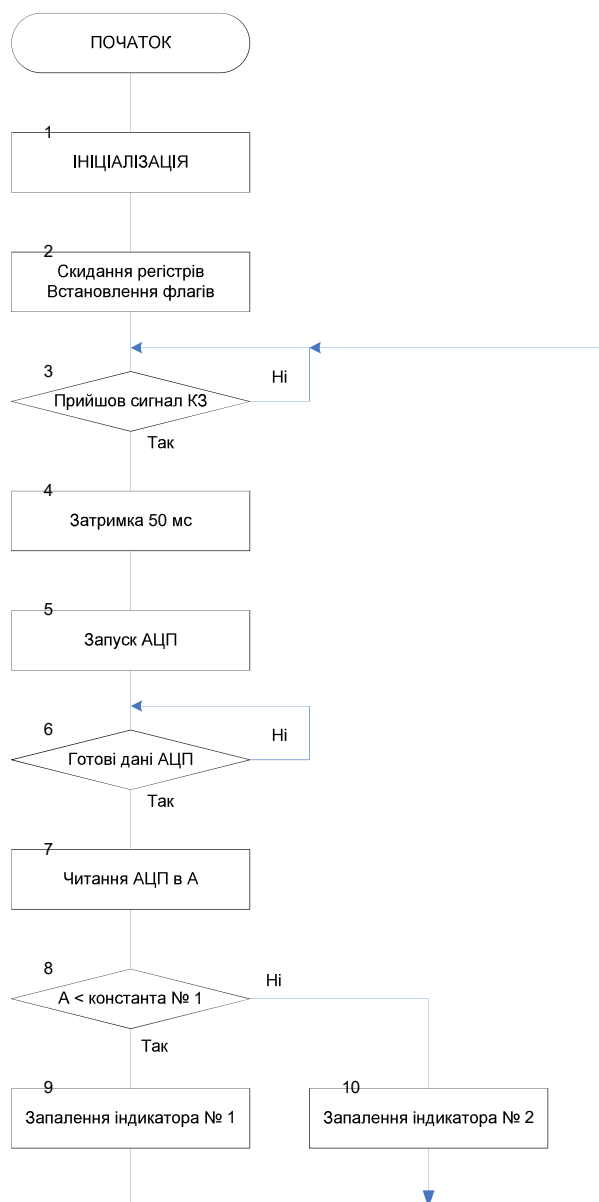


Рис. 2. Загальний вигляд алгоритму роботи пристрою

1. Налаштування процесорного елемента.
2. Скидання регістрів ($A:=0$).
3. Очікування сигналу про КЗ.
4. Виконання затримки 50 мс.
5. Запуск конвертації АЦП напруги фідера в цифрову форму.
6. Очікування закінчення процесу конвертації.
7. Читання даних з АЦП в акумулятор.
8. Порівняння рівня напруги фідера з константою (якщо напруга менша заданого константою значення – відбулося КЗ у тяговій мережі фідерної зони, інакше – в локомотиві).
- 9, 10. Подача сигналів на індикацію (відповідно результату порівняння в блоці №8).

Вибір аналого-цифрового перетворювача

Щоб передати аналогову інформацію (рівень фідерної напруги) для обробки мікроконтролером, її необхідно перевести в цифровий формат. Це реалізується за допомогою АЦП. Для вирішення поставленої задачі не потрібний АЦП з великою розрядністю і швидкістю перетворення. Оскільки все одно треба визначити певну затримку часу, то було обрано АЦП ADC0801 фірми NationalSemiconductor.

Нижче подані характеристики використаного АЦП: сумісний з 8080 мікропроцесором – не потребує додаткової інтерфейсної логіки; час доступу – 135 нс; простий інтерфейс з усіма мікропроцесорами, або автономна робота; логічні входи і виходи сумісні з ТТЛ і МОП рівнями; працює з 2,5 В джерелом опорної напруги; внутрішній генератор синхронізації; 0...5 В – діапазон напруги аналогового вхідного сигналу з одним джерелом живлення 5 В; не потребує корекції нуля; можна використовувати подільник напруги з напругою в діапазоні 2,5...5 В. Основні технічні характеристики: розрядність 8 біт; час перетворення 100 мкс.

На рис. 3 розглянута типова схема підключення АЦП до мікропроцесора.

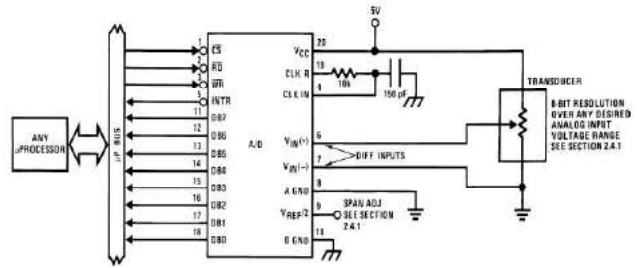


Рис. 3. Типова схема підключення АЦП

Вибір мікроконтролера

У вибраного процесорного елемента має бути достатньо портів вводу/виводу інформації для того, щоб прийняти 8 розрядів від АЦП, видати 2 сигнали на індикацію, прийняти сигнал від оператора. Цим умовам задовольняє мікроконтролер ATtiny2313 – 8-бітний КМОП мікроконтролер з AVR RISC архітектурою. Виконуючи команди за один цикл, ATtiny2313 досягає продуктивності 1 MIPS при частоті генератора 1 МГц, що дозволяє розробнику оптимізувати відношення споживання до продуктивності.

AVR-ядро об'єднує багату систему команд і 32 робочих регістри загального призначення. Усі 32 регістри безпосередньо пов'язані з арифметико-логічним пристроєм (АЛП), що дозволяє отримати доступ до двох незалежних регістрів при виконанні однієї команди. В результаті ця архітектура дозволяє забезпечити в десятки разів більшу продуктивність, ніж стандартна CISC-архітектура.

ATtiny2313 має такі характеристики: 2 Кб програмованої в системі Flash-пам'ять програми, 128-байтну EEPROM пам'ять даних, 128-байтний SRAM (статичний оперативно запам'ятовуючий пристрій), 18 ліній введення – виведення загального застосування, однопровідний інтерфейс для вбудованого налагоджувача, два гнучких таймери лічильники зі схемами порівняння, внутрішні і зовнішні джерела переривання, послідовний програмований USART, універсальний послідовний інтерфейс з детектором стартової умови, програмований сторожовий таймер з вбудованим генератором і три програмно-ініціалізовані режими зниженого споживання. У режимі Idle зупиняється ядро, але оперативно запам'ятовуючий пристрій, таймери/лічильники і система переривань продовжують функціонувати. У режимі Power-down регістри зберігають своє значення, але генератор зупиняється, блокуючи всі функції приладу до наступного переривання або апаратного скидання. У Standby – режимі заданий генератор працює, у той час як інша частина приладу не діє. Це дозволяє дуже швидко запуснути мікропроцесор, зберігаючи при цьому в режимі бездіяльності потужність.

Прилад виготовлений за високоцінною енергонезалежною технологією компанією Atmel. Вбудована ISP Flash дозволяє перепрограмувати пам'ять програми в системі через послідовний SPI інтерфейс або звичайним програматором енергонезалежної пам'яті. Об'єднавши в одному кристалі 8 - бітне RISC-ядро із самопрограмуючою в системі Flash пам'ятю, ATtiny2313 став потужним мікроконтролером, який надає великі можливості розробнику мікропроцесорних систем.

ATtiny2313 підтримується різними програмними та інтегрованими засобами розробки, такими як компілятори C, макроасемблери, програмні відладчики/симулятори, внутрішньосхемні емулятори та ознайомчі набори.

Блок-схема контролера ATtiny2313 розглянута на рис. 4.

Як кварцової резонатор був обраний ZT1000MJ (1 МГц) фірми ECSinc. Оскільки він задовольняє умови заданого проекту, а саме: коректною частотою і температурним діапазоном роботи.

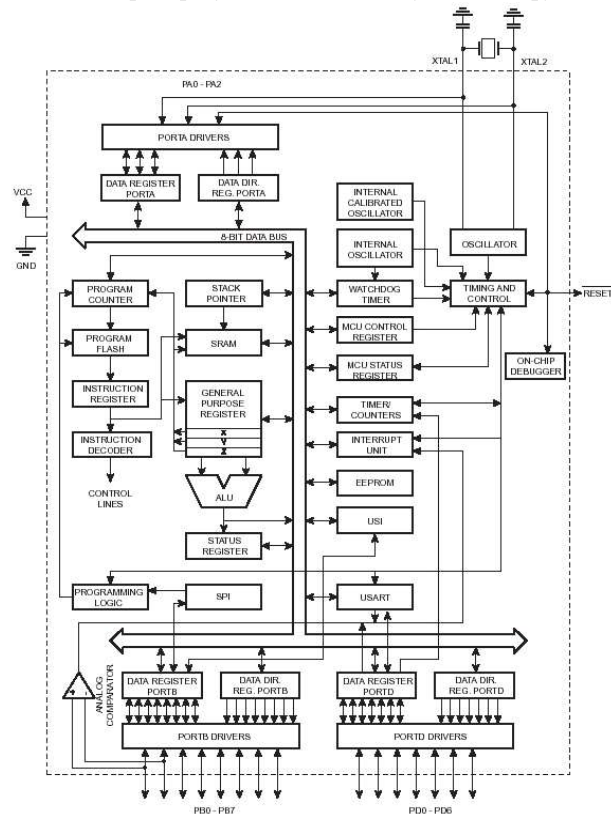


Рис. 4. Блок-схема мікроконтролера ATtiny2313

Розробка схеми системи

Функціональна схема розробленого авторами пристрою зображена на рис. 5, де мікроконтролер ATtiny 2313 розглянутий як центральний процесорний елемент і оперативний запам'ятовуючий пристрій. Порт PB налагоджено на прийом інформації. На нього подається інформація від АЦП. Два молодші розряди порта PD використовуються для видачі інформації на індикатори (розряди PD0 –PD1). Розряд PD5 використовується для подачі сигналу старту конвертації на АЦП. Розряди PD2, PD3 використовуються як системні входи сигналів переривань INT0, INT1. До входів XTAL1, XTAL2 під'єднано кварцовий резонатор з частотою генерації сигналів 1 МГц.

Напруга, знята з фідера, проходить через пристрій сполучення і гальванічної розв'язки і подається на АЦП. Вхід Vin- підключено до аналогової землі. До входу Vin+ подається гальванічно-розв'язана і перетворена до рівня 5 В напруга фідера.

Для того, щоб приймати сигнали на входи переривань мікроконтролера, в ньому треба задати слова налагодження. Налаштування маски переривань: реєстр GIMSK

7	6	5	4	3	2	1	0	GIMSK
1	1	X	X	X	X	X	X	C0h

- 0...5 – біти не використовуються;
- 6 – дозвіл переривання INT0;
- 7 – дозвіл переривання INT1.

Налаштування режиму спрацьовування переривань: реєстр MCUCR

7	6	5	4	3	2	1	0	MCUCR
X	0	0	0	1	1	1	1	0Fh

- 1, 0 – режим спрацьовування по фронту сигналу INT0;
- 3, 2 – режим спрацьовування по фронту сигналу INT1;
- 4, 5 – не використовується режим SLEEP;
- 6 – не використовується зовнішня пам'ять;
- 7 – біт не використовується.

Принципова схема пристрою зображена на рис. 6.

Для забезпечення потрібної частоти мікроконтролера використовується кварцовий резонатор з двома конденсаторами ємністю 16 пФ. На схемі зображені роз'єми X1, X2. До роз'єму X1 під'єднано вхід живлення VCC1, вхід заземлення GND, три виходи сигналів індикації, вхід сигналу від АПВ, вхід сигналу від оператора. До роз'єму X2 під'єднано окремий вхід живлення VCC2, який використовується для живлення вхідної частини схеми сполучення і гальванічної розв'язки. Також до нього підключені дві лінії для зняття напруги з фідера (UФ і GND), яка подається на вхідну частину схеми сполучення і гальванічної розв'язки.

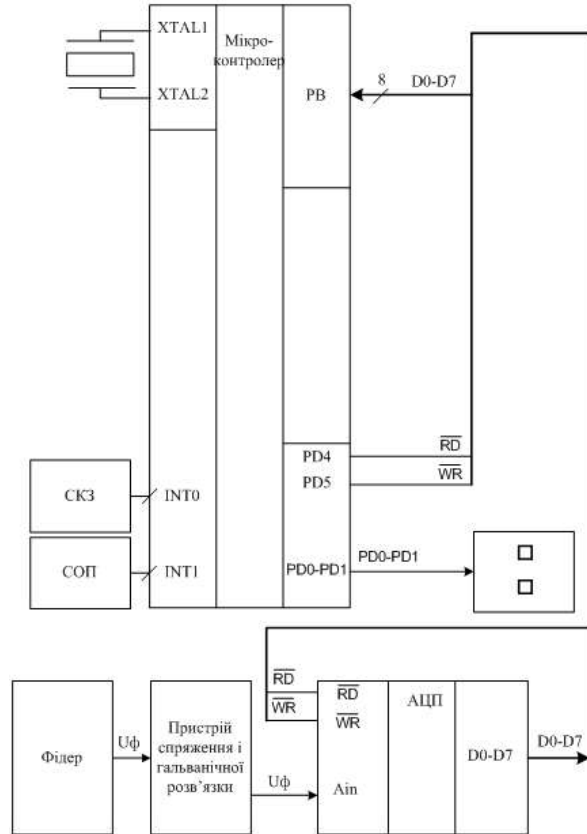


Рис. 5. Функціональна схема пристрою

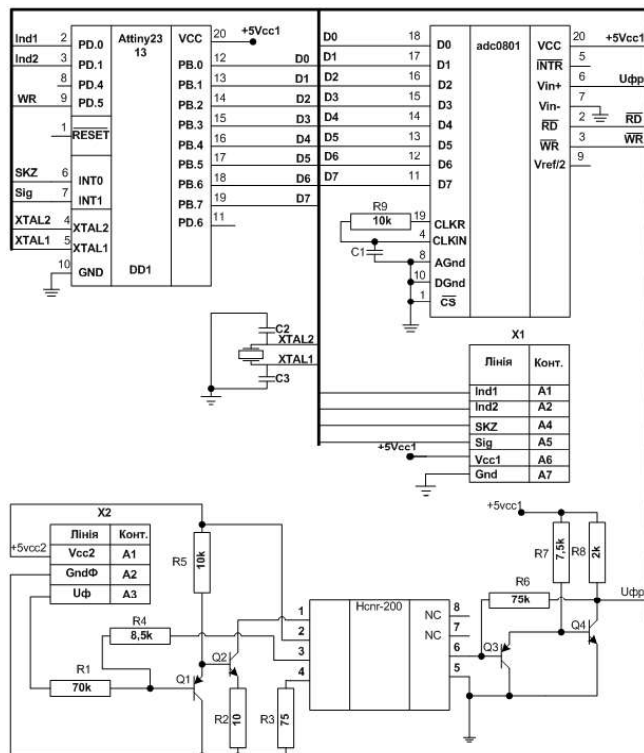


Рис. 6. Принципова схема пристрою

Електропостачання та електроустаткування

Для забезпечення стійкості пристрою від дії електромагнітних полів його необхідно помістити в металевий заземлений короб. Високовольтна частина (виділена пунктиром на схемі) має знаходитись окремо від основної частини прийняття та процесорної обробки інформації. Лінія U_{фр} має приєднуватися до основної частини за допомогою екранованого дроту.

Висновки

Розроблений пристрій призначений для використання на ТП постійного струму з напругою живлення системи тягового електропостачання 3,3 кВ.

Впровадження даної мікропроцесорної системи дозволить, по-перше, прискорити роботу енергодиспетчера по локалізації місця КЗ та усуненню аварійного режиму і, по-друге, узгодити дії енерго- та поїзного диспетчерів.

1. Михаліченко, П.С. Нові принципи побудови системи фідерного захисту та інформаційних систем тягового електропостачання постійного струму [Текст] / П. С. Михаліченко, М. О. Костін// Залізничний транспорт України. – 2012. – № 1. – С. 57–61.

Рекомендовано до друку проф. Разумним Ю.Т.