

УДК 681.327

¹В.А. Андриенко, к.т.н., ²В.С. Антонюк, д.т.н., ²О.И. Паткевич, к.т.н

¹Черкасский государственный технологический университет

²Национальный технический университет Украины Киевский политехнический институт»

ПРОГРАММНОЕ ОБЕСПЕЧЕНИЕ СИНТЕЗА ПРОГРАММ ТЕСТОВ ДЛЯ МОНИТОРИНГА ЗАПОМИНАЮЩИХ УСТРОЙСТВ

Розглянуті особливості методу автоматичної генерації програм тестів для запам'ятовуючих пристрів заданого об'єму. Генерація програм забезпечується автоматичною заміною перемінних, що мають функціональну залежність від ємності пам'яті. Використання даного методу дозволяє скоротити трудоемність розробки і налагодження програм тестів.

Ключові слова: діагностика, запам'ятовуючі пристрої, модернізована машина Тьюрінга (ММТ).

Рассмотрены особенности метода автоматической генерации программ тестов для запоминающих устройств заданного объема. Генерация программ обеспечивается автоматической заменой переменных имеющих функциональную зависимость от емкости памяти. Использование данного метода позволяет сократить трудоемкость разработки и отладки программ тестов.

Ключевые слова: диагностика, запоминающие устройства, модернизированная машина Тьюринга (ММТ).

The peculiarities of the method of automatic generation of test programs for storage devices of a given size. Generation of programs by automatically replacing variables with functional dependence on memory capacity. The use of this method allows to reduce the complexity of developing and debugging tests.

Key words: diagnosis, storage devices, upgraded Turing machine (MPM).

Введение. Современное развитие информационных технологий требует постоянного контроля информации при выполнении функций сбора, хранения, обработки, передачи и использования данных, а с применением схем памяти очень высокой степени интеграции, тестирование встроенной памяти приобретает все большее внимание со стороны промышленности и научной среды.

Современные устройства диагностики микросхем и модулей памяти содержат, как правило, базовый набор программ тестов, так как заранее спроектировать программы всех известных тестов для разнообразных ситуаций их использования практически невозможно. Это объясняется широким диапазоном емкости серийно изготавливаемых микросхем и модулей памяти (от 32 бит до 256 Мбит и выше). Кроме того, возможна различная конфигурация структуры запоминающих устройств, когда для увеличения информационного объема параллельно объединяются несколько микросхем памяти, что также необходимо учитывать в программе испытаний [1].

Разработка архитектуры встроенных средств самотестирования обеспечивающих оперативное изменение программ тестов с учетом разных этапов жизненного цикла микросхемы памяти стало актуальной проблемой для критичных больших интегральных схем. Критичные большие интегральные схемы памяти являются бесконтактными устройствами и аппаратные средства тестирования не позволяют выявлять дефекты памяти [2,3].

Поэтому самотестирование является методом разработки дополнительных средств, которые уменьшают зависимость от дорогостоящего автоматизированного тестирования. Решение этой проблемы обеспечит обнаружение большинства дефектов микросхем памяти начиная с этапа изготовления и разных периодов эксплуатации, а также позволит затратить времени выполнения тестирования [4].

Для достижения этой цели необходимо разработать методику синтеза мобильных программ тестов памяти.

Цель работы – разработка структуры кросс-средств, обеспечивающих снижение трудоемкости синтеза программ новых тестов для устройств диагностики современных быстродействующих микросхем и модулей памяти.

Постановка задач исследования. Разработка метода проектирования и отладки мобильных программ тестов, из которых можно будет легко генерировать программы для диагностики запоминающих устройств заданного объема. При организации серийного производства микросхем и модулей памяти возникает задача переноса базового набора программ тестов в новое окружение. Базовым набором программ будем считать новую среду тестов для микросхем памяти емкостью 256 бит.

Общее число возможных комбинаций массивов памяти K определяется следующей функцией:

$$K = f(M_{\max}, \tilde{X}, \tilde{Y}, \tilde{M}_x, \tilde{M}_y, \tilde{Z}),$$

ПЕРСПЕКТИВНІ ТЕХНОЛОГІЇ ТА ПРИЛАДИ

где M_{\max} – максимальная емкость диагностируемого устройства; \tilde{X}, \tilde{Y} – число запоминающих ячеек в подматрицах по координатам X и Y соответственно; \tilde{Z} – количество микросхем памяти, которые объединяются параллельно для увеличения объема запоминающего устройства.

Естественно, что хранить программы всех известных тестов для всего многообразия изготавливаемых изделий не предоставляется возможным.

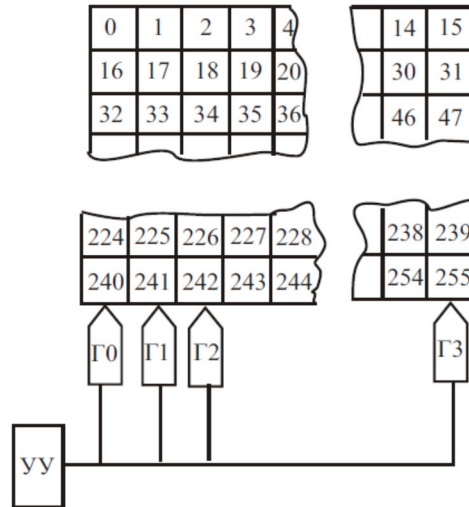


Рис. 1. Структурная схема математическая модель Тьюринга ММТ

По мере того, как сложность типичного запоминающего устройства возрастает, число чипов запоминающего устройства и его емкость увеличивается. Так, традиционные запоминающие устройства типично включают в себя множество модулей запоминающего устройства, которые часто относятся к различным типам. Модули запоминающего устройства в пределах единичного вычислительного устройства могут включать в себя различные комбинации запоминающего устройства с произвольным доступом (RAM), постоянного запоминающего устройства (ROM), флэш-памяти, динамического запоминающего устройства с произвольным доступом (DRAM) и т.п. Эти разнообразные типы модулей запоминающего устройства часто требуют различных процедур тестирования и имеют различные плотности битов, скорости доступа, требования схем адресации, протоколы доступа и другие особенности. Как результат, типичное запоминающее устройство может иметь соответствующий встроенный самотестирующийся (BIST) блок для каждого модуля запоминающего устройства, и каждый встроенный самотестирующийся (BIST) блок может различаться для тестирования соответствующего модуля запоминающего устройства.

Для сокращения трудоемкости синтеза алгоритмов и программ тестов предлагается программная модель запоминающего устройства и средства диагностики, в качестве которой применяется модернизированная машина Тьюринга (ММТ), структурная схема которой приведена на рис. 1.

Математическая модель Тьюринга содержит матрицу, содержащую 256 ячеек памяти, устройство управления (УУ) и четыре головки записи/считывания (Г0-Г3). С целью сокращения трудоемкости синтеза алгоритмов и программ тестов машина содержит только 256 ячеек, при этом обеспечивается динамический вывод их состояния на экран монитора.

Для распараллеливания диагностических операций в машине увеличено число головок записи/считывания до четырех, причем каждая головка может перемещаться независимо, сканируя выбранные ячейки памяти.

Математическая модель Тьюринга задается компонентами состояний и переходов:

$$M_{MMT} = \langle Q, q_0, S, p_r, \delta \rangle,$$

где Q – множество состояний; q_0 – начальное состояние; S – множество символов внешнего алфавита; p_r – величина приращения координаты r -ой головкой; δ – функция переходов, которая отображает некоторое подмножество множества $Q \times (S^r \times p^r)$, т.е. для заданного состояния из k символов, мониторинга головками, выдает новое состояние, k новых символов и приращения координат головок.

Головки могут записывать или считывать символы алфавита S из ячеек памяти и перемещаться одновременно влево или вправо на $1, 2, \dots, p$ позиций. Перемещения головок независимы и они могут считывать разные ячейки или одну и ту же ячейку. Устройство управления

ПЕРСПЕКТИВНІ ТЕХНОЛОГІЇ ТА ПРИЛАДИ

ММТ имеет конечное число состояний, а их количество определяется сложностью реализуемого алгоритма.

Пусть $\delta(q_1, s_0, s_1, \dots, s_{r-1}) = (q_2, (s_0^*, p_0), (s_1^*, p_1), \dots, (s_{r-1}^*, p_{r-1}))$ и ММТ находится в состоянии q_1 , а i -ая головка считывает символ s_i , тогда машина перейдет в состояние q_2 , заменит символ s_i на s_i^* и все головки изменят свои позиции на p_i .

Автоматическая генерация программ тестов для микросхемы памяти заданного объема обеспечиваются путем замены в программе, взятой из базового набора, тех переменных, которые имеют функциональную зависимость от емкости памяти.

На языке Prover имеется следующее множество программируемых переменных:

$$M = \{NX, NY, I, Y, Q, H, GX, GY\},$$

где NX, NY , определяют конечный адрес ячеек памяти по координате X и Y соответственно;

I – задает число циклов выполнения команды $[DX]$;

Y, Q, H - программируемые переменные;

GX, GY - определяют начальный адрес ячеек памяти по координате X и Y соответственно.

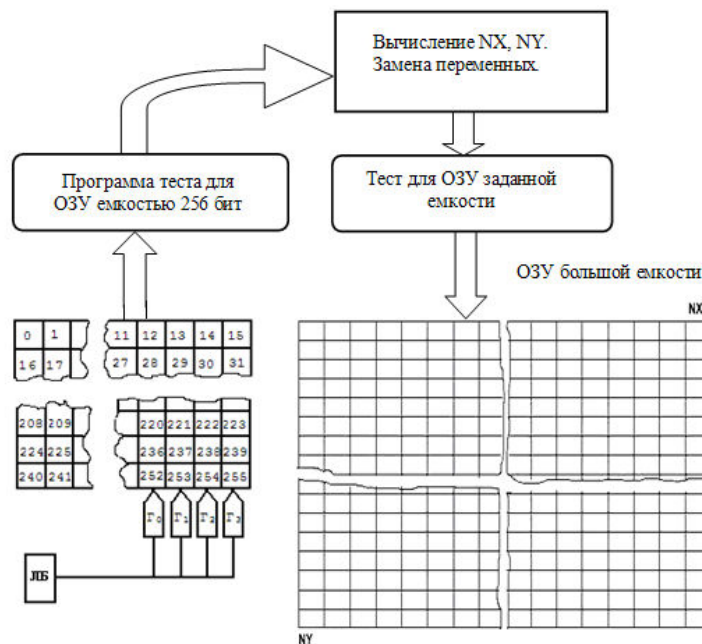


Рис. 2. Процесс генерации программ тестов для микросхем памяти

Каждая переменная, значение которой нужно изменить, должна иметь свою уникальную метку. Если одна и та же переменная используется в листинге несколько раз, то в каждой строке программы она должна быть отмечена различающимися метками.

Приведенные на рис. 2. операции реконфигурации программ тестов можно автоматизировать.

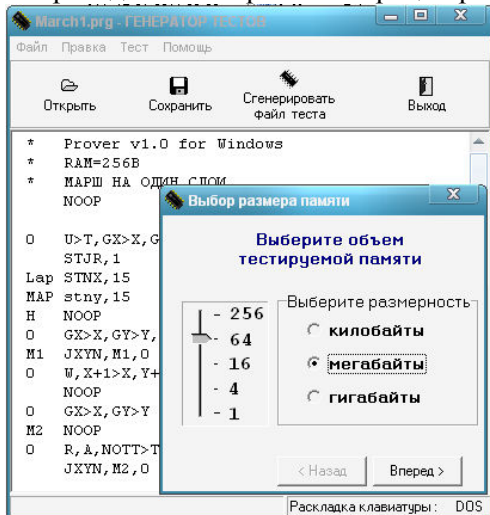


Рис. 3. Внешний вид программы генерирующей тесты для микросхем памяти

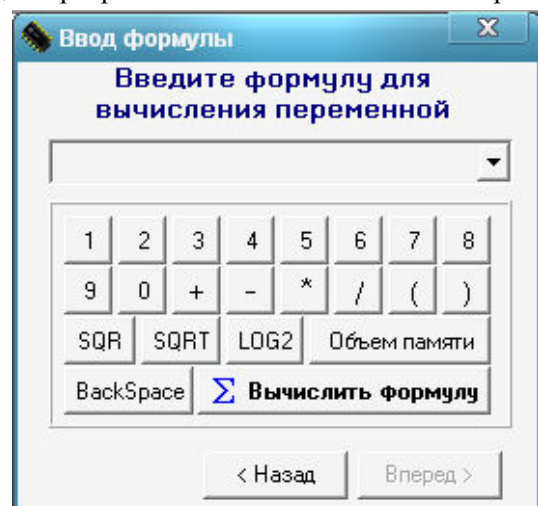


Рис. 4. Встроенный калькулятор

Внешний вид генератора тестов приведен на рис. 3, где можно сгенерировать файл теста, выбрав объем тестируемой памяти требуемой размерности.

При помощи данного калькулятора можно ввести десятичные цифры, знаки арифметических операций и вычислить формулу для вычисления переменной. Можно ввести знаки математических операций, извлечение корня квадратного, возведение в квадрат, извлечение двоичного логарифма. В качестве объема памяти используется переменная n , значение которой устанавливается при помощи передвижного курсора с шагом изменения размерности кратной необходимому объему тестируемой микросхемы, приведенного на рис.3.

Также вводятся имя метки и переменной, вводится формула для вычисления переменной при помощи встроенного калькулятора приведенного на рис. 4.

Общая методология синтеза алгоритмов и программ тестов заключается в выполнении следующих задач:

а) выбирается коэффициент распараллеливания операций тестовых последовательностей в соответствии с заданным быстродействием диагностируемых микросхем памяти, что, в конечном счете, определяет количество головок в ММТ;

б) анализируется алгоритм, представленный в операторном виде, и определяется кратность числа операций числу головок ММТ для фрагментов алгоритма;

в) выполняется реконфигурация алгоритма таким образом, чтобы количество операций обращения к памяти в циклически повторяемых фрагментах алгоритма была кратна числу головок ММТ;

г) определяется количество циклов повторения отдельных фрагментов теста и определяются микрооперации для каждого цикла;

д) исходная задача декомпозируется на задачу меньшей размерности, т.е. проектируется и отлаживается алгоритм при помощи интерпретирующей системы Prover для микросхемы памяти базового объема емкостью 256 бит [1];

е) устанавливается функциональная зависимость программных переменных от емкости тестируемой микросхемы;

ж) для нового типа запоминающего устройства, имеющего, заданную емкость, формируется программа теста путем замены тех переменных, которые имеют функциональную зависимость от емкости памяти.

Выводы.

Предложенная методология синтеза программ тестов реализует все поставленные задачи мониторинга запоминающих устройств и позволяет сосредоточить основные усилия на создание наборов мобильных программ для диагностирования микросхем полупроводниковой памяти базовой емкости, а программы тестов для микросхем и модулей памяти заданной емкости генерировать автоматически.

Предложенная программная модель полупроводникового запоминающего устройства и средства диагностики, в качестве которой применена модернизированная машина Тьюринга (ММТ), и была представлена структурная схема математической модели.

При этом затраты труда на проектирование программ тестов значительно снижаются, так как для каждого нового объема тестируемого изделия не требуется повторять весь процесс разработки программы.

Кроме того, трудоемкость локализация и устранение ошибок в программах тестов, предназначенных для тестирования микросхем памяти небольшого объема, значительно ниже отладки программ тестов для серийных полупроводниковых запоминающих устройств большой емкости.

Информационные источники

1. Аль Мадди М.К. Алгоритмы тестового диагностирования полупроводниковых запоминающих устройств: учеб. пособ. / Аль Мадди М.К., Рябцев В.Г., Моамар Д.Н. – К.: “Корнійчук”, 2008. – 220 с.
2. Андрієнко В.О., Рябцев В.Г., Уткина Т.Ю. Архитектура средств встроенного самотестирования микросхем памяти // Проблемы разработки перспективных микро- и наноэлектронных систем – 2010. – 694-698 с.
3. Андрієнко В.О., Рябцев В.Г., Уткина Т.Ю. Архитектура встроенного многоверсионного самотестирования микросхем памяти // Радіоелектронні і комп'ютерні системи. Науково-технічний журнал 6(58). – Харків: ХАІ, 2012. С. 53-57.
4. Андрієнко В.О., Іванченко В.В., Гончаров А.В., Скорина Є.В., Антонюк В.С. Прогнозування терміну надійної експлуатації інтегральних микросхем радіотехнічних пристроїв // Вісник Національного технічного університету України «Київський політехнічний інститут»: Серія приладобудування. – 2014. – Вип. - С. 130 –125.