

УДК 621-192

Н.П. БЛАГОДАРНЫЙ<sup>1</sup>, Б.В. ОСТРОУМОВ<sup>2</sup>, Н.Ф. СИДОРЕНКО<sup>2</sup>, С.Я. ЯЦЕНКО<sup>2</sup><sup>1</sup>Харьковский национальный автомобильно-дорожный университет, Украина<sup>2</sup>Научно-техническое СКБ «Полисвит», Харьков, Украина

## МЕТОДИКА САМОДИАГНОСТИРОВАНИЯ VLSI-АРХИТЕКТУР С ЦИКЛИЧЕСКИМ РЕЖИМОМ ФУНКЦИОНИРОВАНИЯ

Предлагается методика оперативного определения технического состояния VLSI-архитектур на активных и пассивных временных интервалах функционирования управляющих вычислительных систем реального времени по назначению.

**процессорный модуль, техническое состояние, реконфигурация, самодиагностирование**

### Введение

Важнейшим вопросом построения управляющих вычислительных систем (УВС) с циклическим режимом функционирования на VLSI-архитектурах [1] (микропроцессорных СБИС, ПЛИС, систолических матрицах и т.д.) является обеспечения активной отказоустойчивости на внутрикристалльном уровне (контроль и диагностирование процессорных модулей (ПМ), реконфигурация VLSI-архитектур с целью замены отказавших (подверженных сбоям) ПМ исправными и восстановления вычислительного процесса) [2,3]. Реконфигурация VLSI-архитектур осуществляется в течение времени  $\tau_p$  на активных временных интервалах применения ИВС и включать следующие фазы (рис. 1, а, б): контроля и диагностирования ПМ (длительность -  $\tau_q^a$ ); реконфигурации (длительность -  $\tau_{лр}$  при использовании локальной реконфигурации (ЛР) либо  $\tau_{гп}$ , при использовании глобальной реконфигурации (ГР)) [1]; восстановление информации (длительность  $\tau_g$ ). Большая размерность VLSI-архитектур как объектов контроля и диагностирования, с одной стороны, и высокие требования к оперативности, глубине и полноте контроля (диагностирования), с другой, обуславливают актуальность поиска эффективных решений организации их контроля и диагностирования как на активных так и на пассивных

интервалах функционирования УВС реального времени. На пассивных временных интервалах (рис. 1, в) должны определяться отказавшие ПМ  $V_{ij}, V_{ij} \in V_0(t)$ , а множество исправных ПМ  $V/V_0(t)$  перераспределить между множествами рабочих ПМ  $V_u(t)$  и резервных ПМ  $V_p(t)$ , где  $V_u(t) + V_p(t) + V_0(t) = V$ , где  $V$  – множество ПМ VLSI-архитектуры.

### Постановка задачи

VLSI-архитектуры состоят из множества однотипных элементарных вычислителей – ПМ, функциональные характеристики которых сравнимы с характеристиками процессоров современных микро ЭВМ [1]. Условие эффективного функционирования VLSI-архитектуры на активных временных интервалах длительностью  $t_a$  ( $t_a = t_{io} - t_{in}$ ,  $i=1,2,\dots$ ) определим системой неравенств

$$\begin{cases} l(t_a) \tau_p \leq \Delta t_a; \\ K_S(t_{Hi}) \rightarrow \max; \\ P_{БСОИ}(t) \geq P_{БСОИ}^{TP}(t), t \in (t_{Hi}, t_{oi}), \end{cases} \quad (1)$$

где  $P_{БСОИ}(t)$  - вероятность безотказной работы VLSI-архитектуры в момент времени  $t$ ;

$P_{БСОИ}^{mp}(t)$  - требуемое значение вероятности безотказной работы;

$k_S(t_{in}) = |V_u(t)| / |V|$  - коэффициент пропускной способности VLSI-архитектуры;

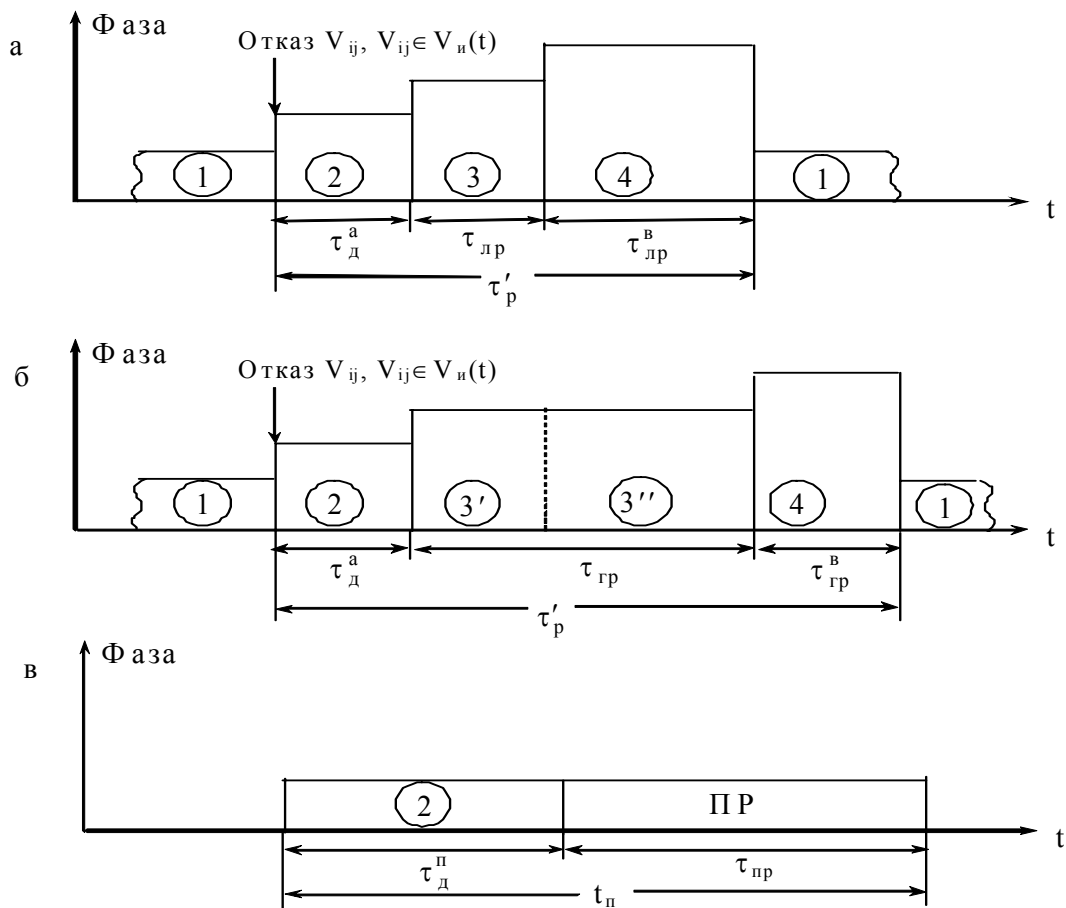


Рис. 1. Временные диаграммы диагностирования, реконфигурации и восстановления VLSI-архитектур

- ① - фаза обработки информации
- ② - фаза самодиагностирования
- ③ - фаза реконфигурации ( ③<sup>ПР</sup> ③<sup>П</sup> )
- ④ - фаза восстановления информации

$l(t_a)$  - число отказов (сбоев) ПМ на активном временном интервале применения УВС;

$\tau_p$  - среднее время, затрачиваемое на реконфигурацию при маскировании отказа (сбоя) ПМ;

$\Delta t_a$  - временная избыточность ИВС на интервале  $t_a$ .

Мультипликативными компонентами  $P_{БСОИ}(t)$  являются достоверность функционирования рабочих ПМ, вероятность успешной реконфигурации VLSI-архитектуры за допустимое время, оперативность восстановления искаженной информации [2, 3]. Требуемый уровень достоверности функционирования VLSI-архитектур достигается совершенством организации контроля и диагностирования рабочих ПМ. Применимость известных методов контроля и диаг-

ностирования уже для микросхем малой и средней степени интеграции возможно лишь при наличии дорогостоящей тестовой аппаратуры и непригодна для VLSI-архитектур, функционирующих в реальном масштабе времени [4, 5].

Важнейшим направлением решения задач диагностирования многомодульных высокоинтегрированных систем в том числе и VLSI-архитектур является самодиагностирование процессорных модулей [6, 7]. Большая размерность VLSI-архитектур и жесткие временные ограничения на анализ получаемых синдромов обуславливают целесообразность использования временной избыточности активннх и пассивных временннх интервалов

функционирования УВС для организации само-диагностирования VLSI-архитектур.

### Решение задачи

Для получения эффективного решения системы неравенств (1) средствами контроля и дигностирования VLSI-архитектур необходимо:

- на активном временном интервале:

а) оперативно обнаруживать отказы (сбои) в работе ПМ  $V_{ij}$  (осуществлять встроенный контроль (ВСК) и формировать на верхний уровень VLSI-архитектур сообщение об этом [6, 7]);

б) производить проверки исправности резервных ПМ  $V_{ек}, V_{ек} \in \Gamma_{\pi}(V_{ij})$ , используемых для замены ПМ  $V_{ij}, V_{ij} \in V_0(t)$ , перед осуществлением локальной или глобальной реконфигурации VLSI-архитектуры;

в) осуществлять самодиагностирование рабочих ПМ (формировать синдром результатов самодиагностирования) путем использования временной избыточности.

- на пассивных временных интервалах длительностью  $t_{\Pi}$  ( $t_{\Pi} = t_{n(i+1)} - t_{oi}$ ):

- проводить анализ результатов самодиагностирования рабочих ПМ;

Рассмотрим более детально указанные направления решения задачи.

**Встроенный контроль ПМ [4].** Рабочий контроль ПМ должен иметь высокую оперативность и полноту. Допустимый уровень избыточности средств встроенного контроля ПМ должен составлять не более 20-30% основного оборудования и реализовывать компоненты методов цифрового или числового контроля, использовать информационную избыточность.

**Проверка исправности резервных ПМ.** При наступлении отказа ПМ  $V_{ек}, V_{ек} \in V_0(t)$ , должна осуществляться ЛР, либо ГР (при  $\Gamma_{\pi}(V_{lk}) = \emptyset$ ). Перед ЛР(ГР) необходимо получение оценки состоя-

ния заменяющего модуля  $V_{sr}, V_{sr} \in \Gamma_{\pi}(V_{ек}) \cap V_p(t)$ .

Эта оценка может быть получена путем опроса (проверки состояния) всех модулей множества  $\Gamma_{\pi}(V_{ек})$  [7]. Этот метод прост в реализации, но обладает низким быстродействием. Циклы диагностирования рабочими ПМ резервных ПМ должен включать:

- проверку исправности всех резервных ПМ

$V_p^i, V_p^i \in V_p(t)$ ;

- выдачу в модуль  $V_{ij}, V_{ij} \in V_u(t)$ , информации о состоянии модулей множества  $\Gamma_{\pi}(V_{ij}), V_{ij} \in V_u(t)$ .

Наличие в ПМ  $V_{ек}$  априорной информации о состоянии модулей  $V_{sr}, V_{sr} \in \Gamma_{\pi}(V_{ек}) \cap V_p(t)$ , ведет к увеличению быстродействия (уменьшению  $\tau_q^a$ ).

**Самодиагностирование рабочих ПМ.** Концепция самодиагностирования СБИС основана на применении встроенных внутрь кристалла аппаратно-программных средств, оценивающих состояние рабочих ПМ (концепция распределенного диагностического ядра) [6].

При одношаговом самодиагностировании после выполнения всех тестовых проверок по полученному результату, который называется синдромом определяются сразу все неисправные модули VLSI-архитектуры [6, 7]). Если самодиагностирование выполняется за несколько шагов, то на каждом шаге по полученному синдрому определяется лишь один или несколько неисправных модулей. После восстановления или замены отказавших ПМ процесс диагностирования продолжается до тех пор, пока не будет получена информация о исправности VLSI-архитектур.

Самодиагностирование рабочих ПМ требуют больших временных затрат и крайне сложно реализуемо для VLSI-архитектур, функционирующих в реальном масштабе времени.

Исследуем целесообразность использования временной избыточности в работе VLSI-архитектур для решения задач проверки исправности резервных ПМ и самодиагностирования рабочих ПМ. Обозначим через  $\Delta\tau$  временной интервал в течение которого ПМ  $V_{ij}, V_{ij} \in V_u(t)$ , простаивает в ожидании поступления очередных операндов.

Известно, что  $\Delta\tau$  зависит от мощности множества используемых ПМ  $|V_u(t)|$ , мощности  $|r'(V_{ij})|$  реконфигурационного пространства ПМ [3]

$$V_{ij}, V_{ij} \in V_u(t) \quad (1),$$

и числа ПМ  $|V|$  в VLSI-архитектуре [1].

С увеличением времени функционирования VLSI-архитектуры по назначению мощности множества ПМ  $V_u(t)$  уменьшается. Это приводит к росту значения  $|V_0(t)|$  и расстояний  $\ell_{cp}$  между смежными ПМ множества  $V_u(t)$  [1].

Рост значений  $\ell_{cp}$  и волновой характер функционирования VLSI-архитектур обуславливают рост значения  $\Delta\tau$  его пропорциональной зависимости от  $\ell_{cp}$ , числа фаз работы ПМ на активном временном интервале.

Временной интервал  $\Delta\tau$  целесообразно использовать для решения задач проверки состояния резервных ПМ и самодиагностирования рабочих ПМ. Пассивный временной интервал длительностью  $t_{II}$  также должен использоваться для самодиагностирования рабочих ПМ, анализа синдрома самодиагностирования рабочих ПМ и перераспределения ПМ  $V_{ij}, V_{ij} \in V/V_0(t)$  между множествами рабочих ПМ  $V_u(t)$  и резервных ПМ  $Vp(t)$ .

Как часто необходимо проверять состояние резервных ПМ? Какова должна быть размерность

синдрома самодиагностирования рабочих ПМ? Самодиагностирование должно быть одношаговым или многошаговым? Для поиска ответов на поставленные вопросы необходима априорная информация о:

- сложности ПМ и VLSI-архитектур в целом [2];
- интенсивностях потоков отказов  $\lambda_o$  и сбоев  $\lambda_c$  ПМ [5];
- времени  $\tau_{сд}$  самодиагностирования ПМ [6];
- оценка временной избыточности  $\Delta\tau$  и  $t_{II}$ ;
- возможностях верхнего уровня управления VLSI-архитектур по времени обработки синдромов одношагового ( $\tau_{ош}$ ) и многошагового ( $\tau_{мшд}$ ) само диагностирования [2].

Значения  $\tau_{ош}$  и  $\tau_{мшд}$  в общем случае определяются производительностью верхнего уровня УВС, топологией ПМ VLSI-архитектуры, размерностью получаемых синдромов [6] и не является предметом изучения статьи.

Так как  $\lambda_c \gg \lambda_o$ , то средним временем  $T_{o(c)}$  наработки VLSI-архитектуры на сбой(отказ) будет величина  $1/\lambda_c$ .

Из сопоставления значений  $t_a$ ,  $t_n$  и  $T_{o(c)}$  должна выбираться одна из возможных стратегий проверки резервных ПМ и самодиагностирования рабочих ПМ.

*Стратегия 1* предусматривает проведение на активных временных интервалах самодиагностирования множества рабочих ПМ VLSI-архитектуры с последующим анализом полученного синдрома на пассивном временном интервале. Тип самодиагностирования (одно шаговое, много-шаговое) определяется из неравенств (2) и (3)

$$\tau_{сд} + \tau_{ош} \leq \Delta\tau + t_{II}; \quad (2)$$

$$\tau_{сд} + \tau_{мшд} \leq \Delta\tau + t_{II}. \quad (3)$$

Таблица

Стратегии самодиагностирования VLSI-архитектур

Стратегия	Условия применения	Активный временной интервал	Пассивный временной интервал
1	$T_{o(c)} \leq t_a$	Оценка состояния резервных ПМ, самодиагностирование рабочих ПМ	Анализ синдрома одношагового (многошагового) само диагностирования VLSI-архитектуры
2	$t_a < T_{o(c)} < t_a + t_{II}$	Самодиагностирование рабочих и резервных ПМ	Анализ синдрома одношагового само диагностирования VLSI-архитектуры
3	$T_{o(c)} > k(t_a + t_{II}),$ $k=2,3,\dots,\infty$	Самодиагностирование рабочих и резервных ПМ	Анализ синдрома пошагового самодиагностирования

Для диагностирования резервных ПМ целесообразно интервал  $t_a$  разбить на промежутки  $t'_a, t'_a = t_a / j \leq T_{o(c)}$ , по окончании которых и осуществлять диагностирование резервных ПМ.

*Стратегия 2* предусматривает проведение самодиагностирования множества рабочих и резервных ПМ на активных и пассивных временных интервалах с последующим анализом полученного синдрома на очередном пассивном временном интервале.

*Стратегия 3* предусматривает проведение самодиагностирования множества рабочих и резервных ПМ на активных и пассивных временных интервалах с последующим анализом полученного синдрома через  $k$  циклов функционирования ИУС ( $k \leq T_{o(c)} / (t_a + t_{II})$ ).

Учет априорной информации о характеристиках VLSI-архитектуры (сложности ПМ и VLSI-архитектур в целом, времени  $\tau_{сд}$  самодиагностирования, возможностях верхнего уровня управления VLSI-архитектур по времени обработки синдромов одношагового ( $\tau_{ош}$ ) и многошагового ( $\tau_{мшд}$ ) самодиагностирования) и условий их применения (оценок временной избыточности  $\Delta t$  и  $t_{II}$ , интенсивностей потоков отказов  $\lambda_0$  и сбоев

$\lambda_c$  ПМ) выбирать наиболее приемлемую стратегию само диагностирования для текущего этапа применения VLSI-архитектур по назначению.

## Выводы

1. Большая размерность VLSI-архитектур и жесткие временные ограничения на анализ результатов самодиагностирования обуславливает необходимость эффективного использования временной избыточности в функционировании УВС с циклическим режимом функционирования для определения состояний рабочих и резервных процессорных модулей.

2. Самодиагностирование VLSI-архитектур должно сводиться к проверке исправности резервных ПМ и самодиагностированию рабочих ПМ.

3. При выборе стратегии самодиагностирования VLSI-архитектур необходимо оперативно учитывать априорную информацию о характеристиках VLSI-архитектур и условиях их применения по назначению (оценки временной избыточности  $\Delta t$  и  $t_{II}$ , интенсивностей потоков отказов  $\lambda_0$  и сбоев  $\lambda_c$  ПМ).

4. Внедрение предложенной методики само-диагностирования на этапах испытаний, модернизации и эксплуатации УВС позволит покрывать время оценки технического состояния ПМ VLSI-архитектур и повышать уровень их готовности к применению.

### Литература

1. Харченко В.С., Благодарный Н.П. О реконфигурируемости цифровых систем // Электронное моделирование. – 1998. – № 6. – С. 81-93.

2. Благодарный М.П. Композиція реконфігурації, динамічного синтезу та реактивації у відказостійких процесорних середовищах реального часу // Ракетно-космічна техніка. Вип.1. – Харків. – ХВУ. – 1999. – С. 46-48.

3. Kharchenko V.S., Gostishchev V.V., Blagodarny N.P., Melnikov V.A. A Recon-figurability of Fault-Tolerant Systems: the Measures, Algorithms and Modeling Technique// Успехи современной радиоэлектроники. – 2002. – № 5. – С. 62-72.

4. Основы технической диагностики в 2-х книгах. Кн.1. Модели объектов, методы и алгоритмы диагноза. Под ред. П.П.Пархоменко. - М.: Энергия, 1976. – 386 с.

5. Курейчик В.М., Родзин С.И.. Контролепригодное проектирование и само-тестирование СБИС: Проблемы и перспективы. - М.: Радио и связь, 1994. – 176 с.

6. Дмитриев Ю.К. Самодиагностика модульных вычислительных систем – Новосибирск: ВО Наука. Сибирская издательская фирма, 1993 – 293 с.

7. Благодарный Н.П., Цыбулько Ю.Н. Оценка периодичности самодиагностирования матричных спецпроцессоров реального времени // Автомобильный транспорт. Сб. научн. трудов. – Вып. 19. – Харьков. – 2007. – С. 106-108.

*Поступила в редакцию 28.01.2008*

**Рецензент:** д-р техн. наук, проф. В.М. Илюшко, Национальный аэрокосмический университет им. Н.Е. Жуковского "ХАИ", Харьков.