

УДК 681.326:519.613

В.И. ХАХАНОВ, А.В. СУШАНОВ, О.А. ГУЗЬ, А.А. ГОРОБЕЦ

Харьковский национальный университет радиоэлектроники, Украина

МЕТОД ВОССТАНОВЛЕНИЯ РАБОТОСПОСОБНОСТИ ЦИФРОВЫХ СИСТЕМ НА КРИСТАЛЛАХ НА ОСНОВЕ FPGA

Предлагается метод покрытия дефектных логических блоков цифровых систем на кристаллах ремонтными клетками путем обхода матрицы логических блоков в целях восстановления работоспособности компонентов программируемой логики. Метод позволяет получать решение в виде квазиоптимального покрытия всех дефектных блоков минимальным числом ремонтных клеток. Предлагается выбор одной из двух стратегий обхода строк или столбцов матрицы логических блоков на основании критериев структуризации, определяющих число неисправных блоков, приведенных к фактическому единичному каркасу модифицированной матрицы строк или столбцов.

Ключевые слова: дефект, восстановление работоспособности, матрица логических блоков, программируемая логика.

Введение

Технологические решения, представленные в работе и предназначенные для восстановления работоспособности цифровых изделий в пакетах и на кристаллах, в части их актуальности и перспективности для рынка электронных технологий хорошо коррелируются с аналитическими исследованиями рынка электроники на 2009 год, сформулированными в виде «Горячей ИТ-десятки» от Gartner Research Group:

- 1) виртуализация;
- 2) «облачные вычисления» (cloud computing);
- 3) серверы будущего, идущие на смену blade-серверам;
- 4) веб-ориентированные архитектуры;
- 5) смешанные корпоративные приложения (mashups);
- 6) специализированные системы;
- 7) социальные сети и программное обеспечение для них;
- 8) объединенные коммуникации (unified communications);
- 9) бизнес-аналитика;
- 10) «зеленые» ИТ, источник: <http://www.gartner.com>.

Согласно пункту 6 топ-десятки ниже рассмотрена проблема адаптации технологий тестирования цифровых систем для нового конструктивного поколения – System-in-Package (SiP), которое постепенно осваивает рынок электронных технологий [1,2]. Пакет кристаллов формирует спектр новых задач сервисного обслуживания SiP-функциональ-

ностей в реальном масштабе времени, который существенно отличается от процессов встроенного диагностирования компонентов SoC (System on Chip).

Ервант Зориан, ведущий ученый в области Design and Test на планете [3]: “В настоящее время основная проблема ремонта цифровой системы на кристалле будет заключаться в разработке технологий и методов встроенного восстановления работоспособности логики, хотя последняя занимает не более 10% от площади кристалла”.

Цель исследования – разработка метода встроенного диагностического обслуживания цифровых систем на кристаллах на основе обхода строк и столбцов логической матрицы кристалла для повышения тестопригодности, качества и надежности функционирования цифровых изделий.

Задачи исследования:

- 1) разработка матричной модели логических блоков цифрового кристалла в виде клеток функциональностей, содержащих неисправности;
- 2) разработка метода покрытия неисправных логических блоков цифровой системы на кристалле ремонтными клетками путем обхода строк или столбцов матрицы;
- 3) тестирование и верификация метода на примерах матриц логических блоков, содержащих различные неисправные конфигурации.

1. Матричная модель представления логических блоков цифрового кристалла

Топология кристалла представлена матрицей клеток $M = |M_{ij}|_{i=1, \overline{p}; j=1, \overline{q}}$, масштабируемой по

горизонталі і вертикалі цілими числами ($p \times q$) [4-6]. Кожна клітка M_{ij} має n^2 логічних блоків. Матриця має довільне число дефектів, рівне k . В кожній клітці може бути не більше ніж n^2 несправних логічних блоків.

Приклад матриці кліток з дефектами представлений на рис. 1, де розмірність клітки n дорівнює 3, а розмірність матриці в масштабі числа кліток по рядкам і стовпцям дорівнює 5.

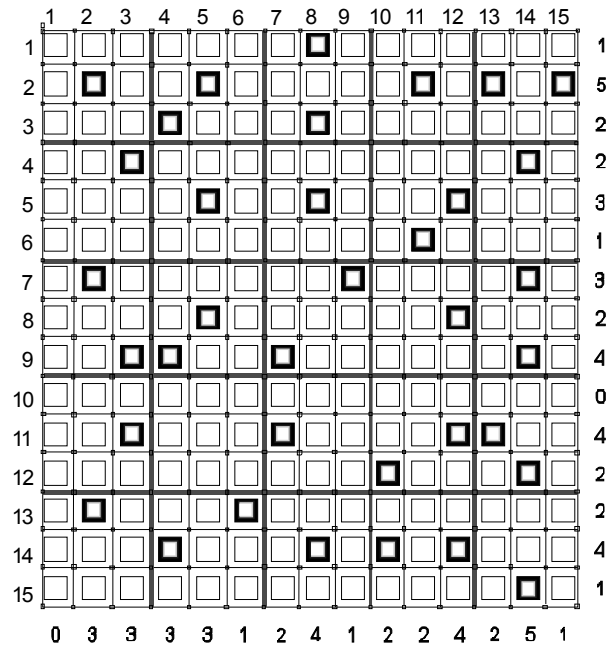


Рис. 1. Матриця блоків FPGA в масштабі кліток

2. Метод покриття несправностей путем обхода матрицы логических блоков

Метод обхода матрицы логических блоков в целях восстановления работоспособности компонентов FPGA, приводящий к квазиоптимальному покрытию всех дефектных блоков минимальным числом ремонтных клеток, представлен следующими пунктами:

1. Определение координат всех дефектных блоков матрицы $M = |M_{ij}^r|$, задающей топологию кристалла.

2. Построение двоичных матриц покрытия дефектных блоков путем обхода клеток по строкам и столбцам, размерность которых соответственно определяется параметрами:

$$M_r = |M_{ij}^r|, i = \overline{1, p/n}; j = \overline{1, q};$$

$$M_c = |M_{ij}^c|, i = \overline{1, p}; j = \overline{1, q/n}.$$

Здесь каждые n координат строки (столбца) заменяются одной со значением в ней, определяемой $f^r(f^c)$ функцией Og от n координат.

$$M_{ij}^c = f^r(f^c) = \begin{cases} 0 \leftarrow (000); \\ 1 \leftarrow (1XX) \vee (X1X) \vee (XX1), X = \{0, 1\}. \end{cases}$$

Например, процедура получения матрицы обхода строк приводит к результату

$$M = |M_{ij}^r| = \begin{pmatrix} 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \end{pmatrix} \xrightarrow{f^r} M_r =$$

$$= |M_{ij}^r| = \begin{pmatrix} 0 & 1 & 1 & 0 & 1 & 1 \\ 1 & 1 & 0 & 1 & 1 & 1 \end{pmatrix}$$

Здесь каждый столбец сжимается в две координаты по правилам логической операции Og , поскольку параметр клетки n , здесь и далее, равен 3.

Аналогично, процедура получения матрицы обхода столбцов дает результат

$$|M_{ij}^r| = \begin{pmatrix} 0 & 0 & 0 & 0 & 1 & 1 \\ 0 & 0 & 0 & 0 & 0 & 1 \\ 0 & 1 & 1 & 0 & 1 & 0 \\ 1 & 0 & 0 & 0 & 0 & 1 \\ 0 & 0 & 0 & 0 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 \end{pmatrix} \xrightarrow{f^c} |M_{ij}^c| = \begin{pmatrix} 0 & 1 \\ 0 & 1 \\ 1 & 1 \\ 1 & 1 \\ 0 & 1 \\ 1 & 1 \end{pmatrix}$$

3. Определение критериев качества покрытия дефектных блоков путем использования полученных двоичных матриц на основе подсчета числа единичных координат, приведенных к фактическому единичному каркасу матриц. Критерий построчного покрытия дефектных блоков представлен следующим выражением:

$$Q_r = \sum_{i=1}^{p/n} \left[\frac{1}{H_i^r - L_i^r + 1} \sum_{j=1}^q M_{ij}^r \right].$$

Здесь $H_i^r(L_i^r)$ – максимальный (минимальный) индекс j -координаты для строки матрицы $|M_{ij}^r|$, после (до-) которой в строке могут быть только нулевые значения координат. Фактически $H_i^r - L_i^r + 1$ есть интервал разброса единиц в строке матрицы $|M_{ij}^r|$, к которому приводится сумма единичных координат строки. Далее приведенные оценки всех строк суммируются, что и является критерием эффективности построчного покрытия дефектных блоков.

Критерий покрытия дефектных блоков по столбам имеет следующий вид:

$$Q_c = \sum_{j=1}^{q/n} \left[\frac{1}{H_j^c - L_j^c + 1} \sum_{i=1}^p M_{ij}^c \right].$$

Здесь $H_j^c(L_j^c)$ – максимальный (минимальный) индекс i -координаты для столбца матрицы $|M_{ij}^c|$, после (до-) которой в столбце могут быть только нулевые значения координат. Фактически $H_j^c - L_j^c + 1$ есть интервал разброса единиц в столбце матрицы $|M_{ij}^c|$, к которому приводится сумма единичных координат столбца. Далее приведенные оценки всех столбцов суммируются, что и является критерием эффективности покрытия дефектных блоков по столбцам.

4. Принятие решения о выборе стратегии $S = \{S_r, S_c\}$ покрытия дефектных логических блоков резервными клетками путем сравнения значений критериев структуризации Q_r, Q_c для строк и столбцов:

$$S = \begin{cases} S_r \leftarrow Q_r < Q_c; \\ S_c \leftarrow Q_r \geq Q_c. \end{cases}$$

В первом случае выполняется стратегия покрытия дефектных блоков путем последовательного обхода всех клеточных строк. Во втором – осуществляется обход клеточных столбцов.

5. Стратегия обхода клеток матрицы по строкам. Выполняется на модифицированной матрице $|M_{ij}^r|$. Каждая строка матрицы представлена двоичным вектором $M_i^r = (M_{i1}^r, M_{i2}^r, \dots, M_{ij}^r, \dots, M_{iq}^r)$. Шаг 1. Обнуление счетчика нулевых координат и счетчика числа ремонтных клеток: $j = 0, Q = 0$. Шаг 2. Последовательное сканирование ячеек вектора $j = j+1 \leftarrow M_{ij}^r = 0$ до первой встреченной единицы $M_{ij}^r = 1 \rightarrow (Q = Q+1, j = j+n-1)$. От данной 1 отсчитывается n ячеек, которые покрываются ремонтной клеткой. Число ремонтных клеток Q увеличивается на 1. Шаг 3. Если выполняется условие $j \geq q$ – конец процедуры обработки строки. Иначе – переход к шагу 2.

Описанная процедура применяется ко всем строкам модифицированной матрицы $|M_{ij}^r| (|M_{ij}^c|)$ в результате чего счетчик Q будет содержать минимальное число ремонтных клеток, необходимых для покрытия всех дефектных блоков. Аналогично выполняется стратегия обхода клеток матрицы по

столбцам ($|M_{ij}^c|$). В данном случае изменению в процедуре обхода подлежит индекс столбца i вместо j .

6. Определение качества покрытия полученного варианта решения путем подсчета числа дефектных блоков матрицы, приведенных к минимальному числу резервных клеток N , покрывающих все неисправные блоки:

$$Q_{cr} = \frac{1}{N} \sum_{i=1}^n F_i.$$

7. Конец выполнения процедуры поиска квазиоптимального покрытия дефектных блоков резервными клетками.

Пример. Для кристалла, представленного на рис. 1, в соответствии с пунктом 2 модели процесса восстановления работоспособности выполняется построение двух матриц:

$$M_r = \begin{matrix} \begin{matrix} 0 & 1 & 0 & 1 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 0 & 1 \\ 0 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 0 & 1 & 1 & 0 & 1 & 0 \\ 0 & 1 & 1 & 1 & 1 & 0 & 1 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 & 1 & 0 & 0 & 1 & 0 & 1 & 1 & 1 & 0 \\ 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 & 1 & 0 \end{matrix} \end{matrix}$$

$$M_c = \begin{matrix} \begin{matrix} 0 & 0 & 1 & 0 & 0 \\ 1 & 1 & 0 & 1 & 1 \\ 0 & 1 & 1 & 0 & 0 \\ 1 & 0 & 0 & 0 & 1 \\ 0 & 1 & 1 & 1 & 0 \\ 0 & 0 & 0 & 1 & 0 \\ 1 & 0 & 1 & 0 & 1 \\ 0 & 1 & 0 & 1 & 0 \\ 1 & 1 & 1 & 0 & 1 \\ 0 & 0 & 0 & 0 & 0 \\ 1 & 0 & 1 & 1 & 1 \\ 0 & 0 & 0 & 1 & 1 \\ 1 & 1 & 0 & 0 & 0 \\ 0 & 1 & 1 & 1 & 0 \\ 0 & 0 & 0 & 0 & 1 \end{matrix} \end{matrix}$$

Далее, в соответствии с пунктом 3, выполняется подсчет критериев структуризации для представленных выше матриц:

$$Q_r = \sum_{i=1}^{p/n} \left[\frac{1}{H_i^r - L_i^r + 1} \sum_{j=1}^q M_{ij}^r \right] = \frac{7}{14} + \frac{6}{12} + \frac{8}{13} + \frac{6}{12} + \frac{7}{13} = 2,64.$$

$$Q_c = \sum_{j=1}^{q/n} \left[\frac{1}{H_j^c - L_j^c + 1} \sum_{i=1}^p M_{ij}^c \right] = \frac{6}{12} + \frac{7}{13} + \frac{7}{14} + \frac{7}{13} + \frac{7}{14} = 2,58.$$

Как видно из упомянутых выше критериев, приведенное к единичному каркасу матрицы число

дефектных координат по столбцам меньше чем по строкам. Поэтому, с учетом пункта 4, выбирается стратегия решения задачи покрытия путем обхода столбцов покрытия:

$$S_c \leftarrow (Q_r = 2,64 \geq Q_c = 2,58).$$

Структурная привлекательность столбцов выше, чем строк, поскольку приведенное к матрице число дефектов здесь меньше.

Данный путь дает фактическое качество покрытия – число неисправных логических блоков матрицы (на одну ремонтную клетку), приведенное к необходимому количеству резервных компонентов, равное

$$Q_c^* = \frac{1}{N} \sum_{i=1}^n F_i = 36 / 20 = 1,8.$$

Для сравнения – процедура обхода строк дает более низкое качество

$$Q_r^* = \frac{1}{N} \sum_{i=1}^n F_i = 36 / 21 = 1,71.$$

Последнее покрытие множества дефектов имеет на 1 клетку больше (21), чем решение, полученное первым способом (20). Таким образом, выбор стратегии покрытия на основе подсчета и сравнения критериев подсчета числа единичных координат, приведенных к фактическому единичному каркасу матриц, подтверждает их состоятельность и последующую оптимальность полученного покрытия.

На рис. 2 приведена статистика обработки различных видов матриц логических блоков с дефектными компонентами. Она свидетельствует о правомерности применения предложенного критерия, который во всех случаях, кроме последнего указывает на оптимальную и эффективную стратегию выбора обхода матрицы для получения минимального покрытия ремонтными клетками дефектных логических блоков.

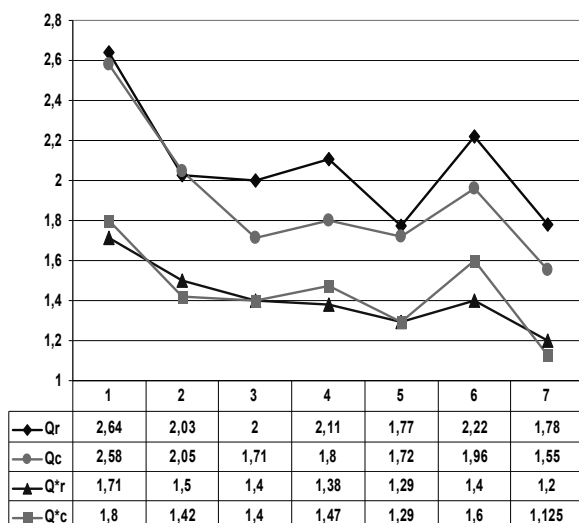


Рис. 2. Критерии структуризации и качество покрытия для примеров

В последнем варианте критерий структуризации по строкам выше, чем по столбцам $Q_r = 1,78 > Q_c = 1,55$, что является основанием для выполнения покрытия дефектов по столбцам. В данном случае было получено качество покрытия, равное $Q_c^* = 1,125$, что соответствует 16 ремонтным клеткам, необходимым для восстановления работоспособности всех 18 дефектных блоков. В то время как оптимальное решение есть обход матрицы по столбцам, где качество покрытия определяется значением $Q_c^* = 1,2$, что соответствует только 15 ремонтным клеткам.

Заключение

Метод обхода матрицы логических блоков предназначен для восстановления работоспособности компонентов FPGA путем получения решения в виде квазиоптимального покрытия всех дефектных блоков минимальным числом ремонтных клеток. Предлагается выбор одной из двух стратегий обхода строк или столбцов матрицы логических блоков на основании критериев структуризации, определяющих число неисправных блоков, приведенных к фактическому единичному каркасу модифицированной матрицы строк или столбцов.

Научная новизна. Предложена матричная модель логических блоков цифрового кристалла в виде клеток функциональностей, содержащих неисправности. Модель позволяет выполнять восстановление работоспособности компонентов программируемой логики с помощью разработанного метода покрытия неисправных логических блоков цифровой системы на кристалле ремонтными клетками путем обхода строк или столбцов матрицы FPGA. Метод позволяет получать решение в виде квазиоптимального покрытия множества дефектных блоков минимальным числом ремонтных клеток.

Практическая значимость заключается в привлекательности предложенного метода для рынка электронных технологий, который позволяет определить минимальное число ремонтных блоков для восстановления работоспособности цифрового изделия, имплементированного в кристалл SoC/SiP.

Литература

1. Pontarelli S. Reliability Evaluation of Repairable/Reconfigurable FPGAs / S. Pontarelli, M. Ottavi, V. Vankamamidi, A. Salsano, F. Lombardi. // 21st IEEE International Symposium on Defect and Fault-Tolerance in VLSI Systems (DFT'06). – October, 2006. – P. 227-235.
2. Rickert P. Cell Phone Integration: SiP, SoC, and PoP / P. Rickert, W. Krenik // IEEE Design and Test of Computers. – May–June, 2006. – P. 188-195.

3. Yervant Z. *Gest editors' introduction: Design for Yield and reliability* / Z. Yervant, G. Dmytris // *IEEE Design & Test of Computers*. – May-June 2004. – P. 177-182.

4. Hahanov V. *Diagnosis and repair method of SoC memory* / V. Hahanov, A. Hahanova, S. Chumachenko, S. Galagan // *WSEAS transactions on circuits and systems*. – 2008. – Vol. 7. – P. 698-707.

5. Hahanov V. *Algebra-logical diagnosis model for SoC F-IP* / V. Hahanov, V. Obrizan, E. Litvinova, Ka Lok Man. // *WSEAS transactions on circuits and systems*. – 2008. – Vol. 7. – P. 708-717.

6. *Algebro-Logical Embedded Memory Repair Method* / V.I. Hahanov // *Automation Control Systems and Devices*. – 2008. – № 140.

Поступила в редакцію 12.02.2008

Рецензент: д-р техн. наук, проф., заведуючий кафедрой ЭВМ А.А. Мельник, Национальный университет «Львовская политехника», Львов, Украина.

МЕТОД ВІДНОВЛЕННЯ ПРАЦЕЗДАТНОСТІ ЦИФРОВИХ СИСТЕМ У КРИСТАЛАХ НА ОСНОВІ FPGA

В.І. Хаханов, О.В. Сушанов, О.О. Гузь, О.О. Горобець

Матрична модель логічних блоків цифрового кристалу у вигляді клітин функціональностей, що містять несправності, та оснований на ній метод покриття дефектних логічних блоків ремонтними клітинами шляхом обходу матриці CLB в цілях відновлення працездатності компонентів програмовної логіки дозволяють отримати рішення у вигляді квазіоптимального покриття множини дефектних блоків найменшою кількістю ремонтних клітин.

Ключові слова: дефект, відновлення працездатності, матриця логічних блоків, програмовна логіка.

REPAIR METHOD FOR FPGA DIGITAL SYSTEMS

V.I. Hahanov, A.V. Sushanov, O.A. Guz, A.A. Gorobets

The matrix model of FPGA complex logic blocks in the form of tiles, which include defects, and defect coverage method by means of CLB matrix traverse to repair of FPGA components enable to obtain the solutions in the form of quasi-optimal coverage of a defect set by minimal quantity of spare tiles.

Key words: fault, repair, logic block matrix, programmable logic.

Хаханов Владимир Иванович - д-р техн. наук, профессор кафедры АПВТ Харьковского национального университета радиоэлектроники, декан факультета КИУ ХНУРЭ, Харьков, Украина, e-mail: hahanov@kture.kharkov.ua.

Сушанов Алексей - студент факультета Компьютерной инженерии и управления Харьковского национального университета радиоэлектроники, Харьков, Украина.

Гузь Олеся Алексеевна - зав. кафедрой специализированных компьютерных систем Донецкого института автомобильного транспорта, Донецк, Украина.

Горобец Александр Александрович - аспирант кафедры АПВТ Харьковского национального университета радиоэлектроники, Харьков, Украина.