

УДК 680.3

Д.А. ТОЛСТОЛУЖСКИЙ

Харьковский национальный университет им. В.Н. Каразина, Украина

АВТОМАТИЗАЦИЯ ВЕРИФИКАЦИИ ВРЕМЕННЫХ МУЛЬТИПАРАЛЛЕЛЬНЫХ АППАРАТНО-ПРОГРАММНЫХ СРЕДСТВ

Приведена архитектура «Hard&Soft верификатора» временных мультипараллельных аппаратно – программных средств. Использовались следующие исходные данные: Си – программа и граф задачи, семантико-числовая спецификация Си – программы, временная (мульти)параллельная модель задачи, различные методы параллельной обработки данных, спецификация единиц размерности, длительности выполнения операций/функций. Состав поддерживаемых методов верификации: компиляционная верификация, декомпиляционная верификация, семантическая верификация. Отмечено, что представленную архитектуру Hard&Soft –верификатора можно рассматривать как основу создания инструментальных средств автоматического контроля достоверности и визуализации результатов самоорганизации архитектуры Адаптивной Самоорганизующейся Вычислительной Системы (АСВС).

Ключевые слова: Адаптивная Самоорганизующаяся Вычислительная Система (АСВС), Система Автоматизированного Проектирования цифровых устройств (САПР), Система Автоматизации Параллельного Программирования (САПП), Си – граф задачи, структуры семантико - числовой спецификации (СЧС), верификация, временные параллельные аппаратно-программные средства.

1. Введение

Постановка проблемы. В настоящее время признается, что стратегией развития цифровой вычислительной техники в XXI-м веке следует считать создание динамически реконфигурируемых и Адаптивных Самоорганизующихся Вычислительных Систем (АСВС) с мультипараллельной обработкой данных, способных автоматически (средствами самой системы) целенаправленно изменять свою архитектуру, функционирование и характеристики при изменении областей применения, решаемых задач и предъявляемых требований и ограничений [1 – 4].

Основой решения этой проблемы является наличие высокоэффективных средств автоматизации проектирования параллельного аппаратно – программного обеспечения параллельных ВС.

Анализ известных САПР и САПП [2, 5 – 11] показывает, что они не обеспечивают возможность автоматического проектирования параллельных аппаратно – программных средств.

Это обусловлено тем, что концепцией построения известных САПР и САПП является выполнение человеком наиболее сложных, неформализованных, творческих этапов проектирования, определяющих сложность объектов проектирования, временные затраты и эффективность конечных результатов.

Следствием этого явился кризис САПР, проявившийся в виде проблем SoC (System-on-Chip) - невозможности проектирования на кристалле

цифровых систем требуемой сложности и T2M (Time-to-Market) – невозможности обеспечить существенное уменьшение времени вывода продукта на рынок.

Аналогичное положение сложилось и в области автоматизации параллельного программирования.

Сейчас уже признано, что кардинальным решением этих проблем должно являться создание интеллектуальных технологий автоматического проектирования мультипараллельных аппаратных и программных средств [2–4, 8–11].

Автоматический характер таких технологий делает исключительно актуальной задачу разработки средств автоматической верификации и визуализации всех этапов параллельного проектирования с целью оперативной оценки человеком корректности автоматически получаемых результатов [10].

Целью статьи является описание архитектуры системы автоматизации верификации результатов автоматического синтеза статических и временных объектов параллельных программ и цифровых аппаратных средств.

1. Постановка задачи

Исходные данные:

- Си – программа задачи;
- Си – граф задачи;
- семантико-числовая спецификация Си – программы (СЧС);

- временная (мульти)параллельная модель задачи (ВПГС), ориентированная на программную или на аппаратную реализацию;
- семантико-числовая спецификация (СЧС) временной (мульти)параллельной модели задачи;
- состав реализуемых временной моделью методов параллельной обработки данных;
- спецификация единиц размерности исходных данных и результатов решения задачи;
- длительности выполнения (в количестве процессорных тактов) операций/функций (при ориентации параллельной модели на программную реализацию) или времена выполнения операций/функций аппаратными модулями (в нано-, микро-, миллисекундах и т.д.– при аппаратной ориентации параллельной модели);
- состав поддерживаемых методов верификации: компиляционная верификация, декомпиляционная верификация, семантическая верификация;
- классы объектов, поддерживаемых верификацией:
- -статические объекты (Си – программы, Си – графы, статические структуры их семантико-числовой спецификации;
- -временные объекты (семантико-числовые спецификации временных последовательных и (мульти)- параллельных моделей, графические спецификации моделей в виде временных параллельных граф – схем);
- -семантические объекты (единицы измерения физических величин: исходных данных, промежуточных и выходных результатов решения задач)

Выходные данные: результаты верификации статических и временных мультипараллельных аппаратных и программных средств, оценки достоверности верификации, визуализация результатов верификации.

2. Результаты исследования

Состав методов верификации:

- **компиляционная верификация** (Compile verification, C)– проверка синтаксической и временной корректности всех этапов синтеза (исходя из исходных текстов Си – программ задач) мультипараллельных программ и цифровых аппаратных средств;
- **декомпиляционная верификация** (DeCompile verification, D) – проверка логической эквивалентности автоматически синтезированных мультипараллельных программ и цифровых аппаратных средств исходным текстам Си – программ задач;
- **семантическая верификация** (Semantic verification, S)–проверка совпадения единиц измерения физических величин, полученных при автоматиче-

ском синтезе мультипараллельных программ и/или цифровых аппаратных средств и задаваемых пользователями единиц измерения входных и выходных данных задач.

Состав поддерживаемых верификацией объектов автоматического проектирования:

- структуры семантико - числовой спецификации (СЧС) Си-программ;
- результаты графической спецификации Си-программ с помощью соответствующих Си-графов;
- структуры семантико-числовой спецификации временных мультипараллельных моделей Си-программ;
- результаты графической спецификации временных мультипараллельных моделей Си-программ в виде соответствующих временных параллельных граф-схем (ВПГС);
- схемы мультипараллельных цифровых устройств на функциональном (F), логическом (L) и вентиляльном (G) уровнях проектирования;
- результаты графической спецификации временных мультипараллельных моделей функционирования цифровых устройств на функциональном (F), логическом (L) и вентиляльном (G) уровнях проектирования;
- архитектуры сложных цифровых систем на уровне IP-компонентов и коммуникационных связей между ними (уровень топологий);
- временные мультипараллельные модели функционирования сложных цифровых систем на уровне IP-компонентов.

Архитектура верификатора временных мульти-параллельных аппаратно – программных средств

Архитектуру семантико-числового Hard&Soft верификатора представляет рис.1.

Компоненты архитектуры имеют следующую функциональность.

Soft_1 – база данных Soft - верификатора, аккумулирует следующие основные данные: Си – программы задач; состав поддерживаемых верификатором операторов/функций языка Си и процедур обмена сообщениями; классы ВС, для которых синтезируются временные параллельные программы (например, SMP, NUMA, MPP), класс применяемых процессоров ВС (например, суперскалярный, VLIW, FLOW); соответствующие длительности выполнения (в процессорных тактах) операторов/функций/процедур; временные (мульти) параллельные модели исходных Си – программ, синтезированных с учетом характеристик архитектуры параллельных процессоров/ВС и заданных требований/ограничений; тексты временных (мульти) параллельных программ и временные модели их выполнения.

Soft_2 – компіляційна (C), декомпіляційна (D) і семантична (S) верифікація Си – графів вихідних Си – програм і програмно – орієнтованих структур їх семантико–числової специфікації.

Soft_3 – виконує C, D, S – верифікацію (орієнтованих на конкретні класи процесо-

ров/BC і задані вимоги/обмеження) вимірних (мульти)паралельних Soft – моделей вихідних Си – програм.

Soft_4 - виконує D, S - верифікацію структур семантико–числової специфікації вимірних (мульти)паралельних програм, що задовольняють заданим вимогам/обмеженням.

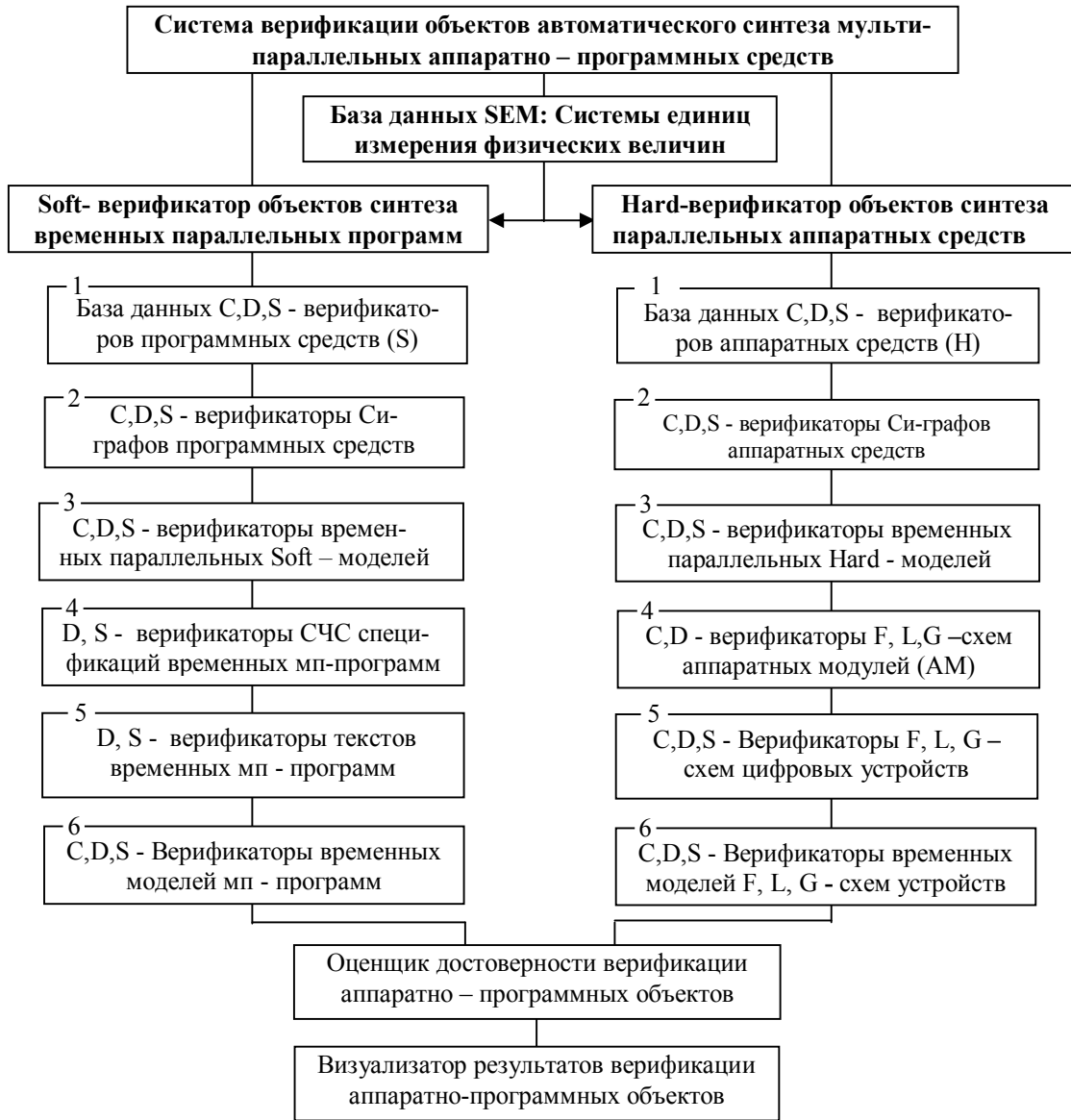


Рис.1. Архітектура «Hard&Soft верифікатора» вимірних мультипаралельних апаратно–програмних засобів

Soft_5 – забезпечує D, S – верифікацію текстів синтезованих вимірних (мульти) паралельних програм, включаючи специфікації типів і розмірностей даних, вичислювальних і управляючих операторів/функцій, засобів обміну даними і операторів вимірної синхронізації процесів.**Soft_6** – виконує C, D, S - верифікацію вимірних моделей синтезованих текстів (мульти)-паралельних програм.

Hard_1 - база даних Hard - верифікатора, акумулює наступні основні дані: бібліотеки вентильних схем типових вузлів і функціональних модулів і їх технічні характеристики (довговічність фронтів сигналів/вимірний затримка, тактова частота, навантажувальна здатність, вентиальна складність); функціональні/вентиальні схеми типових цифрових пристроїв цифрової вичислювальної техніки з їх технічними характе-

ристиками; функциональные схемы и технические характеристики блоков IP интеллектуальной собственности.

Hard_2 - компиляционная (C), декомпиляционная (D) и семантическая (S) верификация Си – графов исходных Си – программ и аппаратно-ориентированных структур их семантико-числовой спецификации.

Hard_3 - выполняет C, D, S – верификацию временных (мульти)параллельных моделей работы узлов, функциональных модулей/устройств и блоков IP, синтезированных с учетом заданных требований /ограничений (время выполнения функций, вентиляционная сложность, достоверность реализации функций).

Hard_4 – обеспечивает C, D - верификацию функциональных (F), логических (L) и вентиляционных (G) схем аппаратных узлов/модулей, синтезированных с учетом заданных требований/ограничений (время выполнения функций, вентиляционная сложность, достоверность реализации функций).

Hard_5 – выполняет C, D, S – верификацию функциональных (F), логических (L) и вентиляционных (G) схем (мульти)параллельных цифровых устройств, удовлетворяющих заданным требованиям/ограничениям (время выполнения функций, вентиляционная сложность, достоверность реализации функций).

Hard_6 – компиляционный, декомпиляционный и семантический контроль корректности временных (мульти)параллельных моделей функционирования функциональных (F), логических (L) и вентиляционных (G) схем (мульти)параллельных цифровых устройств.

В докладе приводятся конкретные примеры, иллюстрирующие функциональность основных компонентов системы применительно к различным методам верификации (компиляционной, декомпиляционной, семантической) и задачам различных типов (неразветвляющихся, разветвляющихся, циклических) при верификации статических и временных параллельных и мультипараллельных программных и аппаратных средств.

Выводы

1. Стратегией развития цифровой вычислительной техники в XXI-м веке можно считать создание и применение Адаптивных Самоорганизующихся Вычислительных Систем (АСВС) с мультипараллельной обработкой данных, автоматически и целенаправленно изменяющих архитектуру и функционирование при изменении областей применения, решаемых задач и предъявляемых требований и ограничений.

2. Необходимым условием решения этой проблемы является разработка подсистем автоматической параллельного аппаратно-программного обеспечения и верификации результатов автоматической самоорганизации и адаптации.

3. Представленную архитектуру Hard&Soft – верификатора можно рассматривать как основу создания инструментальных средств автоматического контроля достоверности и визуализации результатов самоорганизации архитектуры АСВС.

Литература

1. Каляев А.В. Многопроцессорные системы с программируемой архитектурой / А.В. Каляев – М.: Радио и связь, 1984. – 240 с.

2. Поляков Г.А. Основы построения и автоматического проектирования самоорганизующихся систем параллельной цифровой обработки информации и повышение эффективности комплексов радиолокационного вооружения ПВО / Г.А. Поляков. Под общ. ред. проф. В.К. Стрельникова.-Х.: ВИРТА ПВО, 1986. – 571 с.

3. Поляков Г.А. Адаптивные самоорганизующиеся системы с мультипараллельной обработкой данных – стратегия развития цифровой вычислительной техники в XXI веке / Г.А. Поляков // Прикладная радиоэлектроника / X., 2002. – Т.1. – № 1. – С. 37-41.

4. Поляков Г.А. Проблемы создания систем совместного автоматического проектирования аппаратно-программных средств для мультипараллельной цифровой обработки данных / Г.А. Поляков / 1-й Международный радиоэлектронный Форум «Прикладная радиоэлектроника. Состояние и перспективы развития» МРФ-2002. – Х.: АНПРЭ, ХНУРЭ, 2002. – Ч.2. – С. 241-244.

5. Кривуля Г.Ф. Новые информационные технологии проектирования цифровых систем / Г.Ф. Кривуля, В.И. Хаханов // 1-й Международный радиоэлектронный форум “Прикладная радиоэлектроника. Состояние и перспективы развития” МРФ-2002. Х.: АНПРЭ, ХНУРЭ, 2002. – Ч.2. – С. 233–236.

6. The EDN System Design Series, 2001. – Part 1. – P. 24, Part 2. – P. 40.

7. Amtel Corporation Programmable Logic and System-Level ICs Data Book. Amtel Corporation. – 2000.

8. Polyakov G. The hard-and-soft automatic design of self-organising adaptive systems // Радиоэлектроника и информатика. – Х.: ХНУРЭ, 2003. – Вып. 3(24). – С. 149

9. Толстолужская Е.Г. Методика функционального проектирования мультипараллельных перестраиваемых спецпроцессоров / Е.Г. Толстолужская // Системы обработки информации: збірник наукових праць. – Х.: ХВУ, 2004. – Вип. 1. – С. 132-139.

10. Толстолужский Д.А. Методика автоматизи-

ческой верификации аппаратных средств и их временных моделей при автоматическом проектировании параллельных цифровых устройств // Д.А. Толстолужский, Е.Г. Толстолужская. 1-й Международный радиоэлектронный форум "Прикладная радиоэлектроника. Состояние и перспек-

тивы развития" МРФ-2002. Ч. 2. – Х.: АН ПРЭ, ХНУРЭ. – 2002. – 656 с.

11. Поляков Г. А. Автоматизация проектирования сложных цифровых систем коммутации и управления. / Г. А. Поляков, Ю.Д. Умрихин. – М.: Радио и связь, 1988. – 304 с.

Поступила в редакцию 11.01.2010

Рецензент: д-р техн. наук, проф., академик АН ПРЭ Г.А. Поляков, АН ПРЭ, Москва.

АВТОМАТИЗАЦІЯ ВЕРИФІКАЦІЇ ЧАСОВИХ МУЛЬТИПАРАЛЕЛЬНИХ АПАРАТНО - ПРОГРАМНИХ ЗАСОБІВ

Д.А. Толстолужский

Наведено архітектуру «Hard&Soft верифікатора» часових мультипаралельних апаратно – програмних засобів. Використовувалися наступні вихідні дані: Сі – програма й граф задачі, семантико-числова специфікація Сі – програми, часова (мульти)паралельна модель задачі, різні методи паралельної обробки даних, специфікація одиниць розмірності, тривалості виконання операцій/функцій. Склад підтримуваних методів верифікації: компіляційна верифікація, декомпіляційна верифікація, семантична верифікація. Відзначено, що представлену архітектуру Hard&Soft –верифікатора можна розглядати як основу створення інструментальних засобів автоматичного контролю вірогідності й візуалізації результатів самоорганізації архітектури Адаптивної Обчислювальної Системи.

Ключові слова: Адаптивна Обчислювальна Система, що Самоорганізується, Система Автоматизованого Проектування цифрових пристроїв (САПР), Система Автоматизації Паралельного Програмування (САПП), Сі - граф задачі, структури семантико - числової специфікації (СЧС), верифікація, часові паралельні апаратно-програмні засоби.

AUTOMATION OF VERIFICATION OF TEMPORAL MULTIPARALLEL HARDWARE/SOFTWARE FACILITIES

D.A. Tolstoluzky

The architecture of «Hard&Soft verification» of temporal multiparallel hardware/software facilities is given. The following input data were used: C-program and task graph, semantic-numerical specification of C-program, time (multi)parallel task model, different methods of simultaneous data processing, specification of dimension units, durations of operations/functions implementation. Composition of the supported verification methods: compiling verification, decompilation verification, semantic verification. It was proved, that the presented architecture of Hard&Soft–verifier can be considered as basis for creation of automatic control tools of reliability and visualization of architecture self-organization results of the Adaptive Self-organized Computer System (ASCS).

Keywords: Adaptive Self-organized Computer System (ASCS), computer-aided design system of digital devices (CAD system), Automation System of Parallel Programming (ASPP), C- task graph, structures of semantic-numerical specification (SSNS), verification, time parallel hardware/software facilities.

Толстолужский Дмитрий Александрович – младший научный сотрудник, физико-технический факультет, Харьковский национальный университет им. В.Н. Каразина, Харьков, Украина, e-mail: tda@pht.univer.kharkov.ua.