

ФІЗИЧНІ, ХІМІЧНІ ТА ІНШІ ЯВИЩА, НА ОСНОВІ ЯКИХ МОЖУТЬ БУТИ СТВОРЕНІ СЕНСОРИ

PHYSICAL, CHEMICAL AND OTHER PHENOMENA, AS THE BASES OF SENSORS

PACS numbers: 72.80.Ey, 85.30.-z, 85.30.De, 85.30.Tv, 85.40.-e
DOI <http://dx.doi.org/10.18524/1815-7459.2018.4.150488>

ФІЗИКА НАНОТРАНЗИСТОРІВ: УСТРІЙ, МЕТРИКА ТА КЕРУВАННЯ

*Ю. О. Кругляк, М. В. Стріха**

Одеський державний екологічний університет,
факультет комп'ютерних наук,
вул. Львівська, 15, Одеса, Україна

тел. (067) 725 2209, E-mail: kruglyak.yual@gmail.com

* Київський національний університет ім. Тараса Шевченка,
факультет радіофізики, електроніки і комп'ютерних систем,
пр. Глушкова, 4г, Київ, Україна, тел. (044) 526 0532;

Інститут фізики напівпровідників ім. В.Є.Лашкарьова НАН України,
пр. Науки, 41, Київ, Україна, тел. (044) 525 6033,
E-mail: maksym_strikha@hotmail.com

ФІЗИКА НАНОТРАНЗИСТОРІВ: УСТРІЙ, МЕТРИКА ТА КЕРУВАННЯ

Ю. О. Кругляк, М. В. Стріха

Анотація. Транзистор є ключовим елементом практично будь-якого електронного приладу. До кінця 20 століття розміри польових транзисторів метал-діелектрик-напівпровідник (MOSFET) досягли наномасштабу, а сам нанотранзистор першим серед усіх нанорозмірних електронних пристроїв став об'єктом масового промислового виробництва. Сьогодні довжи-

на каналу провідності транзистора наблизилася до 10 нм, що на декілька порядків менше, ніж у перших MOSFET.

Завдання нашої нової серії методичних оглядових статей, орієнтованих на дослідників, студентів, аспірантів та викладачів вищої школи – обговорити фізичні моделі і принципи, що лежать в основі функціонування нанорозмірних MOSFET. Ці моделі засновані як на звичному традиційному підході «згори – вниз», так і на більш сучасному підході, що бере свій початок в роботах Рольфа Ландауера і був розвинутий Супрійо Датта і Марком Лундстромом.

Ключові слова: наноелектроніка, польовий транзистор, вольт-амперні характеристики, метрика транзисторів, керування транзисторами, віртуальний витік

PHYSICS OF NANOTRANSISTORS: STRUCTURE, METRICS, AND CONTROL

Yu. A. Kruglyak, M. V. Strikha

Abstract. The transistor is the key element of almost any electronic device. By the end of the 20th century, MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) sizes had reached a nanoscale, and the nanotransistor itself was the first of all nanoscale electronic devices to be the object of large-scale industrial production. Today, the length of the conduction channel of the transistor has approached 10 nm, which is several orders of magnitude lower than in the first MOSFET.

The task of this new series of our tutorial reviews directed to serve researchers, university teachers and students, is to discuss the physical models and principles underlying the functioning of nanoscale MOSFETs and based both on the traditional «top – down» approach and on a more modern approach originating in the works of Rolf Landauer, developed later by Suprio Datta and Mark Lundstrom.

Keywords: nanoelectronics, field effect transistor, current-voltage characteristics, transistor metrics, transistor control, virtual source

ФИЗИКА НАНОТРАНЗИСТОРОВ: УСТРОЙСТВО, МЕТРИКА И УПРАВЛЕНИЕ

Ю. А. Кругляк, М. В. Стриха

Аннотация. Транзистор является ключевым элементом практически любого электронного прибора. К концу 20 века размеры полевых транзисторов металл-диэлектрик-полупроводник (MOSFET) достигли наномасштаба, а сам нанотранзистор первым среди всех наноразмерных электронных устройств стал объектом массового промышленного производства. Сегодня длина канала проводимости транзистора приблизилась к 10 нм, что на несколько порядков меньше, чем в первых MOSFET.

Задача нашей новой серии методических обзорных статей, ориентированных на исследователей, студентов, аспирантов и преподавателей высшей школы – обсудить физические модели и принципы, лежащие в основе функционирования наноразмерных MOSFET и основанные как на привычном традиционном подходе «сверху – вниз», так и

на более современном подходе, берущим свое начало еще в работах Рольфа Ландауэра, и развитом Суприо Датта и Марком Лундстромом.

Ключевые слова: наноэлектроника, полевой транзистор, вольт-амперные характеристики, метрика транзисторов, управление транзисторами, виртуальный источник.

1. Вступ

Винахід транзистора прийнято вважати одним із найбільших відкриттів 20 століття. Транзистори використовують в електронній схемі практично кожного електронного приладу. Мільярди транзисторів містяться в наших смартфонах і планшетах, у всіх найрізноманітніших гаджетах, в настільних комп'ютерах і в суперкомп'ютерах, без яких ми вже не можемо уявити собі 21 століття.

Польовий транзистор метал-діелектрик-напіпровідник (MOSFET, Metal-Oxide-Semiconductor Field-Effect Transistor) з погляду фізики його дії можна зобразити схемою, наведеною на рис. 1. Електрони в MOSFET рухаються від витoku S по провідному каналу й виходять зі стоку D . Струм через транзистор I_D контролюється затвором G , який ізолювано від каналу провідності діелектричним прошарком, товщина якого в сучасних пристроях уже може бути меншою від 2 нм. Відбувається й мініатюризація пристрою в цілому: коли наприкінці 20 століття довжина каналу зазвичай складала близько 100 нм, то сьогодні – вже наближається до 10 нм.

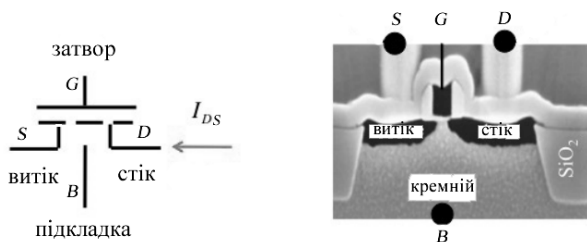


Рис. 1. Si-MOSFET: Ліворуч зображено прийняту в англomовній літературі схему транзистора з позначенням контактів – Витік S /Source, Стік D /Drain, Затвор G /Gate та підкладка B /Body; пунктирною лінією показаний струмопровідний канал. Праворуч наведено мікрограму перерізу MOSFET, отриману на сканувальному електронному мікроскопі, на якій добре видно всі контакти та діелектричний прошарок, який ізолює затвор G від каналу провідності

На рис. 2 зображено типову вольт-амперну характеристику (ВАХ) MOSFET, докладний опис якої буде здійснено далі, в розділі 5 цієї статті.

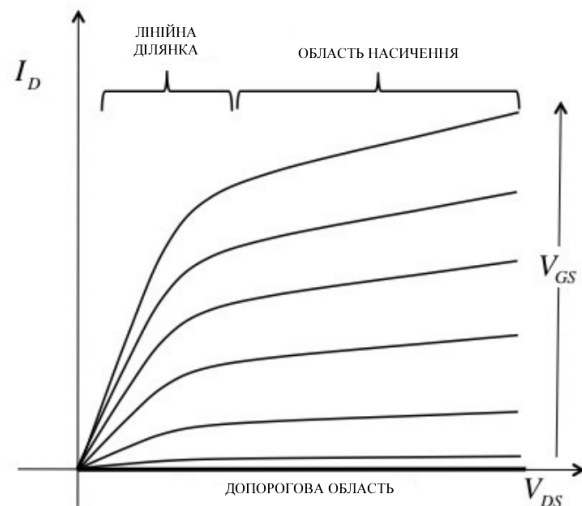


Рис. 2. Вольт-амперні характеристики n -MOSFET: по вертикальній осі відкладено струм електронів I_D , який тече від витoku D до стоку S , а по горизонтальній осі – напругу поміж ними V_{DS} . Різні характеристики відповідають різним значенням напруги V_{GS} на затворі G . Показані дві важливі ділянки ВАХ для післяпорогової області напруг на затворі – лінійну ділянку та область насичення. Максимальна напруга між затвором G та стоком D – це напруга живлення V_{DD} . Невеликий струм витікання в допороговій області на лінійній ділянці I_D в обраному масштабі не помітний.

Такий пристрій як MOSFET є ключовим елементом у багатьох електронних схемах. Він може виконувати роль цифрового комутатора (ON/OFF), аналогового посилювача вхідних сигналів, або ж забезпечувати інші функції.

2. Дещо з історії електроніки

Схема кожного електронного приладу містить взаємопов'язані компоненти та пристрої. Опори, конденсатори та дроселі – найпрості-

ші електронні компоненти. Проте, електроні схеми потребують так само нелінійних пристроїв. Найпростішим з них є діод, яких має різну провідність у залежності від напрямку електричного струму. Перші кристалічні детектори – кристали напівпровідника (тоді найчастіше сульфід кадмію) з притиснутим металічним вістря, які мали випрямляючі властивості – винайшов у 1874 році професор фізики Страсбурзького університету Карл Фердинанд Браун [1]. Співробітничавши з італійським інженером Гульєльмо Марконі, Браун через чверть століття застосував свій винахід для детектування радіосигналів. Запропоновані Марконі й Брауном детекторні приймачі (які потребували також антени, коливального контуру зі змінною частотою і навушників) швидко замінили перші примітивні приймачі з когерером, де проходження струму забезпечувалося спіканням під дією детектованої хвилі металевих ошурок у скляній ампулі – когерері (саме таку схему застосував для свого приймача в 1895 році російський інженер Микола Попов). У 1909 році Марконі й Браун стали лауреатами Нобелівської премії з фізики.

Проте детекторні приймачі були дуже капризні, під час передачі треба було весь час водити металічним вістря по кристалу, шукаючи точку з найкращою чутністю. Відтак їх скоро замінили приймачі з вакуумними ламповими детекторами, які містили катод прямого розжарювання, що емітував електрони у вакуум, й металевий анод, при прикладанні до якого позитивного потенціалу електрони з катода переходили до аноду і протікав струм. При протилежній полярності напруги струм через систему не проходив. Перші сучасні вакуумні діоди сконструював у 1904 році англієць Джон Амброс Флемінг.

Невдовзі, в 1907 році, американець Лі де Форест вмістив поміж катодом та анодом металічну сітку. Подаючи на неї невеликий потенціал, можна було контролювати струм між анодом і катодом, посилюючи тим детектований сигнал. Так з'явився тріод. Широке застосування вакуумних ламп спричинило революцію в техніці, дозволило зробити ма-

совим радіозв'язок, а згодом і телебачення, уможливило створення у 1940-х роках перших комп'ютерів, розвиток яких стимулювала потреба швидких обчислень задач балістики та криптографії під час Другої світової війни. Однак і з вакуумними лампами існували серйозні проблеми – вони були громіздкі, крихкі й надто енерговитратні. Як наслідок, більшість часу при роботі перших комп'ютерів (які займали обсяг великої кімнати) витрачалася на те, щоб виявити лампу, що вийшла з ладу, й замінити її.

Відтак об'єктивно з'явилася потреба створення надійних, довговічних і менш енерговитратних твердотільних діодів та тріодів (що отримали назву транзисторів). Роботи в цьому напрямку розпочалися в США іще наприкінці Другої світової війни. Драматична історія появи транзисторів пов'язана з ім'ям американського вченого Вільяма Шоклі (1910 – 1989). Після війни він очолив у Бел Лабораторію фізики твердого тіла [1]. Завданням групи було отримати ефект посилення на напівпровідниках, щоб зробити посилювачі компактнішими й надійнішими.

Спершу Шоклі захопився ідеєю саме польового транзистора, зображеного на рис. 1, де провідність в каналі від витоків до стоку можна було б регулювати прикладенням напруги до затвору, і таким чином отримати необхідний ефект посилення: малий сигнал на затворі призводив би до великих змін струму в колі витік – стік. (Точно за такою схемою працювали вакуумні тріоди, де струм між анодом і катодом регулювався поданням невеликої напруги на проміжний електрод – сітку).

Проте реально на тогочасних погано виготовлених зразках реалізувати цю ідею не вдалося. Як з'ясував один із співробітників Шоклі, Джон Бардін, зовнішнє поле екранувалося великою кількістю носіїв, зв'язаних на енергетичних станах на поверхні, і фактично не проникало всередину. Так суто експериментальне завдання послужило поштовхом для створення сучасної квантово-механічної теорії поверхневих станів у напівпровідниках (1946).

Коли ж нарешті всі труднощі було подолано й перші експериментальні зразки польових транзисторів готові, виявилось, що ідею ще в 1925 році запатентував Юліус Лілієнфельд (1882 – 1963) – фізик, який народився у Львові, почав наукову кар’єру в Німеччині й продовжив її у США. Отриманий Лілієнфельдом патент виключав можливість комерційного використання ідеї Шоклі і його колег.

Відтак Джон Бардін разом з Волтером Браттейном зосередилися на ідеї створення транзисторів на точкових контактах, які вивчав ще Карл Фердинанд Браун. Цю ідею було практично реалізовано в грудні 1947-го – проте такі транзистори виявилися нетехнологічними й великого розповсюдження не отримали.

Натомість Шоклі вважав перспективним створення транзистора на двох *p-n*-переходах (ефект випрямлення на напівпровідниковому *p-n*-переході отримав у 1941 році в Києві експериментально український фізик Вадим Лашкар'юв, проте ця його робота лишалася на Заході невідомою [2]). Але для початку треба було зрозуміти, як саме носії заряду – електрони й дірки – рухаються й рекомбінують усередині напівпровідника. Шоклі розв’язав диференціальні рівняння для дифузійного й дрейфового руху носіїв, побудував модель рекомбінації через домішкові рівні (модель Шоклі – Ріда). Отримані ним результати лягли в основу фундаментальної монографії «Електрони і дірки в напівпровідниках» (1950).

Як наслідок цих зусиль, 1951 року схожі на триногих павучків перші напівпровідникові транзистори, в яких невеликою зміною напруги на базі можна було ефективно керувати струмом у колі «емітер – колектор», почали переможну ходу планетою, спричинивши справжню технологічну революцію. Компактні (порівняно з громіздкими ламповими попередниками) транзисторні радіоприймачі стали (разом з групою «Бітлз», чії пісні через ці приймачі лунали) одним із символів 1960-х років. У 1956 році Шоклі, Бардіну й Браттейну за винайдення транзистора було присудже-

но Нобелівську премію з фізики. У 2002 році Шоклі було посмертно названо «людиною, яка принесла кремній у Кремнієву долину».

У подальшому з розвитком технологій польові транзистори з контактом метал-напівпровідник, запатентовані Лілієнфельдом, у модифікації MOSFET, зображеній на рис. 1 (їх масове виробництво розпочалося в 1964 році), витіснили транзистори на двох *p-n*-переходах, запропоновані Шоклі, і стали основним елементом кожного електронного пристрою [3]. Першу інтегральну мікросхему – два транзистори, опір і декілька конденсаторів – було зібрано 1959 року на одному кристалі кремнію діаметру 2 см фактично вручну. Нині на такій площі мікросхем розміщують уже 10^9 транзисторів. Ще в 1965 році колишній співробітник Шоклі, майбутній співзасновник компанії Intel Гордон Мур помітив, що число транзисторів у таких інтегральних схемах подвоюється з кожною новою технологічною генерацією (закон Мура) [4] – спочатку щорічно, а потім через кожні півтора року. Він передбачив, що таке подвоєння числа транзисторів у чипі збережеться й надалі ще протягом певного часу; але, напевно, він не міг припустити, що цей емпіричний закон діятиме впродовж півстоліття [5].

При цьому розміри транзисторів постійно зменшувалися. Коли вони сягнули наприкінці 1960-х – на початку 1970-х сотень, а потім і десятків мікронів, стали говорити про мікроелектроніку. Тоді ж фізики розробили прості математичні моделі транзисторів [6 – 9], які надійно описували всі їхні функції й були достатні для схемних та системних дизайнерів. Уточнення й дальший розвиток цих моделей відбувався разом із удосконаленням мікросистемних технологій [10, 11]. З кожною технологічною генерацією розміри транзисторів зменшувалися в $\sqrt{2}$ рази (тож площа, яку займає транзистор, зменшувалася в 2 рази, й число транзисторів у чипі подвоювалося). Перед 2000 роком довжина каналу провідності в транзисторах досягнула 100 нм, мікроелектроніка перетворилася на наноелектроніку, й нанотранзистор став символом нанотехно-

логічної революції. Упродовж двох подальших десятиліть довжину каналу провідності зменшили ще в 10 разів і ключове питання сьогодні звучить так: «Наскільки сучасна технологія дозволить зробити канал провідності коротшим від 10 нм?». Адже, хоча вже упродовж понад 10 років з'являються повідомлення про створення різними провідними фірмами дослідних зразків польових транзисторів з ізольованим затвором із довжиною каналу 5–7 нм, однак важливою перешкодою на шляху їх масового виробництва залишаються, зокрема, обмеження технології іонної імплантації. Ці обмеження ми обговоримо в наших наступних статтях.

Після переходу в нанодіапазон заміри електрофізичних характеристик нанотранзисторів суттєво не змінилися. Однак іншою стала фізика перенесення електронів від витoku до стоку. Наш методичний огляд буде присвячено викладу цієї нової фізики транспортних явищ у нанотранзисторах.

3. Про фізику нанотранзисторів

У переважній більшості різноманітних транзисторів їхню роботу контролює висота енергетичного бар'єру, яку можна змінювати шляхом прикладання напруги до затвору. Цей бар'єр перешкоджає рухові електронів від витoku до стоку. Зміною напруги V_{GD} між затвором G і стоком D можна змінювати висоту цього енергетичного бар'єру і таким чином контролювати струм через канал провідності транзистора.

Аналіз роботи MOSFET зазвичай починають з виразу

$$I_{DS} = W |Q(V_{GS}, V_{DS})| \langle v \rangle, \quad (1)$$

де W – ширина каналу провідності в напрямку, перпендикулярному до руху електронів, Q – рухливий електронний поверхневий заряд, $\langle v \rangle$ – середня швидкість руху електронів. Побудова математичної моделі роботи транзистора зводиться до фізичного опису електростатики (Q) й транспорту (v). На той час як

дизайн та опис електростатики транзистора мало змінилися протягом декількох останніх десятиліть, фізична природа й характер перенесення електронів зазнавали суттєвих змін мірою того, як довжина каналу провідності транзистора робилася все меншою й меншою.

Наріжним каменем традиційної фізики напівпровідників є рівняння дрейфу та дифузії

$$J_x = n_s q \mu E_x + q \bar{D} \frac{dn_s}{dx}, \quad (2)$$

яке стверджує, що густина струму в однорідному напівпровіднику в напрямку руху електронів пропорційна до електричного поля, а за відсутності поля струм визначають електрони, які дифундують назустріч градієнту концентрації електронів n_s ; тут q – величина заряду електрона, μ – рухливість електронів, \bar{D} – коефіцієнт дифузії. Хоча більшість підручників з фізики напівпровідників, починаючи з уже згаданої вище класичної праці Вільяма Шоклі, розпочинаються з рівняння (2), немає певності щодо того, що припущення, зроблені при виведенні цього рівняння, застосовні й щодо нанопровідників. Справді, напівкласичне [12] і квантове [13] моделювання показали, що транспорт електронів у нанорозмірних провідниках хоч і виявляється дуже складним явищем, але разом із тим простішим порівняно з транспортом у масивних провідниках.

Новий підхід до опису транспорту електронів, відомий як модель пружного резистора, було запропоновано Рольфом Ландауером ще в 1957 році [14], задовго до появи реальних нанопровідників. У цій моделі замість рівняння (2) струм обчислюється за формулою

$$I = \frac{2q}{h} \int T(E) M(E) (f_1(E) - f_2(E)) dE, \quad (3)$$

де $M(E)$ – число мод при значенні енергії E , доступних для провідності (докладніше про фізичний зміст цієї величини див. [15, 16]), $f_1(E)$ та $f_2(E)$ – рівноважні функції Фермі на витoku й на стоку, $T(E)$ – коефіцієнт проходження, який для балістичного режиму

провідності, коли електрон проходить канал без розсіювання, дорівнює 1, а для дифузійного зменшується зі збільшенням інтенсивності розсіювання [16]. Якщо дуже умовно порівняти канал провідності в нанотранзисторі з широкосмуговим автомобільним шосе, то число мод аналогічне до числа паралельних смуг руху на шосе, а коефіцієнт проходження лежить в області між нулем та одиницею, тобто є ймовірністю того, що електрон, інжектований у канал витоком, дійде до стоку. Для масивних провідників можна показати, що опис струму через вираз (3) і рівняння (2) призводить до тотожних результатів. Але важливо, що вираз (3) добре описує саме нанопровідники, для яких застосовність рівняння (2) не очевидна.

Раніше в журналі «Сенсорна електроніка і мікросистемні технології» ми вже надрукували дві серії статей, присвячені моделі пружного резистора Ландауера, розвиненій згодом у роботах Супрійо Датта і Марка Лундстрома. Перша серія відкривалася статтею [15], присвяченою основам фізики виникнення струму, формулюванню закону Ома і поняття мод провідності в концепції «знизу – вгору» побудови сучасної наноелектроніки. У першій статті другої серії [16] ми дали послідовний виклад основ моделі Ландауера – Датта – Лундстрома (ЛДЛ), яка вже знайшла широке застосування при аналізі як електронного, так і фононного транспорту в резисторах як нанорозмірних, так і довгих чи об'ємних.

При цьому розгляд у [16] здійснювався для випадку, коли температура контактів резистора однакова. У [17] натомість ми розглянули термоелектричні ефекти Зеєбека і Пельт'є в моделі ЛДЛ, а також якісно обговорили закон Відемана – Франца й основні рівняння термоелектрики з відповідними транспортними коефіцієнтами. Потому в [18] ми отримали доведення для результатів, постульованих у [16], причому зробили це для 1D, 2D і 3D провідників з довільним законом дисперсії і будь-яким режимом провідності: балістичним, дифузійним, або ж перехідним.

З позицій транспортної моделі Ландауера – Датта – Лундстрома у [19] побудовано уза-

гальнену модель переносу тепла фононами. У [20] ми розглянули, як узагальнена транспортна модель ЛДЛ описує провідність графену. Надалі, в [21] розглянули роль розсіювання в моделі ЛДЛ й продемонстрували, що при описі транспорту електронів у провіднику в дифузійному режимі важливу роль відіграє середня довжина вільного пробігу λ , яка визначає коефіцієнт проходження T . Нарешті, в [22] було розглянуто кінетичне рівняння Больцмана (КРБ), яке в застосуванні до наноелектроніки розв'язує ті ж завдання, що й узагальнена транспортна модель ЛДЛ. Ми продемонстрували: для одних задач краще використовувати КРБ, а для других – модель ЛДЛ.

Статтю [23] було присвячено методам вимірювання провідності й ефекту Холла в слабких та сильних магнітних полях, зокрема й за наявності перепаду температур на контактах провідника. В заключній статті другої серії [24] ми розглянули явище кулонівської блокади в одноелектронному транзисторі на одній молекулі з позицій двох різних підходів: в концепції «знизу – вгору» сучасної наноелектроніки і, для порівняння, в традиційній концепції «згори – вниз» з застосуванням макроскопічних властивостей і понять, як-от ємність провідного каналу тощо.

Підсумовуючи наслідки розгляду, здійсненого нами в рамках моделі ЛДЛ [15 – 24], для нанотранзисторів, зазначимо: досі ми розглядали протікання струму лише напівкласично. Іншими словами, ми розглядали електрони лише як частинки, а їхню квантово-механічну природу враховували опосередковано через зонну структуру провідного каналу, запроваджуючи поняття ефективної маси електрона. Однак, із подальшим зменшенням довжини каналу провідності дедалі нагальнішою стає потреба в явному вигляді врахувати квантову природу електронів. Можна очікувати, що квантово-механічні ефекти стануть відігравати важливу роль тоді, коли потенціальна енергія почне суттєво змінюватися на масштабі де-бройлівської довжини хвилі електрона.

Проста оцінка де-бройлівської довжини хвилі електронів у термічно рівноважному

зразку Si дає значення близько 10 нм , що вже не набагато менше від реально досягнутої на практиці довжини каналу провідності при масовому виробництві нанотранзисторів. Як ми вже казали, протягом останніх двох десятиліть були розроблено надійні й потужні моделі квантового транспорту для нанопровідників (узагальнений виклад моделі ЛДЛ можна знайти, зокрема, в монографіях [25 – 27]). Ці моделі показують: при зменшенні довжини каналу порівняно з 10 нм дедалі важливіше в явному вигляді враховувати квантово-механічну природу транспорту електронів. Особливою проблемою є й квантові обмеження, які накладає товщина каналу провідності вглиб підкладки (для довжини каналу в 20 нм її характерне значення може становити близько 5 нм , й і квантові обмеження слід враховувати для опису величин потенціальних бар'єрів, які реалізуються в каналі). Однак у цілому, при довжині каналу провідності 10 нм і більше, як ми побачимо, напівкласична модель ще працює достатньо надійно [28].

4. Фізична структура MOSFET

Мета нашої нової серії статей – пояснити й математично описати фізику процесів, що відбуваються в транзисторі, тобто пов'язати струми, які протікають у транзисторі, з електричними потенціалами, що подаються на контакти (у сучасній літературі частіше вживають термін «термінали») транзистора (рис. 1). Для початку корисно розглянути транзистор як «чорну скриню», формалізовано, не заглиблюючись у фізику процесів, які в ньому відбуваються.

Струм, що протікає між терміналами S та D , контролюється електричним потенціалом, який подається на термінал G (рис. 1). У деяких варіантах транзисторів цей термінал може використовуватися для підведення струму. Іноді використовують і термінал B . Розроблено багато варіантів транзисторів [29], але всі вони мають здебільшого три, зрідка чотири термінали. Ці термінали можуть називатися по-різному залежно від типу транзистора.

Ми зосередимося на кремнієвих польових транзисторах Si-MOSFET і на польових транзисторах з високою рухливістю електронів III-V HEMT (High Electron Mobility Transistor), але розвинуті далі підходи застосовні до всіх типів польових транзисторів.

Спершу розглянемо устрій n -канального Si MOSFET. У кремнієвій пластині p -типу електричним полем формують канал провідності n -типу з двома омичними контактами витоку S та стоку D . Контактні області S та D сильно леговані донорними домішками. У провідному каналі n -типу рухається потік електронів від витоку й до стоку. У верхній частині пластини виготовляють омичний контакт затвору G . Аналогічний контакт виготовляють у нижній частині підкладки B .

У польовому транзисторі n -Si MOSFET каналним струмом керує електричне поле, яке виникає при прикладанні електричної напруги між затвором та стоком.

На рис. 3 зображено переріз і вигляд згори n -Si MOSFET.

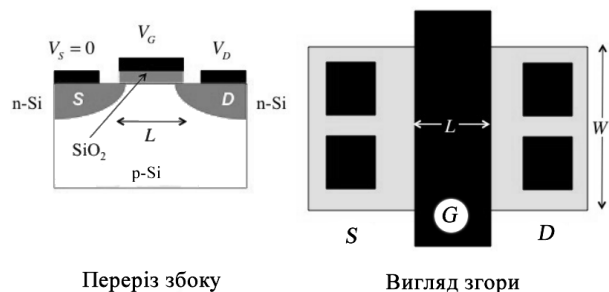


Рис. 3. n -канальний Si MOSFET: переріз (вигляд збоку) і вигляд згори. Схематично зображено контакти витоку та стоку (чорні квадрати) та затвору (чорний прямокутник).

Під металічним контактом затвору міститься тонкий шар діелектрика SiO_2 , а під ним – вузький проміжок Si p -типу. Довжина каналу провідності L є критичним параметром транзистора, вона ж визначає фактичний розмір транзистора на чипі й швидкість роботи транзистора: чим менша L , тим більша ця швидкість. Ширина каналу провідності W визначає величину струму в каналі. Для кожної технологічної генерації виробництва транзисторів значення L та W проектують

таким чином, щоб функціонування транзистора було максимально ефективним.

В *n*-каналному MOSFET струм забезпечують електрони в зоні провідності кремнію. Як зображено на рис. 4, можна створити аналогічний *p*-каналний MOSFET, провідність якого також забезпечують електрони, але в валентній зоні, які зазвичай візуалізують як «дірки» в валентній зоні. *p*-Канальний MOSFET конструюють на *n*-Si підкладці. Контактні області *S* та *D* сильно легують акцепторною домішкою. Звернімо увагу, що $V_{DS} < 0$ для *p*-MOSFET і що потрібно прикласти $V_{GS} < 0$, щоб перевести *p*-MOSFET у режим «ON». Струм при цьому інjektується зі стоку, а не протікає в бік стоку, як у *n*-MOSFET. Сучасну електроніку сконструйовано за технологією CMOS (Complementary MOS – КМДН / комплементарна метал-діелектрик-напівпровідник структура), у якій кожний *n*-транзистор спарено з *p*-транзистором.

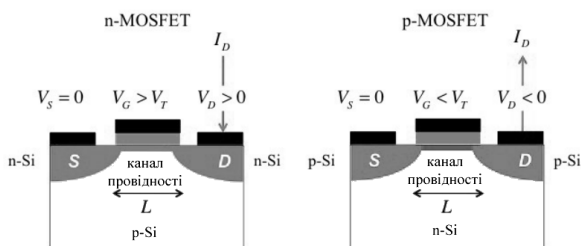


Рис. 4. Порівняння *n*-MOSFET та *p*-MOSFET.

Звернімо увагу, що для *n*-MOSFET $V_{DS}, V_{GS} > 0$, а для *p*-MOSFET $V_{DS}, V_{GS} < 0$. Струм I_D протікає від *D* до *S* у випадку *n*-MOSFET і від *S* до *D* у випадку *p*-MOSFET.

У прикладній схемотехніці транзистори зазвичай конфігурують так, щоб вони сприймали вхідну напругу й працювали за визначеної вихідної напруги. Вхідну напругу вимірюють між двома вхідними терміналами, а вихідну напругу – між двома вихідними терміналами (див. рис. 3). Вхідний струм – це струм, який входить в один із двох вхідних терміналів і виходить із другого вхідного терміналу, а

вихідний струм – це струм, який входить в один із двох вихідних терміналів і виходить з другого вихідного терміналу. В схемотехніці, за домовленістю, струм вважають додатним, якщо він входить у термінал, тож струм витоку I_D в *n*-MOSFET (рис. 4) додатний, а струм витоку I_D в *p*-MOSFET від’ємний. Оскільки ми можемо використовувати тільки три термінали (термінал підкладки *B* особливий, він дозволяє налаштовувати операційні характеристики транзистора), то один з терміналів повинен бути з’єднаний або із входом, або з виходом. Існують три можливі схеми вмикання транзистора – зі спільним витокком, зі спільним стоком, та зі спільним затвором.

На рис. 5 зображено *n*-MOSFET, ввімкнений за схемою зі спільним витокком.

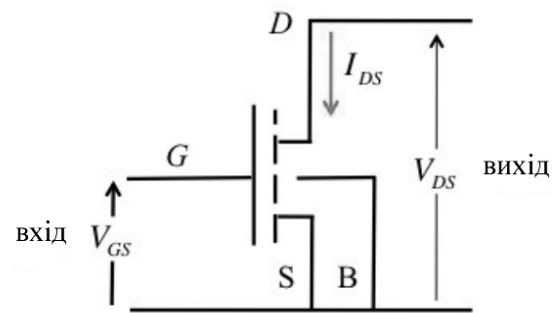


Рис. 5. *n*-MOSFET, ввімкнений за схемою зі спільним витокком.

Вхідна напруга тут V_{GS} , а вихідна – V_{DS} .

Вихідний струм I_{DS} , а струм затвору зазвичай дуже малий, тож вхідний сталий струм вважаємо нульовим.

У цьому випадку сталим вихідним струмом є струм від стоку до витокку I_{DS} , а сталою вихідною напругою є напруга між стоком та витокком V_{DS} . Сталою вхідною напругою є напруга між затвором та витокком V_{GS} . Сталий вхідний струм зазвичай дуже малий і ним, як правило, нехтують.

Нас у першу чергу цікавлять вольт-амперні характеристики (ВАХ) транзисторів. Особливо цікаві два типи ВАХ: вихідні та передавальні характеристики. Для побудови вихідних ВАХ відкладають залежність вихідного струму I_{DS} від вихідної напруги V_{DS} при

сталому значенні вхідної напруги V_{GS} . Для побудови передавальних ВАХ відкладають залежність вихідного струму I_{DS} від вхідної напруги V_{GS} при сталій вихідній напрузі V_{DS} .

5. Вольт-амперні характеристики

На рис. 6 зображено ВАХ ідеального резистора. В цьому випадку струм пропорційний прикладеній напрузі $I = V/R$, де R – опір резистора.

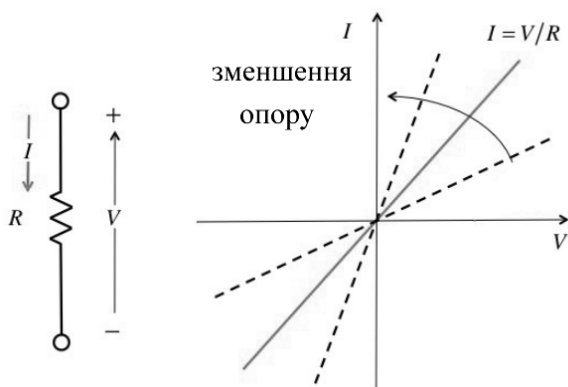


Рис. 6. Вольт-амперна характеристика ідеального резистора.

На рис. 7 зображено ВАХ джерела струму.

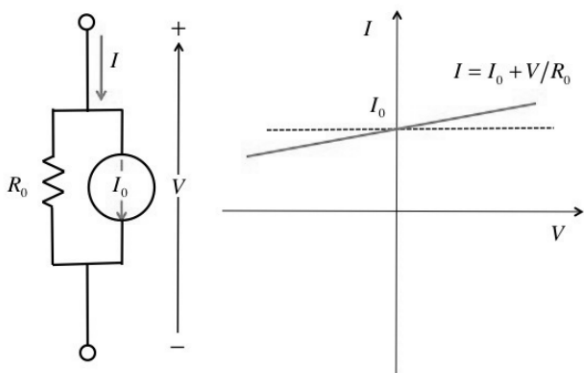


Рис. 7. Вольт-амперна характеристика джерела струму. Коли струм не залежить від напруги, його величина стала I_0 (пунктирна лінія). В реальних джерелах струму спостерігається залежність струму від напруги, що еквівалентно ввімкненню резистора R_0 паралельно до джерела струму I_0 .

Як видно з рис.2, вихідні ВАХ n -MOSFET при невеликих значеннях вихідної напруги V_{DS} виглядають як ВАХ для ідеального резистора (рис.6), а при великих значеннях V_{DS} – як ВАХ для джерела струму (рис.7). Кожна залежність на рис.2 відповідає певному значенню V_{GS} . Для V_{DS} , меншого від певного критичного значення V_{DSAT} , струм пропорційний до напруги. В цій лінійній (омічній) області транзистор поводить себе як резистор, опір якого визначається вхідною напругою V_{GS} .

Натомість в області $V_{DS} > V_{DSAT}$ (область насичення) транзистор поводить себе як джерело струму, сила якого теж визначається значенням V_{GS} . Струм дещо збільшується зі збільшенням V_{DS} , що еквівалентне тому, що це джерело струму характеризується скінченим значенням вихідного опору r_d .

Третя область функціонування транзистора – це допорогова область, для якої V_{GS} менше від певного критичного значення, т.з. порогової напруги V_T . Для $V_{GS} < V_T$ струм I_{DS} дуже невеликий і його не видно на лінійній ділянці в обраному на рис. 2 масштабі.

На рис. 8 порівняно вихідні й передавальні ВАХ для n -MOSFET. Вихідні характеристики зображено ліворуч. Зафіксуємо певне невелике значення V_{DS} в лінійній області, яке дорівнює V_{DS1} , і «проженемо» струм I_{DS} за всіма відповідними значеннями V_{GS} . Це нам дасть передавальну ВАХ, позначену V_{DS1} на графіку праворуч. Якщо ми візьмемо вже більше значення V_{DS} в області насичення, яке дорівнює $V_{DS2} > V_{DS1}$, то одержимо передавальну характеристику, позначену V_{DS2} . З правої частини рис.8 видно, що при $V_{GS} < V_T$ струм I_{DS} дуже малий.

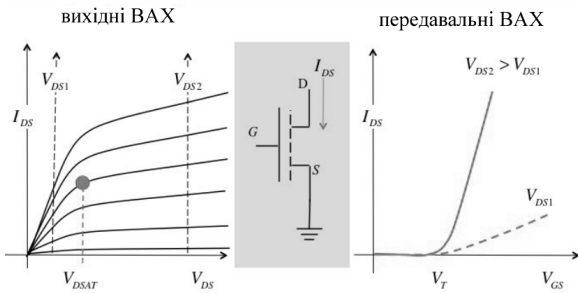


Рис. 8. Порівняння вихідних ВАХ *n*-MOSFET, ввімкненого за схемою зі спільним витоком (ліворуч) з передавальними ВАХ цього ж транзистора (праворуч). Крива, позначена V_{DS1} праворуч, відповідає невеликому значенню V_{DS} в лінійній області на графіках ліворуч, а позначена V_{DS2} – більшому значенню V_{DS} в області насичення.

Як ми покажемо далі, для аналізу струму I_{DS} в області $V_{GS} < V_T$ (рис. 8, праворуч) з міркувань зручності зазвичай використовують графік $\log_{10} I_{DS} \propto V_{GS}$ (рис. 11).

6. Метрика MOSFET

Функціонування MOSFET можна описати десятьма метричними показниками:

Струм I_{ON} , $\mu A/\mu m$

Лінійний опір R_{ON} , $Om \cdot \mu m$

Вихідний опір r_d , $Om \cdot \mu m$

Транспровідність g_m , $\mu Cm/\mu m$

Струм I_{OFF} , $\mu A/\mu m$

Допороговий розкид (Subthreshold Swing)

SS , $mB/декада$

Зниження бар'єру, індуковане стоком (Drain-Induced Barrier Lowering),

$DIBL$, mB/V

Порогові напруги $V_T(lin)$, $V_T(sat)$, B

Напруга насичення на стоку V_{DSAT} , B

Найчастіше використовують саме наведені вище одиниці вимірювання. Наприклад, транспровідність зазвичай наводять не в стандартних одиницях системи СІ Cm/m , а в значно наочніших для наномасштабів одиницях mCm/mkm або mCm/mm . Звернімо також увагу на те, що, говорячи у цих термінах про струм, ми фактично маємо на увазі густина струму на одиницю ширини каналу провідності.

Деякі з метричних показників транзистора можна проілюструвати на вихідних характеристиках *n*-MOSFET, ввімкненого за схемою зі спільним витоком (рис. 9). Струм I_{ON} – це максимальний струм витоку (а точніше – максимальна густина струму) $I_{DS}|_{V_{GS}=V_{DS}=V_{DD}}$. Струм I_{DS} зазвичай характеризують саме через його густину в $\mu A/\mu m$ (або $mA/\mu m$), оскільки повний струм лінійно збільшується з шириною каналу провідності W . Лінійний опір – це мінімальний опір каналу провідності $R_{ON} = (dI_{DS}/dV_{DS})_{V_{GS}=V_{DD}}^{-1}$. Вихідний опір обчислюють аналогічно: $r_d = (dI_{DS}/dV_{DS})_{V_{GS}=V_{DD}}^{-1}$, але вже в області насичення. Транспровідність $g_m = (dI_{DS}/dV_{GS})_{V_{DS}=Const}$ зазвичай наводять для значення $V_{DS} = V_{DD}$. Щоб отримати істинні значення струму стоку й транспровідності, їх потрібно помножити ще на ширину $W(\mu m)$, а для істинних лінійного й вихідного опорів транзистора ділимо їх на ширину $W(\mu m)$.

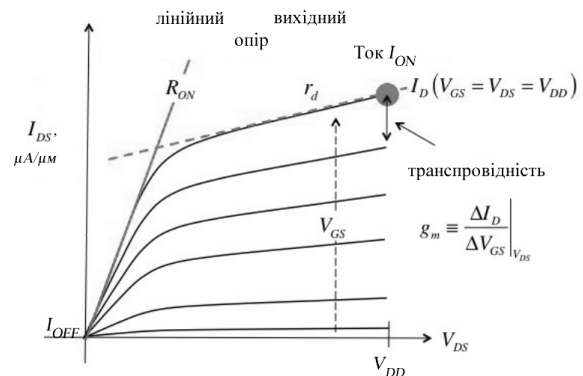


Рис. 9. Вихідні характеристики *n*-MOSFET, ввімкненого за схемою зі спільним витоком, з демонстрацією чотирьох метрик I_{ON} , R_{ON} , r_d , g_m .

Ще три метрики можна проілюструвати на передавальних характеристиках *n*-MOSFET, ввімкненого за схемою зі спільним витоком (рис. 10). Показано дві різні характеристики – для низьких напруг V_{DS} (лінійна область) й для високих V_{DS} (область насичення). Позначено також струм I_{ON} , показаний на рис. 9. Якщо визначити максимальний нахил обох характеристик і точки перетину відповідних

прямих (їх зображено пунктиром) з віссю напруг, то знайдемо порогову напругу V_T . Звернімо увагу, що існують дві порогові напруги: одна відповідає лінійній (омічній) області $V_T(\text{lin})$, а друга – області насичення $V_T(\text{sat})$, причому $V_T(\text{sat}) < V_T(\text{lin})$. Відзначмо також, що перехід $I_{OFF} \Rightarrow I_{ON}$ відбувається поступово й точка, в якій цей перехід завершується, і є порога напруга V_T . Нарешті, струм $I_{OFF} = I_{DS}|_{V_{GS}=0, V_{DS}=V_{DD}}$ фактично також показано на рис. 10, але він занадто малий, щоб його можна було бачити в обраному масштабі.

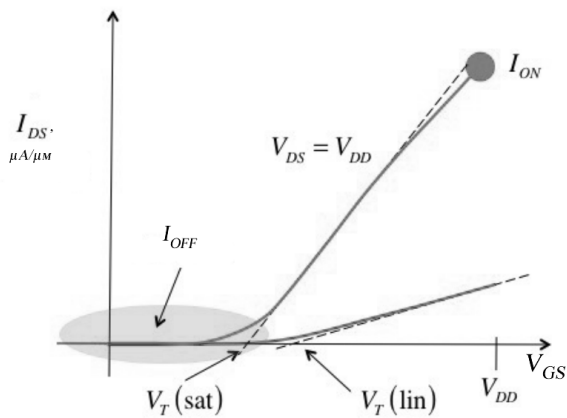


Рис. 10. Передавальні характеристики n -MOSFET, ввімкненого за схемою зі спільним витоком, з демонстрацією трьох метрик I_{OFF} , $V_T(\text{lin})$, $V_T(\text{sat})$.

Унаочнити допорогові характеристики зручніше, якщо відкладати вихідний струм I_{DS} у логарифмічній шкалі, як це зображено на рис. 11. Обидва струми $I_{OFF} = I_{DS}|_{V_{GS}=0, V_{DS}=V_{DD}}$ та $I_{ON} = I_{DS}|_{V_{GS}=V_{DD}, V_{DS}=V_{DD}}$ також зображено на цьому рисунку. Допороговий струм MOSFET зростає експоненційно з V_{GS} (рис. 10). Допороговий розкид SS визначається виразом

$$SS = [d(\log_{10} I_{DS}) / dV_{GS}]^{-1} \quad (4)$$

і зазвичай його наводять у $mB/\text{декада}$. Допороговий розкид – це така зміна напруги на затворі (зазвичай у mB), яка призводить до зміни струму I_{DS} в 10 разів. Чим менший SS , тим менша напруга на затворі потрібна для

перемикання транзистора з режиму «OFF» у режим «ON». Згодом ми покажемо, що фізика підпорогової провідності передбачає значення $SS \geq 60 mB/\text{декада}$. У транзистора доброї якості допороговий розкид практично однаковий для передавальних характеристик як низької, так і високої напруги V_{DS} (рис. 10). Часто спостерігають збільшення SS зі збільшенням V_{DS} , що пов'язують з виявами 2D електростатики MOS, до детального розгляду якої ми перейдемо пізніше.

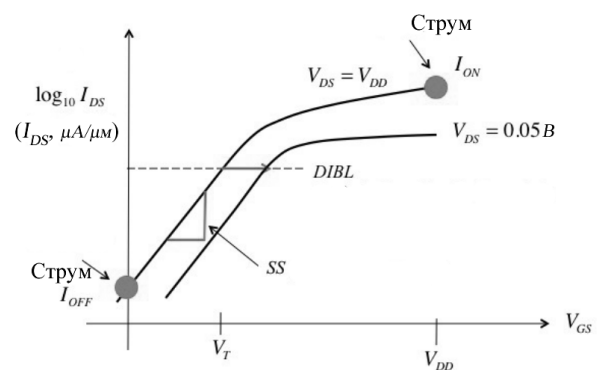


Рис. 11. Передавальні характеристики n -MOSFET, ввімкненого за схемою зі спільним витоком, з демонстрацією двох метрик SS та $DIBL$. Струм стоку I_{DS} на цьому рисунку відкладено в логарифмічній шкалі.

Підпорогові характеристики зсуваються ліворуч мірою збільшення стокової напруги V_{DS} . Цей зсув пов'язують з ефектом зниження бар'єру, індукованим стоком, для якого в англійській літературі застосовують абревіатуру $DIBL$. Цей ефект можна визначити як горизонтальний зсув низько- та високовольтних підпорогових характеристик, поділений на різницю стокових напруг. $DIBL$ тісно пов'язаний з двома пороговими напругами, зображеними на рис. 11. В ідеального транзистора $DIBL$ нульовий і порогова напруга не залежить від V_{DS} : $V_T(\text{lin}) = V_T(\text{sat}) = V_T$.

Для поняття порогової напруги в літературі застосовують декілька визначень. Часом під нею розуміють таку напругу на затворі, за якої дифузійний струм у каналі дорівнює дрейфовому. Однак ми у нашому подальшо-

му розгляді вважатимемо її такою напругою на затворі, за якої вже помітний стоковий струм. Існують різні підходи до точнішого визначення цього поняття. Наприклад, можна визначити цю напругу так, як зображено на графіку $I_{DS} \propto V_{GS}$ (рис. 10). А можна вчинити по-іншому, як на рис. 11: вибрати невеликий стоковий струм, наприклад, 10^{-7} А/μм, позначений на цьому рисунку пунктирною лінією, і визначити V_T як напругу на затворі V_{GS} , за якої спостерігатиметься такий струм. Тому, наводячи порогову напругу V_T , необхідно вказати, на який саме спосіб її було визначено.

Нарешті, звернімо увагу на ще одну обставину. На рисунках 1 та 4 струм, який входить у стік транзистора *n*-MOSFET, позначено як I_D . В ідеальному випадку такий самий струм витікає з каналу провідності: $I_D = -I_S \equiv I_{DS}$. На практиці має місце певний струм витікання¹ (в підкладку), так що $I_D > I_S$. В подальшому викладі струм витікання ми не враховуватимемо і вважатимемо, що $I_D = |I_S| \equiv I_{DS}$.

7. Керування транзистором

Більшістю типів транзисторів керують шляхом контролювання висоти енергетичного бар'єру в результаті зміни напруги на затворі. До таких транзисторів належать польові транзистори MOSFET, HEMT, JFET (польовий транзистор з керуючим *p-n*-переходом), а також біполярні транзистори HBT (біполярний гетеротранзистор) та BJT (біполярний транзистор *n-p-n* або *p-n-p*) [11, 30, 31]. Принципи керування транзисторами легко зрозуміти, звернувшись до їхньої зонної структури.

Транзистор MOSFET є суттєво двовимірною структурою. Проте, більшу частину важливих особливостей роботи MOSFET можна зрозуміти з використанням лише одновимірних зонних діаграм вздовж осі *x*, напрям якої збігається з напрямом руху електрона вздовж каналу провідності від витіку до стоку (рис. 12).

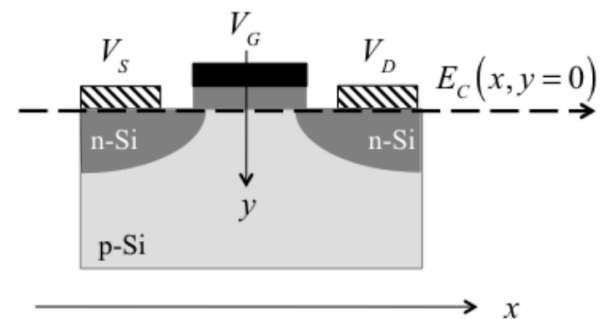


Рис. 12. Переріз *n*-MOSFET і система координат, використовувана для графічного зображення енергії в залежності від координати точки при русі від витіку вздовж каналу провідності до стоку. Вісь *z* направлено за рисунок вздовж ширини каналу провідності *W*.

Контактні області витіку та стоку *n*-MOSFET сильно леговані донорами, а канал провідності за нульової напруги на затворі має діркову провідність. В однорідно легованому масивному напівпровіднику енергія зон не залежить від координати, при цьому рівень Фермі E_F розташований поблизу дна зони провідності E_C для напівпровідника *n*-типу та поблизу стелі валентної зони E_V для напівпровідника *p*-типу.

У верхній частині рис. 13 показані просторово розділені області витіку та стоку *n*-типу і каналу провідності *p*-типу. У розділеному стані у витіку та стоку $E_F \approx E_C$, а в каналі провідності $E_F \approx E_V$. Проте коли всі три області сполучені, електрохімічний потенціал у стані рівноваги повинен скрізь бути однаковий ($E_F = \text{Const}$).

¹ В україномовній літературі для цього струму (leakage current) часто вживають термін «струм витіку». Проте в контексті фізики нанотранзисторів це призводить до плутанини зі струмом через термінал витіку, і тому ми в цих статтях використовуватимемо термін «струм витікання».

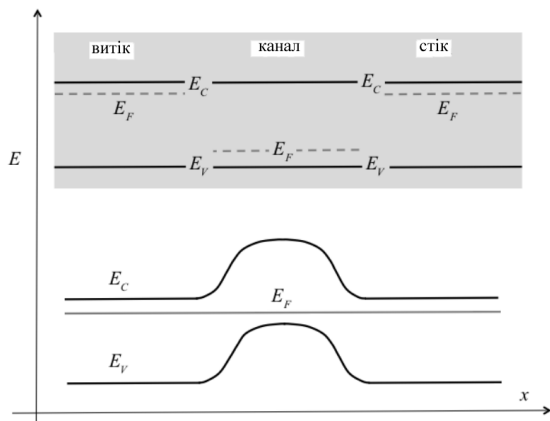


Рис. 13. Одновимірні зонні діаграми n -MOSFET у стані рівноваги. Згори зображено рівні енергії відокремлених витоку та стоку n -типу (E_C – енергія дна зони провідності) й каналу провідності p -типу (E_V – енергія стелі валентної зони). Внизу зображено хід енергії в стані рівноваги.

Вирівнювання рівня хімпотенціалу вздовж транзистора призводить до того, що зарядова рівновага порушується, і виникає електростатичний потенціальний бар'єр між областями витоку та стоку з одного боку, і каналом з другого. Перші дві області набувають позитивного потенціалу поля p - n -переходу, який знижує рівні енергії:

$$\begin{aligned} E_C(x) &= E_{C0} - q\psi(x), \\ E_V(x) &= E_{V0} - q\psi(x), \end{aligned} \quad (5)$$

де індекс «0» позначає величину відповідної енергії за відсутності електростатичного потенціалу ψ .

Оскільки транзистор перебуває в рівновазі, то струм у каналі провідності не тече. Натомість виник потенціальний бар'єр, який відокремлює електрони у витоку від електронів у стоку. Цей енергетичний бар'єр відіграє вирішальну роль у роботі польового транзистора.

Рис. 14 показує, що відбувається з профілем зони провідності транзистора n -MOSFET при прикладенні позитивної напруги на затвор. Оскільки $V_S = V_D = 0$, то рівень хімпотенціалу у всіх трьох областях практично однаковий, транзистор перебуває в рівновазі, струм у каналі провідності не протікає.

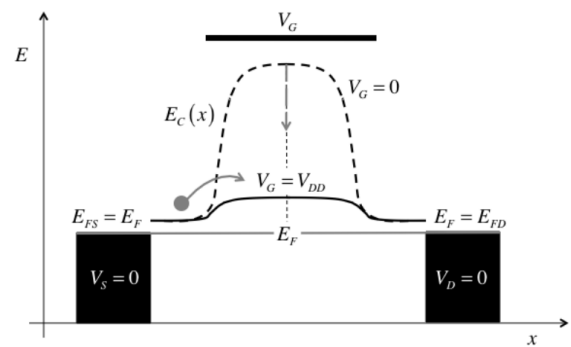


Рис. 14. Зонна структура n -MOSFET в рівноважному стані при нульовій напрузі на затворі (пунктирна крива) і при великій позитивній напрузі на затворі (суцільна крива). Прикладання напруги до затвору не порушує рівноваги, оскільки термінал затвору ізолюваний від каналу провідності.

Термінал затвору ізолюваний від каналу провідності в кремнієвій підкладці шаром діелектрику SiO_2 , але позитивний потенціал, поданий на затвор, впливає на зонну структуру напівпровідника. Він підвищує електростатичний потенціал у каналі, що, згідно з (5), знижує енергію дна зони провідності.

Важливо, що прикладення напруги до затвору не зміщує рівня Фермі в каналі провідності. Прикладення позитивної напруги до затвору знижує рівень Фермі у металічному терміналі затвору, однак, цей термінал ізолюваний від підкладки. Рівень Фермі каналу провідності в підкладці можна змінити, тільки прикладаючи напругу до витоку та/або стоку, оскільки їхні рівні Фермі пов'язані з рівнем Фермі каналу провідності.

Отже, прикладання напруги до затвору тільки знижує або підвищує потенційний бар'єр між витоком та стоком. Але транзистор залишається в рівновазі, струм у каналі відсутній. Той факт, що рівновага в транзисторі не порушується при прикладенні потенціалу до затвору, як ми покажемо пізніше, суттєво полегшує аналіз електростатики MOS.

Коли до стоку прикладено позитивну напругу, енергії змінюються так, як це зображено на рис. 15. Виток заземлено, тож його рі-

вень Фермі не змінюється порівняно зі станом рівноваги, а позитивна напруга, прикладена до стоку, понижує рівень Фермі на стоці на величину qV_{DS} .

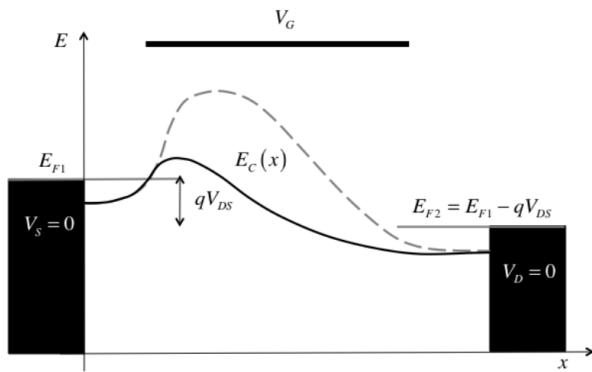


Рис. 15. Зміна енергії дна зони провідності $E_C(x)$ вздовж каналу провідності n -MOSFET, коли прикладено напругу до стоку і до затвору: пунктирна лінія відповідає великому значенню V_D і малому V_G , а суцільна – великим V_D і V_G .

Розгляньмо спершу той випадок, коли до затвору прикладено невелику напругу, а до стоку – велику. Цей випадок зображено пунктирною лінією на рис. 15. У транзисторі доброї якості висота енергетичного бар'єру між витоком і каналом провідності контролюється майже виключно напругою, прикладеною до затвору. Якщо напруга на затворі мала, то бар'єр достатньо високий, і тільки лічені електрони мають енергію, достатню для того, щоб подолати цей бар'єр і досягнути стоку. Транзистор перебуває в стані «OFF», а струм $I_{DS} \approx 0$: його визначає переважно незначний струм витікання I_{OFF} (рис. 11).

Коли і до стоку, і до затвору прикладено велику напругу, то напруга на затворі підвищує електростатичний потенціал у каналі провідності й знижує висоту бар'єру. Якщо бар'єр робиться достатньо низьким, то вже значна частина електронів з витоку може «перестрибнути» через нього й рухатися до стоку. Транзистор перебуває в стані «ON» з максимальним струмом I_{ON} при $V_{GS} = V_{DS} = V_{DD}$ (рис. 9).

Основний принцип роботи більшості типів транзисторів – керування струмом шляхом зміни висоти бар'єру внаслідок прикладення напруги на затвор. Цим фактично вичерпується фізика станів транзистора I_{OFF} та I_{ON} (рис. 9). Однак, для розуміння всієї вольт-амперної характеристики транзистора слід звернутися до діаграм зонної структури.

На рис. 16 зображено результати моделювання зміни $E_C(x)$ при збільшенні напруги на затворі в лінійній області ВАХ. Впадає в око те, що при високих значеннях напруги на затворі величина $E_C(x)$ змінюється практично лінійно вздовж каналу провідності, що відповідає практично сталому електричному полю, як і слід очікувати для лінійної області ВАХ, яка відповідає резистору, контрольованому напругою на затворі (рис. 7).

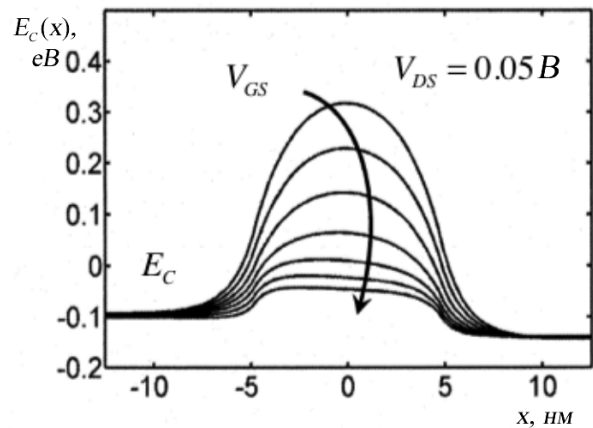


Рис. 16. Моделювання функції $E_C(x)$ для нанотранзисторів. Прикладено невелику напругу до стоку: транзистор працює в лінійному режимі. Кожен з графіків відповідає певному значенню V_{GS} , величина якої збільшується згори вниз [32].

Рис. 17 демонструє результати моделювання функції $E_C(x)$ для нанотранзисторів в області насичення. Мірою того, як дедалі більша напруга на затворі знижує бар'єр, дедалі більше електронів з витоку долають бар'єр і далі рухаються до стоку. Цей рисунок також пояснює, чому струм стоку насичується і далі майже не росте зі збільшенням напруги на стоку. Причиною цього є бар'єр між витоком і каналом, який і обмежує струм до стоку.

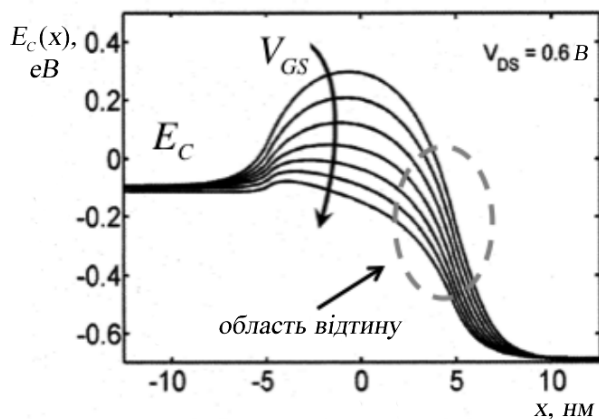


Рис. 17. Моделювання функції $E_C(x)$ для нанотранзисторів. Прикладено велику напругу до стоку: транзистор працює в області насичення. Кожний з графіків відповідає певному значенню V_{GS} , величина якої збільшується згори вниз [32]. Область відтину ми обговоримо пізніше.

Цей бар'єр добре видно на рис. 17 при найбільшому із наведених значень V_{GS} , а також на більш докладних рисунках 18: на кривих (б) та (г) для $V_{DS} = V_{GS} = 0.6$. При моделюванні було використано напівкласичний опис транспорту електронів у нанотранзисторах з каналом провідності довжиною не менш як 10 нм [32 – 34].

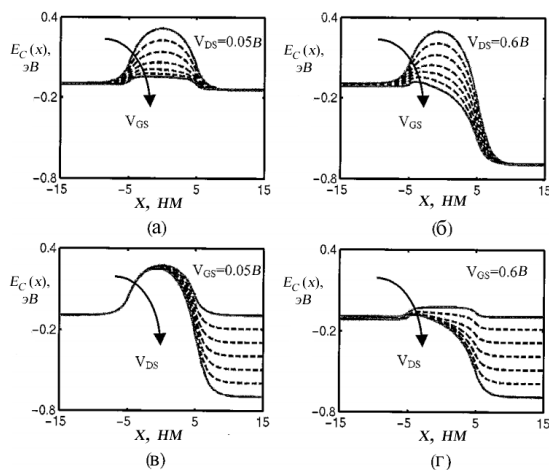


Рис. 18. Моделювання функції $E_C(x)$ для нанотранзисторів:

- (а) $V_{DS} = 0.05B$, $V_{GS} \propto 0.0 \Leftrightarrow 0.6B$ (рис. 16);
- (б) $V_{DS} = 0.6B$, $V_{GS} \propto 0.0 \Leftrightarrow 0.6B$ (рис. 17);
- (в) $V_{GS} = 0.05B$, $V_{DS} \propto 0.0 \Leftrightarrow 0.6B$;
- (г) $V_{GS} = 0.6B$, $V_{DS} \propto 0.0 \Leftrightarrow 0.6B$ [32].

При збільшенні напруги на затворі бар'єр між витоком і каналом провідності не зникає (рис. 18г), що перешкоджає струмові зростати. Навіть за дуже значної напруги на затворі цей невеликий бар'єр однак лишається. Слід підкреслити: без цього бар'єру й керування ним з боку затвору не було б і транзистора.

8. Вольт-амперна характеристика MOSFET з позицій моделі термоелектронної емісії

Описати вольт-амперну характеристику польового транзистора в балістичному режимі струму, коли електрон проходить канал провідності, не розсіюючись, математично можна, використовуючи просту модель термоелектронної емісії. Розгляньмо ВАХ n -MOSFET, ввімкненого за схемою зі спільним витоком (рис. 9). Сумарний струм стоку є різницею двох струмів – від витоку до стоку (зліва – направо) і від стоку до витоку (справа – наліво) з доланням бар'єру в обох напрямках:

$$I_{DS} = I_{LR} - I_{RL}. \quad (6)$$

Модель термоелектронної емісії передбачає те, що струм I_{LR} створюється термічними електронами, здатними подолати потенційний бар'єр. Відтак цей струм пропорційний імовірності долання бар'єру E_{SB} на шляху електрона від витоку до стоку:

$$I_{LR} \propto e^{-E_{SB}/kT}; \quad (7)$$

і аналогічно для струму I_{RL} :

$$I_{RL} \propto e^{-E_{DB}/kT}, \quad (8)$$

де E_{DB} – бар'єр на шляху електрона від стоку до витоку. Оскільки прикладення напруги на стік знижує E_C на стоку, то $E_{DB} > E_{SB}$. При нульовому $DIBL$

$$E_{DB} = E_{SB} + qV_{DS},$$

тож

$$I_{RL} / I_{LR} = e^{-qV_{DS}/kT}$$

Як підсумок одержуємо

$$I_{DS} = I_{LR} \left(1 - e^{-qV_{DS}/kT}\right). \quad (9)$$

На вершині бар'єру зустрічаються два потоки електронів – один потік рухається праворуч, а другий – ліворуч; але важливо, що вони рухаються з тією ж самою кінетичною енергією, а, отже, і з однаковими швидкостями v_T . Струм є добутком перенесеного заряду на швидкість. У випадку MOSFET електрони рухаються в 2D-каналі провідності, тому потрібно врахувати поверхневий заряд (K/cm^2). Струм дорівнює

$$I_{LR} = W \underline{Q}^+ \Big|_{x=0} v_T,$$

де $\underline{Q}^+ \Big|_{x=0}$ – поверхневий заряд на вершині бар'єру, створений електронами, які рухаються з додатними швидкостями. Аналогічно

$$I_{RL} = W \underline{Q}^- \Big|_{x=0} v_T,$$

тому сумарний заряд від обох потоків дорівнює

$$\underline{Q} \Big|_{x=0} = \frac{I_{LR} + I_{RL}}{Wv_T} = \frac{I_{LR}}{Wv_T} \left(1 + e^{-qV_{DS}/kT}\right). \quad (10)$$

Звідси знаходимо струм I_{LR} , підставляємо його в (9) і остаточно одержуємо ВАХ $I_{DS} \propto V_{DS}$ для балістичного MOSFET:

$$I_{DS} = W \left| \underline{Q} \right|_{x=0} v_T \frac{(1 - e^{-qV_{DS}/kT})}{(1 + e^{-qV_{DS}/kT})}. \quad (11)$$

Пізніше ми виведемо рівняння (11) більш строго, обговоримо його обмеження і визначимо швидкість v_T . Разом із тим, загальна поведінка балістичної ВАХ цілком зрозуміла вже з позицій простої моделі термоелектронної емісії для транзистора з контрольованим бар'єром.

Проаналізуємо вираз (11) для низьких і високих значень напруги на стоку V_{DS} . Для низьких значень V_{DS} розклад у ряд Тейлора експонент дає

$$I_{DS} = W \left| \underline{Q} \right|_{x=0} v_T \frac{V_{DS}}{2kT/q} = G_{CH} V_{DS} = \frac{V_{DS}}{R_{CH}}, \quad (12)$$

де G_{CH} та R_{CH} – провідність та опір каналу транзистора. Вираз (12) є балістичним аналогом лінійної області на рис. 9.

Тепер розглянемо вираз (11) для випадку високих значень V_{DS} , в області насичення (рис. 9). У цьому випадку $I_{RL} \ll I_{LR}$ і струм стоку зазнає насичення при $I_{DS} = I_{LR}$. У цьому граничному випадку $V_{DS} \gg kT/q$ і (11) спрощується до

$$I_{DS} = W \left| \underline{Q} \right|_{x=0} v_T, \quad (13)$$

тобто при високих значеннях V_{DS} струм не залежить від напруги на стоку. Однак, як ми побачимо далі, ефект *DIBL* спричиняє зростання заряду $\underline{Q} \Big|_{x=0}$ зі збільшенням напруги на стоку, тож струм при високих значеннях V_{DS} продовжує зростати зі збільшенням напруги, хоча й значно повільніше, аніж у лінійній області.

Тепер звернімося до передавальних характеристик на рис. 11. Вони являють собою залежності $I_{DS} \propto V_{GS}$ при фіксованих значеннях V_{DS} . Зафіксуємо цю напругу на стоку настільки високою, що струм визначається виразом (13). Поставмо питання: як змінюється заряд $\underline{Q} \Big|_{x=0}$ зі зміною напруги на стоку?

Для високих значень V_{DS} струм $I_{RL} = 0$, тому з (10) випливає, що

$$\left| \underline{Q} \right|_{x=0} = \frac{I_{LR}}{Wv_T}. \quad (14)$$

Струм I_{LR} спричинено термоелектронною емісією витоку в напрямку до каналного бар'єру. Прикладення напруги до затвору знижує цей бар'єр:

$$I_{LR} \propto e^{-E_{SB}/kT} = e^{-(E_{SB}^0 - qV_{GS}/m)/kT}, \quad (15)$$

де E_{SB}^0 – висота бар'єру при вході на нього з боку витоку при нульовому потенціалі на затворі ($V_{GS} = 0$), а $1/m$ – частка потенціалу на затворі, що пробиває діелектричну прокладку

затвора. З (15) та (14) випливає, що

$$Q(V_{GS}) = \underline{Q}|_{V_{GS}=0} e^{qV_{GS}/mkT}. \quad (16)$$

Тепер з (16) та (13) випливає, що струм зростає експоненційно зі збільшенням напруги на затворі:

$$I_{DS} = W|\underline{Q}|_{V_{GS}=0}|v_T e^{qV_{GS}/mkT}. \quad (17)$$

Нескладно показати, що для збільшення струму в 10 разів (декада) напругу на затворі потрібно збільшити на $2.3mkT/q \geq 0.060V$ (при кімнатній температурі, $kT = 0,026 eV$, $m = 1$). Такий допороговий розкид $SS \geq 60 mB/декада$ характерний для термоелектронної емісії через бар'єр.

Отже, відповідно до (17), струм стоку не залежить від напруги на стоку, однак, у реальних пристроях усе ж спостерігають невелике зростання струму стоку зі збільшенням V_{DS} , оскільки напруга на стоку мов би «допомагає» затвору зменшити різницю потенціалів між витокком і каналним бар'єром, як це зображено на рис. 19.

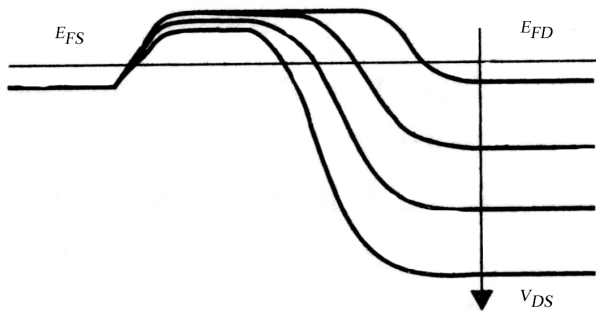


Рис. 19. Схематичне зображення ефекту DIBL.

Для опису ефекту *DIBL* ми потребуватимемо врахування 2D-електростатики, до чого ми повернемося пізніше.

Вираз (17) показує експоненційне зростання $I_{DS} \propto V_{GS}$, що його ми бачимо на рис. 11 нижче від порогу V_T . Однак, вище від порогу струм зростає зі збільшенням напруги на затворі вже не експоненційно, а приблизно лінійно. Пізніше, аналізуючи електростатику MOSFET, ми покажемо, що заряд (16) вище від V_T збільшується лінійно з V_{GS} згідно з виразами

$$Q(V_{GS}, V_{DS}) = -C_{ox}(V_{GS} - V_T), \quad V_T = V_{T0} - \delta V_{DS}, \quad C_{ox} = \kappa_{ox} \epsilon_0 / t_{ox}, \quad (18)$$

де C_{ox} – поверхнева ємність діелектричної прокладки, обернено пропорційна до її товщини t_{ox} , κ_{ox} – діелектрична проникність матеріалу прокладки, ϵ_0 – діелектрична проникність вакууму.

Отже, вихідну характеристику транзистора MOSFET в балістичному режимі в цілому достатньо просто пояснити з позицій простої моделі термоелектронної емісії с урахуванням контрольованого затвором бар'єру.

Вся фізика транзистора зводиться фактично до електростатики й транспорту електронів. А роль інженерного дизайну транзисторів, як ми покажемо далі, критично зростає з мірою їх мініатюризації.

Рис. 20 ілюструє ключові принципи вдалого дизайну нанотранзисторів. Вершина бар'єру є критичною точкою, якій відповідає початок фізичного каналу провідності, – далі ми називатимемо її віртуальним витокком. У якісному транзисторі висота бар'єру строго контролюється напругою на затворі і тільки дуже слабо залежить від напруги на стоку.

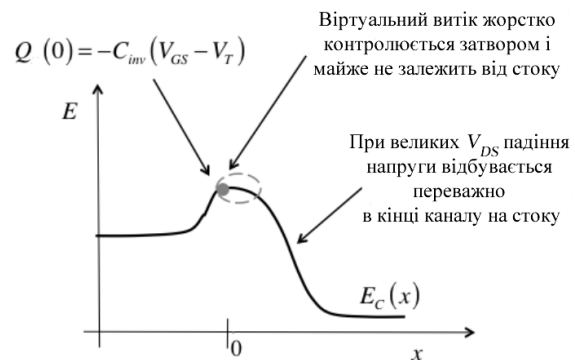


Рис. 20. Хід бар'єру якісно зібраного нанотранзистора при великих напругах на затворі й на стоку. В такому нанотранзисторі заряд на вершині бар'єру дуже близький до значення, що має місце в транзисторі з довгим каналом провідності, коли зовнішнім електричним полем можна знехтувати. У якісному нанотранзисторі зовнішнє поле низьке на початку каналу провідності, и при високих V_{DS} напруга на стоку тільки несуттєво впливає на область у районі вершини бар'єру.

При низьких V_{DS} та високих V_{GS} потенціал у каналі спадає приблизно лінійно, тож електричне поле приблизно стале. При високих напругах і на стоку і на затворі електричне поле сильне й змінюється вздовж каналу нелінійно. При початку каналу (біля вершини бар'єру) електричне поле слабе, але біля стоку поле дуже сильне. В області насичення збільшення напруги на стоку збільшує падіння потенціалу на ділянці каналу з сильним полем, проте майже не впливає на область поблизу вершини бар'єру (при невеликому значенні *DIBL*). Оскільки саме область поблизу вершини бар'єру контролює струм I_{DS} , то він в області насичення менш чутливий до напруги на стоку.

Електрони, що в балістичному нанотранзисторі подолали бар'єр (рис. 20), рухаючись у бік стоку, набувають значну кінетичну енергію. У достатньо «масивних» транзисторах, які працюють у дифузійному режимі, ця енергія передається кристалічній ґратці шляхом електрон-фононного розсіяння. Однак, у балістичних нанотранзисторах електрони пролітають до стоку, не зазнаючи розсіювання, і як наслідок, їхня швидкість у кінцевій частині каналу дуже велика. Оскільки струм є добутком заряду на швидкість, то в області насичення густина електронів при їхній високій швидкості буде дуже низькою. У класичній теорії MOSFET та частина каналу, в якій падіння потенціалу велике, а густина електронів мала, має назву області відтину каналу. В транзисторах з коротким каналом область відтину може займати значну частину каналу, однак, у добрих з погляду електростатичного дизайну нанорозмірних MOSFET завжди повинна бути невелика область поблизу витоку, що перебуває під контролем затвору й характеризується невеликим падінням потенціалу.

Транзистор із довгим каналом провідності при високих значеннях напруги як на затворі, так і на стоку зображено на рис. 21. Порівнюючи його з короткоканальним транзистором на рис. 20, бачимо, що тут під контролем затвору перебуває більша частина каналу, але невелика область відтину поблизу стоку од-

нак наявна. Саме ця область відтину при високій напрузі на стоку спричиняє насичення струму. В області насичення струм переважно зумовлений транспортом електронів у низькопольовій частині каналу поблизу витоку, а найбільше падіння потенціалу вздовж каналу припадає на область з високим електричним полем поблизу стоку. Щойно електрони входять в область відтину, як вони дуже швидко потрапляють на стік.

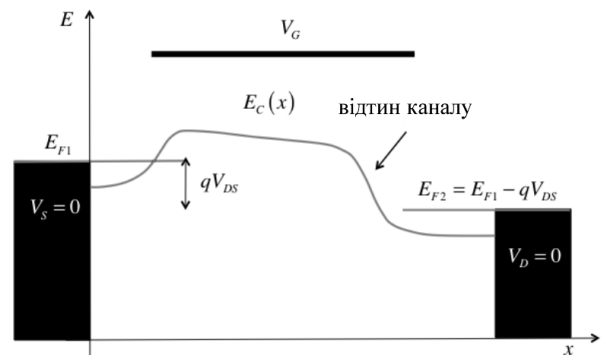


Рис. 21. Схематичний хід $E_C(x)$ для транзистора з довгим каналом провідності при високих значеннях напруги як на затворі, так і на стоку. У цьому випадку низьке зовнішнє електричне поле «покриває» значну частину каналу провідності й область відтину каналу невелика. Додаткове збільшення напруги на стоку дещо збільшує область відтину, довжина якої, однак, охоплюватиме лише невелику частину довгого каналу провідності.

Отже, у якісному нанотранзисторі область поблизу вершини бар'єру перебуває під жорстким контролем затвору. Це – найважливіша мета дизайну нанотранзисторів, і вона робиться дедалі актуальнішою, коли відбувається дальше зближення стоку й витоку. У балістичному нанотранзисторі всі електрони, які подолали бар'єр віртуального витоку, потрапляють без розсіяння на стік. Дизайн електростатики MOSFET народжує нові проблеми зі зменшенням довжини каналу провідності, проте фізичні принципи дизайну лишаються ті ж самі. Разом із тим, фізична природа транспорту електронів суттєво змінюється мірою того, як транзистори дедалі мініатюризуються. Фізично коректний опис електронного

транспорту в нанотранзисторах стає суттєвим елементом інженерного дизайну MOSFET.

Звернімо також увагу на те, що зонні діаграми MOSFET схожі на аналогічні діаграми для біполярних транзисторів на двох p - n -переходах BJT, сконструйованих у 1951 році Вільямом Шоклі з колегами, які до початку 1970-х були основними пристроями твердотільної електроніки [11, 30]. В обох випадках струм контролюється висотою бар'єру [35]. Вітик MOSFET аналогічний до емітера BJT, канал MOSFET – до бази, а стік – до колектора.

10. Висновки

У першій із нової серії навчально-методичних статей, розрахованих на науковців, викладачів вищої школи та студентів, ми дали загальний опис польового транзистора метал-діелектрик-напівпровідник MOSFET, що є базовим пристроєм сучасної електроніки. Ми розглянули фізичну структуру MOSFET та його вольт-амперні характеристики двох типів – вихідні й передавальні, описали 10 метричних показників MOSFET, достатніх для аналізу якості нанотранзисторів, обговорили принципи керування польовими транзисторами через прикладання напруги на затвор. Показано, що завжди існує бар'єр на межі між стоком і каналом провідності, який отримав назву віртуального стоку. Як ми покажемо в наступних статтях, факт існування віртуального стоку привів у кінцевому підсумку до розробки найбільш адекватного методу аналізу роботи нанотранзистрів, відомого як метод віртуального витоку/проходження. Цей метод бере початок у піонерських роботах Р. Ландауера, і був пізніше розвинутий С. Датта і М. Лундстромом. Стаття завершується викладом математичної моделі вольт-амперної характеристики MOSFET в рамках простих уявлень про термоелектронну емісію як причину інжекції електронів у канал провідності. У наступних статтях буде показано, що цю модель можна використати як основу для аналізу роботи нанотранзистора і побудови досконаліших моделей.

Надалі ми розглянемо роботу MOSFET у традиційному викладі і в моделі віртуального витоку, проаналізуємо при цьому рівняння Пуассона – Больцмана та наближення виснаження, сформулюємо критерії для слабкої, помірної та сильної інверсії, покажемо, як зв'язані між собою поверхневий потенціал і напруга на затворі, опишемо рухомий електронний заряд нижче та вище від порогової напруги, його роль у структурах з дуже тонкою підкладкою, розглянемо ефекти 2D електростатики і сформулюємо модель віртуального витоку з позицій підходу «згори – вниз». Насамкінець буде побудовано адекватну фізичну картину транспортних явищ у нанотранзисторах у рамках концепції «знизу – вгору» Ландауера – Датта – Лундстрома, і показано її зв'язок з традиційним підходом «згори – вниз».

Окремо в наступних статтях ми зупинимося на короткоканальних ефектах, з яких поки ми достатньо докладно розглянули лише ефект зниження бар'єру, індукованого стоком *DIBL*. Поряд із ним існують також інші ефекти короткого каналу, зокрема, ефект збільшення довжини просторового заряду стоку і витоку в об'ємі порівняно з межею поділу підзатворний діелектрик/канальний напівпровідник. Цей ефект виявляється вже за субмікронних довжин каналів (70–40 нм) [36]. До розгляду цього та інших короткоканальних ефектів ми повернемося пізніше.

На завершення наголосимо: стаття є наслідком прослуховування одним з нас (ЮОК) курсу лекцій «Fundamentals of Nanotransistors» [28], прочитаних он-лайн в 2016 році проф. Марком Лундстромом (Mark Lundstrom), в рамках ініціативи Purdue University / nanoHUB-U [www.nanohub.org/u]. В ній також використано напрацювання авторського курсу «Фізика конденсованого середовища», який інший автор (МВС) упродовж останніх років читає для магістрів факультету радіофізики, електроніки і комп'ютерних систем Київського національного університету імені Тараса Шевченка.

Список використаної літератури

- [1]. V. I. Ilchenko, O. T. Prokaza, M. V. Strikha. *Fizychni teorii: liudy, idei, podii. Navchalnyi posibnyk* (Luhansk: Elton-2: 2012).
- [2]. M. V. Strikha, *Ukr. fizychn. zh.*, **59**, No 8, 830 – 839 (2014).
- [3]. Bo Lojek, *History of Semiconductor Engineering* (New York: Springer: 2007).
- [4]. G. E. Moore, *Electronics Magazine*, 4 – 7 (1965).
- [5]. M. Lundstrom, *Science*, **299**: 210 – 211 (2003).
- [6]. S. R. Hofstein, F. P. Heiman, *Proc. IEEE*, 1190 – 1202 (1963).
- [7]. C. T. Sah, *IEEE Trans. Electron Dev.*, **11**: 324 – 345 (1964).
- [8]. H. Shichman, D. A. Hodges, *IEEE J. Solid State Circuits*, **SC-3**: (1968).
- [9]. B. J. Sheu, D. L. Scharfetter, P. -K. Ko, M. -C. Jeng, *IEEE J. Solid State Circuits*, **SC-22**: 558 – 566 (1987).
- [10]. Y. Tsididis, C. McAndrew, *Operation and Modeling of the MOS Transistor* (New York: Oxford Univ. Press: 2011).
- [11]. Y. Taur, T. Ning, *Fundamentals of Modern VLSI Devices* (New York: Oxford Univ. Press: 2013).
- [12]. D. Frank, S. Laux, M. Fischetti, *Intern. Electron Dev. Mtg. (IEDM), Technical Digest*, 553 – 556 (1992).
- [13]. Z. Ren., R. Venugopal, S. Goasguen, S. Datta, M. S. Lundstrom, *IEEE Trans. Electron Dev.*, **50**: 1914 – 1925 (2003).
- [14]. R. Landauer, *IBM J. Res. Dev.*, **1**, № 3: 223 – 231 (1957).
- [15]. Yu. A. Kruglyak, N. Yu. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **3(9)**, No 4, 5 – 30 (2012).
- [16]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **12**, No 3, 4 – 27 (2015).
- [17]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **12**, No 4, 5 – 18 (2015).
- [18]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **13**, No 1, 5 – 23 (2016).
- [19]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **13**, No 2, 16 – 35 (2016).
- [20]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **13**, No 3, 5 – 29 (2016).
- [21]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **13**, No 4, 5 – 18 (2016).
- [22]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **14**, No. 1. 5 – 20 (2017).
- [23]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **14**, No 2, 27 – 45 (2017).
- [24]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnologii*. **14**, No 3, 5 – 23 (2017).
- [25]. S. Datta, *Lessons from Nanoelectronics: A New Perspective on Transport* (Singapore: World Scientific: 2012).
- [26]. Yu. A. Kruglyak, *Nanoehlektronika «snizu – vverh»* (Odessa: TES: 2015).
- [27]. S. Datta, *Lessons from Nanoelectronics: A New Perspective on Transport – Part B: Quantum Transport* (Singapore: World Scientific: 2018).
- [28]. M. Lundstrom, *Fundamentals of Nanotransistors* (Singapore: World Scientific: 2018); www.nanohub.org/courses/NT.
- [29]. Kwork K. Ng, *Complete Guide to Semiconductor Devices* (New York: Wiley Interscience: 2002).
- [30]. R. F. Pierret, *Semiconductor Device Fundamentals* (N. York: Addison-Wesley: 1996).
- [31]. I. M. Vikulin, V. I. Stafeev, *Fizika poluprovodnikovyyh priborov* (Moskva: Radio i svyaz': 1990).
- [32]. M. Lundstrom, Z. Ren, *IEEE Trans. Electron Dev.*, **49**: 133 – 141 (2002).
- [33]. Y. Naveh, K. K. Likharev, *IEEE Electron Device Lett.*, **21**, 242 – 244 (2000).
- [34]. Z. Ren, R. Venugopal, S. Datta, M. Lundstrom, D. Jovanovic, J. Fossum, *IEDM, Technical Digest*, 715 – 718 (2000).

[35]. E. O. Johnson, *RCA Rev.*, **34**: 80 – 94 (1973). *ductor Devices: Physics and Technology* (John Wiley and Sons: New York: 2012).

[36]. S. M. Sze, Ming-Kwei Lee. *Semicon-*

Стаття надійшла до редакції 17.08.2018 р.

PACS numbers: 72.80.Ey, 85.30.–z, 85.30.De, 85.30.Tv, 85.40.–e

DOI <http://dx.doi.org/10.18524/1815-7459.2018.4.150488>

PHYSICS OF NANOTRANSISTORS: STRUCTURE, METRICS, AND CONTROL

*Yu. A. Kruglyak, M. V. Strikha**

Odesa State Environmental University,
Faculty of Computer Sciences
15 Lvivska Str, Odesa, Ukraine
(067) 725 2209, *E-mail: kruglyak.yual@gmail.com*

* Taras Shevchenko Kyiv National University
Faculty of Radiophysics, Electronics and Computer Sciences,
4g Hlushkov Av, Kyiv, Ukraine
V. E. Lashkaryov Institute of Semiconductor Physics, NAS of Ukraine,
41 Nauky Av, Kyiv, Ukraine, (044) 525 6033
E-mail: maksym_strikha@hotmail.com

Summary

The transistor is the key element of almost any electronic device. The fabrication of the working field-effect transistor in 1947 and integrated circuits in 1959 was the beginning of the revolutionary transformation of all electronics. In the course of the development of semiconductor technology, the number of transistors in integrated circuits doubled annually. This doubling of the number of transistors, accompanied by a continuous decrease in their size, continued at approximately the same rate for more than 50 years. The MOSFET (Metal-Oxide-Semiconductor Field-Effect Transistor) theory was formulated in the 1960s. The length of the conduction channel of the transistor at that time was hundreds of microns order. By the end of the 20th century, transistor sizes had reached a nanoscale, and the nanotransistor itself became the first of all nanoscale electronic devices to be the object of large-scale industrial production. Today, the length of the conduction channel of the transistor has approached 10 *nm*, which is several orders of magnitude lower than in the first MOSFET.

The task of this new series of our tutorial reviews directed to serve researchers, university teachers and students, is to discuss the physical models and principles underlying the functioning of nanoscale MOSFETs and based both on the traditional «top – down» approach and on a more modern approach originating in the works of Rolf Landauer who proposed the model of an elastic resistor long before its experimental confirmation in nanoconductors. Suprio Datta and Mark Lundstrom had rethought this model later and gave it the current sound and proved its applicability to electronic devices as nanoscopic, and micro- and macroscopic with arbitrary dimensions of 1D, 2D and 3D and operating in ballistic, quasi-ballistic and diffusion modes.

Keywords: nanoelectronics, field effect transistor, current-voltage characteristics, transistor metrics, transistor control, virtual source

ФІЗИКА НАНОТРАНЗИСТОРІВ: УСТРІЙ, МЕТРИКА ТА КЕРУВАННЯ

*Ю. О. Кругляк, М. В. Стріха**

Одеський державний екологічний університет,
факультет комп'ютерних наук,
вул. Львівська, 15, Одеса, Україна

тел. (067) 725 2209, *E-mail: kruglyak.yual@gmail.com*

* Київський національний університет ім. Тараса Шевченка,
факультет радіофізики, електроніки і комп'ютерних систем,
пр. Глушкова, 4г, Київ, Україна, тел. (044) 526 0532;

Інститут фізики напівпровідників ім. В. Є. Лашкарьова НАН України,
пр. Науки, 41, Київ, Україна, тел. (044) 525 6033,
E-mail: maksym_strikha@hotmail.com

Реферат

Транзистор є ключовим елементом практично будь-якого електронного приладу. Створення діючого польового транзистора в 1947 році та інтегральних схем у 1959 році стало початком революційного перетворення всієї електроніки. З розвитком напівпровідникової технології число транзисторів в інтегральних схемах щорічно подвоювалося, і це подвоєння, супроводжуване постійним зменшенням розміру транзисторів, тривало приблизно з однаковою швидкістю понад 50 років. Теорія польового транзистора метал-діелектрик напівпровідник з ізольованим затвором (MOSFET, Metal-Oxide-Semiconductor Field-Effect Transistor) була побудована в 60-х роках минулого століття. Тоді довжина каналу провідності транзистора становила сотні мікронів. До кінця 20 століття розміри транзисторів досягли наномасштабу, а сам нанотранзистор першим серед всіх нанорозмірних електронних пристроїв став об'єктом масового промислового виробництва. Сьогодні довжина каналу провідності транзистора наблизилася до 10 нм, що на декілька порядків менше, ніж у перших MOSFET.

У нашій новій серії методично-оглядових статей, орієнтованих на дослідників, студентів, аспірантів та викладачів вищої школи, ми обговоримо фізичні моделі і принципи, що лежать в основі функціонування нанорозмірних MOSFET. Ці моделі засновані як на звичному традиційному підході «згори – вниз», так і на більш сучасному підході, що бере свій початок ще в роботах Рольфа Ландауера, який запропонував модель пружного резистора задовго до її експериментального підтвердження в нанопровідниках. Супрійо Датта і Марк Лундстром переосмислили цю модель, надали їй нинішнє звучання і довели її застосовність для електронних макро-, мікро- та нанопристроїв довільної вимірності (1D, 2D і 3D), що працюють у балістичному, квазібалістичному і дифузійному режимах.

Ключові слова: наноелектроніка, польовий транзистор, вольт-амперні характеристики, метрика транзисторів, керування транзисторами, віртуальний витік