

ФІЗИЧНІ, ХІМІЧНІ ТА ІНШІ ЯВИЩА, НА ОСНОВІ ЯКИХ МОЖУТЬ БУТИ СТВОРЕНІ СЕНСОРИ

PHYSICAL, CHEMICAL AND OTHER PHENOMENA, AS THE BASES OF SENSORS

PACS numbers: 72.80.Ey, 85.30.-z, 85.30.De, 85.30.Tv, 85.40.-e
DOI <http://dx.doi.org/10.18524/1815-7459.2019.1.159485>

ФІЗИКА НАНОТРАНЗИСТОРІВ: ТЕОРІЯ MOSFET В ТРАДИЦІЙНОМУ ВИКЛАДІ, ОСНОВИ МОДЕЛІ ВІРТУАЛЬНОГО ВИТОКУ Й НАБЛИЖЕННЯ ВИСНАЖЕННЯ

*Ю. О. Кругляк, М. В. Стріха**

Одеський державний екологічний університет,
факультет комп'ютерних наук,
вул. Львівська, 15, Одеса, Україна

тел. (067) 725 2209, E-mail: kruglyak.yual@gmail.com

* Київський національний університет ім. Т. Шевченка,
факультет радіофізики, електроніки і комп'ютерних систем,
пр. Глушкова, 4г, Київ, Україна, тел. (044) 526 0532;

Інститут фізики напівпровідників ім. В. Є. Лашкарьова НАН України,
пр. Науки, 41, Київ, Україна, тел. (044) 525 6033,
E-mail: maksym_strikha@hotmail.com

ФІЗИКА НАНОТРАНЗИСТОРІВ: ТЕОРІЯ MOSFET В ТРАДИЦІЙНОМУ ВИКЛАДІ, ОСНОВИ МОДЕЛІ ВІРТУАЛЬНОГО ВИТОКУ Й НАБЛИЖЕННЯ ВИСНАЖЕННЯ

Ю. О. Кругляк, М. В. Стріха

Анотація. У другій із серії методично-оглядових статей, орієнтованих на дослідників, студентів, аспірантів та викладачів вищої школи, розглянуто традиційну теорію MOSFET. Обговорюються найбільш істотні ідеї звичного підходу, який отримав також назву «згори – вниз». Ми обмежилися моделюванням лінійної області та області насичення вольт-амперних характеристик. Показано, що істотні риси традиційного підходу можуть служити відправною точкою при аналізі багато в чому зовсім іншої фізичної картини процесів у нанотранзисторах.

Ключові слова: наноелектроніка, польовий транзистор, вольт-амперні характеристики, метрика транзисторів, управління транзисторами, віртуальний витік

PHYSICS OF NANOTRANSISTORS: MOSFET THEORY IN TRADITIONAL APPROACH, ZERO LEVEL VIRTUAL SOURCE MODEL, AND DEPLETION APPROXIMATION

Yu. A. Kruglyak, M. V. Strikha

Abstract. In the second one from the line our new tutorial reviews, directed to serve students, university teachers and researchers, the traditional theory of MOSFET is discussed. Only the most significant ideas of the traditional approach, which also received the label of "top – down", are discussed. In particular, we shall confine ourselves to simulating only the linear region and the saturation region of the current-voltage characteristics and at the same time show that the essential features of the traditional approach are quite acceptable and can serve as a starting point in the development of a completely different physical picture of processes in the nanotransistors.

Keywords: nanoelectronics, field effect transistor, current-voltage characteristics, transistor metrics, transistor control, virtual source

ФИЗИКА НАНОТРАНЗИСТОРОВ: ТЕОРИЯ MOSFET В ТРАДИЦИОННОМ ИЗЛОЖЕНИИ, НАЧАЛА МОДЕЛИ ВИРТУАЛЬНОГО ИСТОКА И ПРИБЛИЖЕНИЕ ИСТОЩЕНИЯ

Ю. А. Кругляк, М. В. Стриха

Аннотация. Во второй из новой серии наших методических обзорных статей, ориентированных на студентов, аспирантов, преподавателей высшей школы и исследователей, рассмотрена традиционная теория MOSFET. Обсуждаются лишь наиболее существенные идеи привычного подхода, получившего также название «сверху – вниз». Мы ограничились моделированием лишь линейной области и области насыщения вольт-амперных характеристик. Показано, что существенные черты традиционного подхода вполне приемлемы и могут служить отправной точкой при разработке во многом совершенно иной физической картины процессов в нанотранзисторах.

Ключевые слова: нанoeлектроника, полевой транзистор, вольт-амперные характеристики, метрика транзисторов, управление транзисторами, виртуальный исток

1. Вступ

Теорію польового транзистора метал-діелектрик-напівпровідник з ізолюваним затвором MOSFET було побудовано ще в 60-ті роки минулого століття [1 – 4]. Відтоді вона зазнала суттєвого розвитку; проте в основному підхід до моделювання транзисторів залишився той самий, що й 50 років тому.

У першій з нової серії наших методичних оглядових статей [5] ми дали загальний опис транзистора MOSFET, що є базовим пристроєм сучасної електроніки. Ми розглянули фізичну структуру MOSFET та його вольт-

амперні характеристики двох типів – вихідні й передавальні, описали 10 метричних показників MOSFET, достатніх для аналізу якості нанотранзисторів, обговорили принципи керування польовими транзисторами через прикладання напруги на затвор. Показано, що завжди існує бар'єр на межі між стоком і каналом провідності, який отримав назву віртуального стоку.

Цю нашу статтю буде присвячено викладові класичної теорії MOSFET [6, 7]. Ми обговоримо тільки найсуттєвіші ідеї звичного підходу, який також отримав назву «згори – вниз». Зокрема, ми обмежимося моделю-

ванням лінійної області та області насичення вольт-амперних характеристик (ВАХ). Докладніший та повніший виклад класичної теорії MOSFET можна знайти в підручниках [8 – 10]. Пізніше ми розглянемо суттєво інший підхід до теорії MOSFET, більш адекватний до фізики нанотранзисторів, і покажемо його зв'язок з традиційним підходом.

2. Струм, заряд і швидкість

Струм у n -MOSFET (рис. 1) визначається загальним виразом

$$I_{DS} = W |Q(x)| \langle v \rangle, \quad (1)$$

у якому Q – густина рухливого поверхневого електронного заряду ($\text{Кл}/\text{м}^2$) інверсійного шару зі змінним типом провідності (електронна замість діркової на рис. 1) у площині x – y вглиб підкладки p -Si, $\langle v \rangle$ – середня швидкість електронів у інверсійному шарі, W – ширина шару. Вважаємо, що транзистор однорідний вздовж осі z , направленої за площину рисунку, а електрони рухаються вздовж осі x від виток до стоку (напряму струму I_{DS} протилежний, в силу історичного визначення напряму струму, сформульованого Бенжаміном Франкліном ще в середині 18 століття, тоді, коли фізична природа носіїв струму була ще невідома).

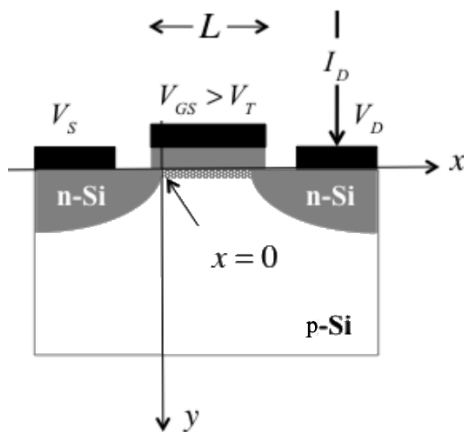


Рис. 1. Спрощене зображення n -Si MOSFET в режимі збагачення. Вісь y направлено вглиб підкладки, а вісь z – вздовж ширини каналу провідності з інверсійним зарядом. При значенні напруги на затворі G , вищому від порогового $V_{GS} > V_T$ [5] під затвором у p -Si утворюється тонка область, збагачена електронами. Зображено рівномірний ($V_S = V_D = 0$) розподіл електронного заряду в межах каналу провідності, що сполучає n -леговані термінали витоку S та стоку D , від початку каналу в точці $x = 0$ до $x = L$.

Заряд Q називають зарядом інверсійного шару, оскільки йдеться про індукований полем затвору електронний заряд у напівпровіднику p -типу. Якщо вважати, що процеси рекомбінації та генерації електронів у каналі не відбуваються, то струм уздовж каналу провідності сталий. Тому величину струму можна обчислити у будь-якій точці каналу, де це зручно зробити.

Нехай $V_S = V_D = 0$, а $V_{GS} > 0$. Транзистор перебуває в стані рівноваги, струму немає. У такому випадку заряд Q розподілений рівномірно вздовж каналу і, якщо значення напруги на затворі менше від порогового, $V_{GS} < V_T$, то він невеликий. При $V_{GS} > V_T$ негативний заряд пропорційний різниці напруг [5]:

$$Q(V_{GS}) = -C_{ox}(V_{GS} - V_T), \quad (2)$$

$$C_{ox} = \kappa_{ox} \epsilon_0 / t_{ox}, \quad (3)$$

де C_{ox} – поверхнева ємність діелектричного прошарку ($\Phi/\text{м}^2$), обернено пропорційна його товщині t_{ox} і прямо пропорційна його діелектричній проникності κ_{ox} (ϵ_0 – діелектрична проникність вакууму). При $V_{GS} \leq V_T$ ми вважатимемо заряд зникло малим.

Коли $V_D > V_S$, густина заряду в інверсійному шарі змінюється вздовж каналу провідності, як і швидкість електронів. Як ми покажемо згодом при докладнішому розгляді електростатики MOSFET, у «якісному» транзисторі зарядова густина Q на початку каналу ($x = 0$) визначається саме виразом (2). Щоб вирахувати струм $I_{DS}|_{x=0}$, коли ми вже знаємо зарядову густина Q згідно з (2), потрібно обчислити ще й середню швидкість $\langle v|_{x=0} \rangle$ на початку каналу.

Лінійна область

За невеликих напруг на стоку V_{DS} спостерігається лінійна ділянка на вихідній характеристиці [5]. Вище від порогового значення напруги на затворі V_T електричне поле E в каналі стало, й для середньої швидкості електронів можна записати

$$\langle v \rangle = -\mu E = -\mu V_{DS} / L, \quad (4)$$

де μ – рухливість електронів, L – довжина каналу провідності, що з урахуванням (1) і

(2) дає класичний вираз для струму стоку MOSFET для невеликих напруг на стоку:

$$I_{DS} = \frac{W}{L} \mu C_{ox} (V_{GS} - V_T) V_{DS}. \quad (5)$$

У традиційній теорії MOSFET під рухливістю розуміють деяку ефективну рухливість μ_{eff} , що є рухливістю, усередненою за глибиною інверсійного шару. Вона менша від рухливості електронів у масивному зразку, що пов'язується з розсіянням електронів на недосконалостях межі поділу SiO_2/Si .

Вираз (5) можна використати й для оцінки порогової напруги V_T . Для напруги на затворі V_{GS} , що істотно перевищує V_T , струм стоку I_{DS} зростає лінійно з V_{GS} . Екстраполяція цієї лінійної залежності на $I_{DS} = 0$ дозволяє визначити так зване екстраполяційне значення порогової напруги V_T . Різні методи визначення V_T можна знайти в [8].

Область насичення: швидкість насичення

Для великих напруг V_{DS} в області насичення вихідних характеристик MOSFET поводить себе як джерело струму, контрольоване напругою (див. рис. 7 з нашої попередньої статті [5]). Для відносно невеликої напруги $V_{DS} \approx 1\text{В}$ електричне поле в каналі провідності нанотранзистора ($L \approx 20\text{нм}$) велике – значно вище від значення $\approx 10\text{кВ/см}$, необхідного для насичення швидкості в масивному Si (див. напр. [10]). Якщо електричне поле велике вздовж усього каналу для значень $V_{DS} > V_{DSAT}$, тоді швидкість електронів стала і дорівнює v_{sat} , отже середню швидкість можна записати як

$$\langle v(x) \rangle = v_{sat} \approx 10^7\text{см/с}. \quad (6)$$

Підставляючи (6) та (2) в (1), одержуємо класичний вираз для струму стоку MOSFET, насиченого за швидкістю:

$$I_{DS} = W C_{ox} v_{sat} (V_{GS} - V_T). \quad (7)$$

У реальних транзисторах струм не насичується цілком, а повільно зростає зі збільшенням напруги на стоку. Звернімо увагу на те,

що в нанотранзисторах максимальна швидкість електронів у каналі провідності не насичується навіть для дуже високих електричних полів. У підручниках, що викладають традиційний підхід до теорії MOSFET, тим не менше постулюють, що швидкість електронів у каналі провідності у високому електричному полі зазнає насичення.

Область насичення: класична область відтину

Розгляньмо MOSFET з достатньо довгим каналом провідності за умови високої напруги на стоку. В такому випадку тягнуче електричне поле невисоке й очікувати насичення швидкості немає підстав. Але однак струм стоку зазнає насичення, і на це повинна бути якась інша фізична причина. Таке явище спостерігали ще на світанку науки про польові транзистори, коли довжина каналу становила ще десятки мікронів. Поясненням насичення струму стоку тоді вважали відтин поблизу стоку.

Для високої напруги на стоку потенціал у каналі суттєво змінюється від значення V_S на витоку й до значення V_D на стоку. До більш докладного розгляду ходу цього потенціалу ми невдовзі повернемося. А зараз перепишемо вираз (2) у вигляді

$$Q(V_{GS}, x) = -C_{ox} [V_{GS} - V_T - V(x)], \quad (8)$$

де $V(x)$ - потенціал, що змінюється вздовж каналу провідності з довжиною L . Згідно з (8), якщо $V_D = V_{GS} - V_T$ на стоку ($x = L$), то густина заряду на стоку $Q(V_{GS}, L) = 0$: говорять про відтин каналу на стоку. Згідно з (1), якщо густина заряду $Q = 0$, то струм стоку так само повинен бути нульовим, але насправді він залишається значним. Це пов'язано з тим, що дуже малу густину заряду в області відтину каналу компенсує дуже велика швидкість руху електронів в електричному полі. Струм насичується при напрузі на стоку вище від $V_{GS} - V_T$, бо в цій області додається ще й потенціал відтину. Розглянемо цю ситуацію докладніше.

Розгляньмо достатньо довгий канал MOSFET з високою напругою на затворі й напругою на стоку, більшою від $V_{GS} - V_T$. Практично вздовж усього каналу існує інверсійний шар, і швидкість електронів визначається виразом $v(x) = -\mu E(x)$. Коли електрони

потрапляють в область відтину, сильне електричне поле швидко переносить їх до стоку (див. рис. 21 нашої попередньої статті [5]).

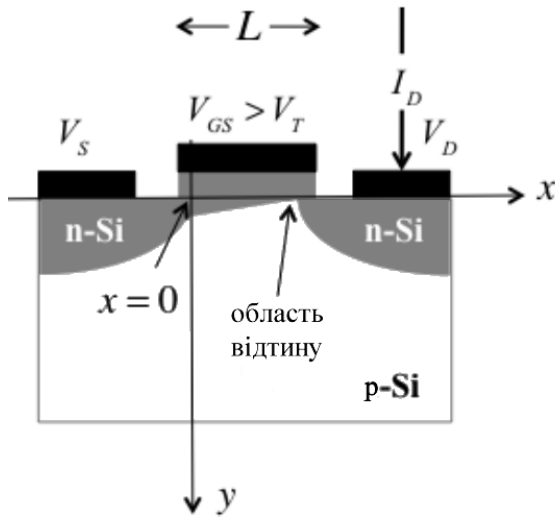


Рис. 2. Довгоканальний MOSFET з областю відтину. Умовно зображено зміну густини заряду вздовж каналу – вона більша на початку каналу, біля витоків й зменшується з наближенням до стоку. Хід потенціалу в каналі протилежний: його «глибина» найменша біля витоків, де потенціал поля найбільший, і збільшується до стоку, де потенціал електричного поля найменший. Густина заряду в каналі істотна на довжині $L' < L$.

Для тієї частини інверсійного каналу, де густина заряду велика, середню швидкість можна записати як

$$\langle v(x) \rangle = -\mu E(x). \quad (9)$$

Напруга на початку каналу $V(0) = V_S = 0$, а напруга в кінці каналу в області відтину становить $V_{GS} - V_T$. Електричне поле на початку каналу, як ми покажемо нижче, складає

$$E(0) = \frac{V_{GS} - V_T}{2L'}, \quad (10)$$

де множник 2, як ми переконаємося далі, потрібний для коректного врахування нелінійності електричного поля в каналі, а L' - довжина каналу провідності до місця відтину. Підстановка (10) до (9) для початку каналу дає

$$\langle v(0) \rangle = -\mu E(0) = -\mu \frac{V_{GS} - V_T}{2L'}. \quad (11)$$

Підставляючи, нарешті, (2) та (11) в (1), отримуємо квадратичний закон для вихідної характеристики достатньо довгого каналу MOSFET:

$$I_{DS} = \frac{W}{2L'} \mu C_{ox} (V_{GS} - V_T)^2. \quad (12)$$

У реальних умовах струм не насичується цілком, а повільно зростає зі збільшенням напруги на стоку, на той час як область відтину повільно зсувається у напрямі до стоку, що зменшує довжину L' .

Обрахунок цілісної ВАХ: від лінійної частини до квадратичної області насичення

Вирази (5) і (12) описують лінійну частину та область насичення в рамках традиційної теорії MOSFET. Покажемо, як записати вираз для цілісної вихідної характеристики з позицій цього ж підходу. Почнімо з загального виразу (1) з підстановкою до нього (4), де напруженість поля записано через похідну від його потенціалу:

$$I_{DS} = W |Q(x)| \langle v(x) \rangle = W |Q(x)| \mu \frac{dV}{dx}. \quad (13)$$

Після підстановки виразу (8) для густини заряду одержуємо

$$I_{DS} = W \mu C_{ox} [V_{GS} - V_T - V(x)] \frac{dV}{dx}, \quad (14)$$

де розділяємо змінні й інтегруємо вздовж каналу провідності

$$I_{DS} \int_0^{L'} dx = W \mu C_{ox} \int_{V_S}^{V_D} (V_{GS} - V_T - V) dV \quad (15)$$

в припущенні того, що і рухливість, і струм стоку стали вздовж усього каналу. Після інтегрування одержуємо пошукуваний вираз:

$$I_{DS} = \frac{W}{L'} \mu C_{ox} [(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}]. \quad (16)$$

Цей вираз визначає струм стоку для $V_{GS} > V_T$ та $V_{DS} \leq (V_{GS} - V_T)$. Заряд у (8) стає нульовим при $V_{DS} = V_{GS} - V_T$, визначаючи початок області відтину. Струм за точкою відтину знаходимо з (16) при $V_{DS} = V_{GS} - V_T$:

$$I_{DS} = \frac{W}{2L'} \mu C_{ox} (V_{GS} - V_T)^2, \quad (17)$$

і цей струм змінюється зі збільшенням V_{DS} , оскільки ефективна довжина каналу скорочується внаслідок відтину ($L' < L$). Вирази (16) і (17) записують квадратичний закон ви-

хідних характеристик MOSFET не тільки в лінійній області та в області насичення, а для будь-яких напруг.

3. Зміна електричного поля вздовж каналу

При викладі традиційної моделі MOSFET зазвичай вважають, що електричне поле в достатньо довгому каналі при низькій напрузі на стоку дорівнює V_{DS}/L , а при високій напрузі $(V_{GS} - V_T)/2L'$. Обчислимо хід електричного поля в каналі й покажемо, що ці припущення справді адекватно відображають реальну ситуацію.

З (14) та (16) маємо

$$\frac{1}{L'}[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}] = [V_{GS} - V_T - V(x)] \frac{dV}{dx}; \quad (18)$$

відокремлюємо у цьому рівнянні змінні, й після інтегрування від витоків при $x = 0, V_S = 0$ до довільної точки в каналі x з $V = V(x)$ одержуємо квадратне рівняння для $V(x)$:

$$[(V_{GS} - V_T)V_{DS} - \frac{V_{DS}^2}{2}] \frac{x}{L'} = (V_{GS} - V_T)V(x) - \frac{V^2(x)}{2}, \quad (19)$$

розв'язком якого є вираз

$$V(x) = (V_{GS} - V_T) \left[1 - \sqrt{1 - \frac{2(V_{GS} - V_T)V_{DS} - V_{DS}^2/2}{(V_{GS} - V_T)^2} \left(\frac{x}{L'} \right)} \right]. \quad (20)$$

Диференціюючи (20), знайдемо електричне поле. Розглянемо два граничні випадки. Для невеликих значень напруги на стоку V_{DS} , на лінійній ділянці ВАХ маємо

$$V(x) = (V_{GS} - V_T) \left[1 - \sqrt{1 - \frac{2V_{DS}}{(V_{GS} - V_T)} \left(\frac{x}{L'} \right)} \right]. \quad (21)$$

Оскільки для малих аргументів $\sqrt{1-x} \approx 1-x/2$, вираз (21) спрощується до

$$V(x) = V_{DS} \frac{x}{L}, \quad (22)$$

бо для невеликих значень напруги на стоку $L' = L$. Диференціюючи (22), одержуємо очікуваний результат при малих напругах на стоку V_{DS} :

$$-\frac{dV(x)}{dx} = E = -\frac{V_{DS}}{L}. \quad (23)$$

Тепер оцінимо електричне поле в умовах

відтину каналу, $V_{DS} = V_{GS} - V_T$. З (20) маємо:

$$V(x) = (V_{GS} - V_T)(1 - \sqrt{1 - x/L'}) \quad (24)$$

і електричне поле

$$E(x) = -\frac{(V_{GS} - V_T)}{2L'} \left[\frac{1}{\sqrt{1 - x/L'}} \right]. \quad (25)$$

Для $x = 0$ із (25) випливає постульований раніше без доведення результат (10), а при $x = L'$ настає відтин і $E(L') \rightarrow \infty$. Це очікуваний результат, бо в використаній моделі заряд в області відтину стає майже нульовим, тож для підтримання скінченного струму потрібне нескінченно велике поле.

4. Насичення швидкості й насичення струму стоку

Наш розгляд перебуває зараз у межах традиційного підходу до теорії MOSFET. Вирази (5), (7) та (12) описують хід вихідної характеристики в лінійній області та в області насичення. Раніше в [5] ми виклали дві різні моделі для опису струму в області насичення. В першій з них насичення струму відбувалося за рахунок насичення швидкості електронів у тій частині каналу, де електричне поле велике. В другій причина насичення була пов'язана з появою області відтину каналу поблизу стоку. Коли середнє електричне поле в каналі набагато вище від критичного поля для насичення швидкості (≈ 10 кВ/см, див. напр. [10]), тоді краще працює перша модель:

$$\frac{V_{GS} - V_T}{2L} \gg E_{cr} \approx 10 \text{ кВ/см}. \quad (26)$$

Підставляючи сюди типові значення $V_{GS} = V_{DD} = 1\text{В}$ та $V_T = 0.2\text{В}$, бачимо, що модель насичення швидкості прийнятна для $L \sim < 1\mu\text{м}$. Справді, таку модель стали широко застосовувати у 80-х роках минулого століття, коли довжина каналу MOSFET, зменшуючись, перетнула позначку в один мікрон [11].

На рис. 3 зображено вихідні характеристики *n*-Si MOSFET, ввімкненого за схемою зі спільним витоків, для $L \approx 60\text{нм}$. Очевидно, що для великих V_{DS} струм $I_{DS} \propto V_{GS} - V_T$, тож

такий транзистор добре описується моделлю насичення швидкості (7).

Для транзистора на рис.3 порогове значення поля становить $V_T \approx 0.4B$. Для найвищої кривої на графіку для максимальної напруги на затворі модель відтину дає $V_{DSAT} = V_{GS} - V_T = 1.2 - 0.4 \approx 0.8B$, що надто багато і вказує на те, що струм стоку насичується не за рахунок класичного відтину. Обговорення V_{DSAT} при насиченні швидкості можна знайти в [8, 9].

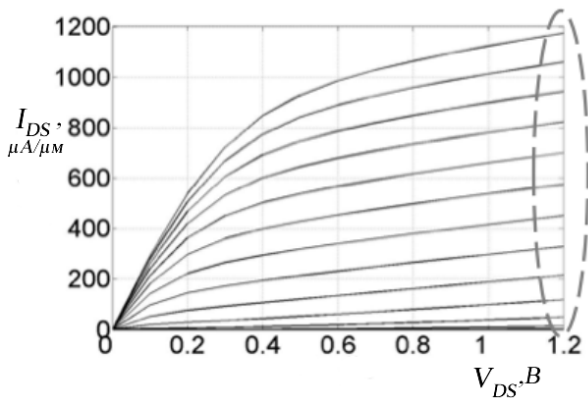


Рис. 3. Вихідні характеристики n-Si MOSFET, ввімкненого за схемою зі спільним витокком, для $L \approx 60nm$. Характеристики показані з кроком 0.1 В, для найвищої кривої $V_{GS} = 1.2B$. Важливо, що за великих V_{DS} струм зростає лінійно зі збільшенням напруги на затворі. Це ознака того, що в каналі відбувається насичення швидкості [12].

Хоч моделі насичення швидкості на позір задовільно описують короткоканальні MOSFET, проте ретельне комп'ютерне моделювання транспорту електронів у нанорозмірних MOSFET неспростовно доводить, що швидкість не насичується у тій частині каналу нанотранзистора, яка перебуває під дією високого електричного поля. Електронам просто бракує часу на ефективне розсіювання для того, щоб їхня швидкість наситилася; електрони пролітають канал і виходять у стік занадто швидко. Проте криві на рис. 3 показують, що швидкість таки насичується. Цю суперечність буде пояснено, коли ми перейдемо до послідовного викладу сучасної теорії нанотранзисторів.

5. Метрика нанотранзисторів

Вирази (5) та (7) застосовні для опису вихідних характеристик сучасних короткоканальних транзисторів и можуть бути використані для оцінки їхніх метричних показників [5]:

$$I_{ON} = W C_{ox} v_{sat} (V_{DD} - V_T), \quad V_T = V_{T0} - \delta V_{DS},$$

$$R_{ON} = \left(\frac{\partial I_{DS}}{\partial V_{GS}} \Big|_{V_{GS}=V_{DD}, V_{DS} \approx 0} \right)^{-1} = \left(\frac{W}{L} \mu C_{ox} (V_{GS} - V_T) \right)^{-1},$$

$$g_m^{sat} = \frac{\partial I_{DS}}{\partial V_{GS}} \Big|_{V_{GS}=V_{DS}=V_{DD}} = W C_{ox} v_{sat}, \quad (27)$$

$$r_d = \left(\frac{\partial I_{DS}}{\partial V_{DS}} \Big|_{V_{GS}=V_{DD}, V_{DS} > V_{DSAT}} \right)^{-1} = \frac{1}{g_m^{sat} \delta},$$

$$|A_v| = g_m^{sat} r_d = \delta^{-1}.$$

Зазначмо, що метрика $|A_v|$ – важливий показник якості в аналоговій електроніці.

Звернімо увагу, що в цій статті ми досі не використовували зонних діаграм для провідного каналу. Проте неявно в тій чи іншій формі ми мали їх на увазі. Початок каналу провідності ($x = 0$) – це вершина енергетичного бар'єру на рис. 16 та 17 у [5], або точка, близька до вершини бар'єру [13]. Як ми покажемо пізніше, у якісному транзисторі заряд на вершині бар'єру визначається виразом (2). Цей заряд забезпечують електрони з витоку, які подолали бар'єр. Цю точку на вершині бар'єру, для якої справедливий вираз (2), називають також віртуальним витоком.

Використання зонних діаграм дозволяє зрозуміти фізичну природу відтину каналу. Як видно з рис. 17 нашої попередньої статті [5], область відтину – це область сильного електричного поля поблизу стоку, й нахил $E_c(x)$ тут найкрутіший. Електрони, що потрапляють у цю область з каналу провідності, швидко переносяться полем на стік.

6. Основи моделі віртуального витоку

У нас уже є вирази для струму стоку в лінійній області (5) і в області насичення (7), а саме:

$$I_{DLIN} = \frac{W}{L} \mu C_{ox} (V_{GS} - V_T) V_{DS}, \quad (28)$$

$$I_{DSAT} = W C_{ox} v_{sat} (V_{GS} - V_T),$$

при цьому слід пам'ятати, що ці вирази записані для $V_{GS} > V_T$, і не застосовні для підпорогової області ВАХ. Зазначмо, що вирази (28) лише наближено описують поведінку $I_{DS} \propto V_{DS}$ (рис. 4); для більшої точності слід врахувати ефект індукованого струмом зниження бар'єру *DIBL* (вираз (18) із нашої попередньої статті [5]). Прирівнювання двох виразів (28), $I_{DLIN} = I_{DSAT}$, дозволяє запровадити поняття напруги насичення на стоку як

$$V_{DSAT} = \frac{v_{sat} L}{\mu}. \quad (29)$$

При $V_{DS} \ll V_{DSAT}$ струм $I_{DS} = I_{DLIN}$, а при $V_{DS} \gg V_{DSAT}$ струм $I_{DS} = I_{DSAT}$.

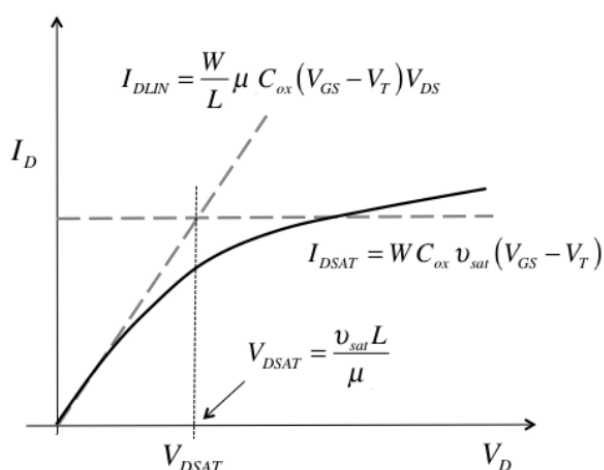


Рис. 4. Вихідна характеристика *n*-MOSFET, ввімкненого за схемою зі спільним витоком, при певному значенні напруги на затворі. Пунктирні лінії дають струм у лінійній області і в області насичення згідно з (28).

Традиційний підхід до теорії MOSFET дозволяє одержати вираз для залежності $I_{DS} \propto V_{DS}$, який описує всю криву на рис.4 і плавно переходить від лінійної ділянки до області насичення мірою зростання V_{DS} від нуля до V_{DD} [8, 9]. Нашим завданням є одержати простий напівемпіричний вираз для всієї цілісної вихідної характеристики $I_{DS}(V_{DS})$. Підхід, який ми використовуваватимемо далі, ана-

логічний так званій моделі віртуального витоку (Virtual Source Model/V_S Model) MOSFET, яку успішно застосовують при моделюванні вельми різноманітних нанотранзисторів [14]. М. Лундстром [15], використавши викладений вище традиційний підхід, підійшов до побудови моделі віртуального витоку дещо по-інакшому. На основі розвитку цієї моделі в кінцевому підсумку прагнуть побудувати достатньо просту фізичну модель, яка забезпечить точний кількісний опис сучасних нанотранзисторів.

Швидкість у каналі й напруга на стоку

Струм стоку пропорційний добуткові заряду на початку каналу й середньої швидкості електронів там таки:

$$I_{DS}/W = |Q|_{x=0} |v|_{x=0}. \quad (30)$$

Вираз (28) для струму на лінійній ділянці можна переписати як:

$$I_{DLIN}/W = |Q(V_{GS})| v(V_{DS}),$$

$$Q(V_{GS}) = -C_{ox} (V_{GS} - V_T), \quad (31)$$

$$v(V_{DS}) = \left(\mu \frac{V_{DS}}{L} \right).$$

Аналогічно перепишемо (28) для області насичення:

$$I_{DSAT}/W = |Q(V_{GS})| v(V_{DS}),$$

$$Q(V_{GS}) = -C_{ox} (V_{GS} - V_T), \quad (32)$$

$$v(V_{DS}) = v_{sat}.$$

Якщо знайти спосіб апроксимувати плавний перехід середньої швидкості від свого значення при низьких V_{DS} до значення v_{sat} для високих V_{DS} , то можна одержати модель, яка перекриє весь інтервал значень напруг на стоку.

В оригінальній моделі віртуального витоку використовують емпіричну апроксимацію, згідно з якою середня швидкість на початку каналу записується як [14]:

$$v(V_{DS}) = F_{SAT}(V_{DS}) v_{sat},$$

$$F_{SAT}(V_{DS}) = \frac{V_{DS}/V_{DSAT}}{[1 + (V_{DS}/V_{DSAT})^\beta]^{1/\beta}}, \quad (33)$$

де V_{DSAT} визначається виразом (29), а параметр β шляхом його вибору дозволяє узгодити теоретичну криву з даними експерименту.

Вибір виразу для функції насичення струму стоку F_{SAT} був зумовлений тим, що найменша з двох швидкостей (31) та (32) і є та швидкість, яка обмежує струм. Це дає підстави записати, що

$$\frac{1}{v(V_{DS})} = \frac{1}{\mu V_{DS}/L} + \frac{1}{v_{sat}}, \quad (34)$$

або інакше

$$v(V_{DS}) = \frac{V_{DS}/V_{DSAT}}{1 + (V_{DS}/V_{DSAT})} v_{sat}. \quad (35)$$

Вираз (35) тотожний виразу (33), за винятком емпіричного параметру β . Типові значення β для n - і p -Si MOSFET лежать в інтервалі 1.4 – 1.8 [14].

Вирази (2), (30) та (33) описують лінійний хід та область насичення ВАХ MOSFET вище від порогового значення напруги на затворі для будь-якої напруги на стоку.

Отже, просту початкову модель MOSFET, придатну для напруг на затворі, вищих від порогової, можна підсумувати подальшим набором формул:

$$\begin{aligned} I_{DS}/W &= |Q(0)|v(0), \\ Q(V_{GS}) &= 0, \quad V_{GS} \leq V_T, \\ Q(V_{GS}) &= -C_{ox}(V_{GS} - V_T), \quad V_{GS} > V_T, \\ V_T &= V_{T0} - \delta V_{DS}, \\ \langle v(V_{DS}) \rangle &= F_{SAT}(V_{DS})v_{sat}, \end{aligned} \quad (36)$$

$$F_{SAT}(V_{DS}) = \frac{V_{DS}/V_{DSAT}}{\left[1 + (V_{DS}/V_{DSAT})^\beta\right]^{1/\beta}},$$

$$V_{DSAT} = \frac{v_{sat}L}{\mu}.$$

Цю просту модель MOSFET М. Лундстром називає моделлю віртуального витоку нульового рівня [15]. Вона дозволяє одержувати дуже близькі до експерименту вихідні характеристики MOSFET. Її подальший розвиток і вдосконалення із залученням моделі балістичного транспорту Р. Ландауера приведе нас до кількісно ще точнішої моделі польового нанотранзистора.

В моделі віртуального витоку нульового рівня є тільки шість параметрів:

$$C_{ox}, V_T, \mu, v_{sat}, L, \beta. \quad (37)$$

Проте ця модель не застосовна для опису підпорогової області ВАХ. Коректне врахування електростатики MOSFET дозволить нам пізніше кількісно описати й підпорогову область. Але вже на цьому рівні моделі віртуального витоку можна коректно врахувати реальні опори терміналів S та D польового транзистора.

7. Врахування термінальних опорів

На рис. 5 ліворуч зображено ідеалізований MOSFET. На практиці термінали S та D польового транзистора завжди характеризуються власними опорами. Ці опори впливають на напруги, прикладені до транзистора, й позначаються на його характеристиках. Покажемо, як можна врахувати цей вплив.

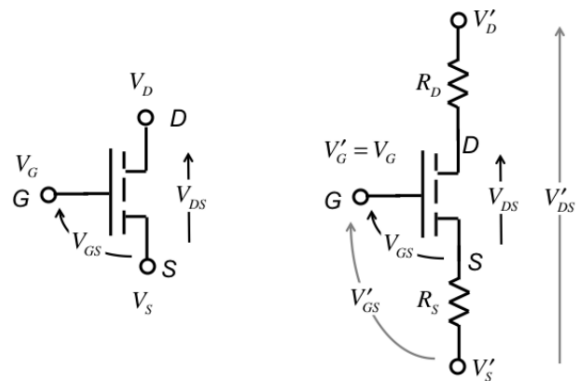


Рис. 5. Врахування опорів терміналів S та D MOSFET. Ліворуч: ідеалізований MOSFET. Праворуч: реальний MOSFET, де опори контактів S та D впливають на напруги.

З рис. 5 видно, що напругам V_D, V_S, V_G ідеалізованого транзистора відповідають реальні напруги V'_D, V'_S, V'_G . Опору терміналу затвору ми не враховуємо, бо в режимі сталого струму струм затвору нульовий, і відтак опір затвору не має значення. Проте опір затвору відіграє важливу роль у радіочастотних транзисторах, яких ми наразі не розглядаємо.

Зв'язок між ідеалізованими, внутрішніми напругами (без штрихів) й зовнішніми напругами (зі штрихами) записується виразами:

$$\begin{aligned} V_D &= V'_D - I_{DS}(V_D, V_S, V_G)R_D, \\ V_S &= V'_S + I_{DS}(V_D, V_S, V_G)R_S, \\ V_G &= V'_G. \end{aligned} \quad (38)$$

Нехай вихідна характеристика ідеалізованого транзистора $I_{DS}(V_D, V_S, V_G)$ відома. Якщо ми можемо виміряти опори R_S та R_D , то, розв'язуючи систему рівнянь (38), ми зуміємо від експериментальних значень напруг V'_D, V'_S, V'_G , перейти до внутрішніх напруг V_D та V_S і визначити таким чином характеристику $I_{DS}(V_D, V_S, V_G)$.

Рисунок 6 ілюструє вплив урахування опорів контактів S та D на вхідну характеристику. Згідно з (31), струм у лінійній області без урахування опорів R_S та R_D визначається виразом

$$I_{DLIN} = \frac{W}{L} \mu C_{ox} (V_{GS} - V_T) V_{DS} = V_{DS} / R_{ch}, \quad (39)$$

а з урахуванням опорів контактів

$$I_{DLIN} = V_{DS} / R_{tot}, \quad (40)$$

де

$$R_{tot} = R_{ch} + R_S + R_D = R_{ch} + R_{DS}. \quad (41)$$

Таким чином, вплив опорів контактів призводить до зменшення нахилу лінійної ділянки вхідної характеристики (рис. 6).

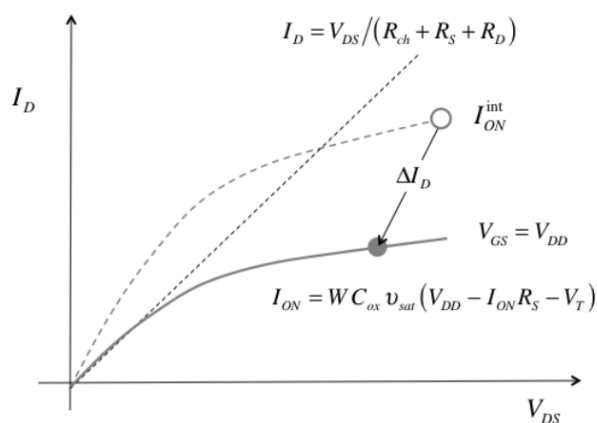


Рис. 6. Вплив опорів контактів S та D на ВАХ MOSFET. Пунктиром зображено вхідну характеристику без урахування опорів контактів. Урахування опорів R_S та R_D збільшує опір каналу провідності й знижує струм I_{ON} .

Як видно з рис.6, зменшується також струм насичення. В ідеальному транзисторі опір R_D не впливає на ту частину області насичення ВАХ, для якої $V_{DS} > V_{DSAT}$ (рис. 4), проте опір R_S зменшує напругу на затворі V_{GS} на величину $I_{DSAT}R_S$, тож замість (28) маємо

$$I_{DSAT} = W C_{ox} v_{sat} (V'_{GS} - I_{DSAT} R_S - V_T). \quad (42)$$

Максимальне значення напруги V_{DS} - це напруга живлення транзистора V_{DD} . Вплив опорів контактів незначний, якщо $I_{DSAT}R_S \ll V_{DD}$. Високу ефективність транзистора забезпечує значення

$$R_S \ll \frac{V_{DD}}{I_{DSAT}}. \quad (43)$$

Сучасні Si-MOSFET забезпечують струм $I_{ON} = 1 \text{ mA}/\mu\text{m}$ при $V_{DD} = 1 \text{ B}$. Тож опір R_S повинен бути набагато менший від $1000 \text{ Ом} \cdot \mu\text{m}$, скажімо, $100 \text{ Ом} \cdot \mu\text{m}$. Хоч нас перш за все цікавить фізика ідеалізованого MOSFET, потрібно, однак, при аналізі експериментальних даних пам'ятати про роль опорів контактів. Мірою того, як канал провідності в транзисторах стає дедалі коротшим, коректно враховувати опори контактів стає дедалі складніше.

Скористаємося з формули (42) й оцінимо швидкість насичення v_{sat} струму I_{ON} , аналізуючи вихідну характеристику MOSFET з $L \approx 60 \text{ нм}$ на рис. 3. Отримане таким чином значення v_{sat} порівняємо з відомими даними для масивного кремнію. Параметри характеристики (рис. 3) такі:

$$\begin{aligned} I_{ON} &= 1180 \mu\text{A}/\mu\text{m}, \\ C_{ox} &= 1.55 \times 10^{-6} \text{ Ф}/\text{см}^2, \\ R_{DS} &= 220 \text{ Ом}, \\ V_T &= 0.25 \text{ B}, \\ V_{DD} &= 1.2 \text{ B}, \\ W &= 1 \mu\text{m}. \end{aligned}$$

З (42) для v_{sat} одержуємо:

$$\begin{aligned} v_{sat} &= \frac{I_{DSAT}}{W C_{ox} (V_{GS} - V_T)} \equiv v_{inj}, \\ V_{GS} &= V_{DD} - I_{DSAT} R_{SD} / 2. \end{aligned} \quad (44)$$

Для наведених вище вихідних даних маємо:

$$v_{sat} = 0.92 \times 10^7 \text{ см/с}.$$

Цікаво, що одержане значення швидкості насичення струму в нанотранзисторі практично збігається зі значенням для масивного зразка кремнію ($1 \times 10^7 \text{ см/с}$). Однак, фізика насичення струму в цих двох випадках дуже різниться. Ми повернемося до цього питання пізніше, а надалі говоритимемо для нанотранзисторів не про швидкість насичення v_{sat} , а про швидкість впорскування (injection velocity) v_{inj} .

Можна було б очікувати, що традиційна модель MOSFET застосовна тільки для транзисторів з достатньо довгими каналами провідності, оскільки вона базується на таких припущеннях, як дифузійний транспорт в омічній області ВАР й насичення швидкості в високих полях. Але виявляється, що ця модель достатньо добре описує вихідні характеристики MOSFET з довжиною каналу, меншою від 100 нм, як це видно з рис. 7.

Для досягнення такої відповідності з експериментальними даними виявилось достатнім модифікувати два фізичні параметри в моделі IS , вважаючи їх припасованими параметрами теорії. Ці два параметри – швидкість впорскування v_{inj} (швидкість насичення v_{sat} в традиційній моделі) і формальна рухливість μ_{app} [16] (просто рухливість μ у традиційній моделі). Те, що проста традиційна модель MOSFET цілком задовільно описує сучасні нанотранзистори, свідчить, що ця модель насправді непогано враховує певні суттєві риси фізики нанотранзисторів, до опису яких ми перейдемо згодом.

8. Наближення виснаження і рівняння Пуассона

Досі ми обговорювали основні концепції базової моделі MOSFET. Вважаючи, що інверсійний заряд на початку каналу провідності визначається виразами

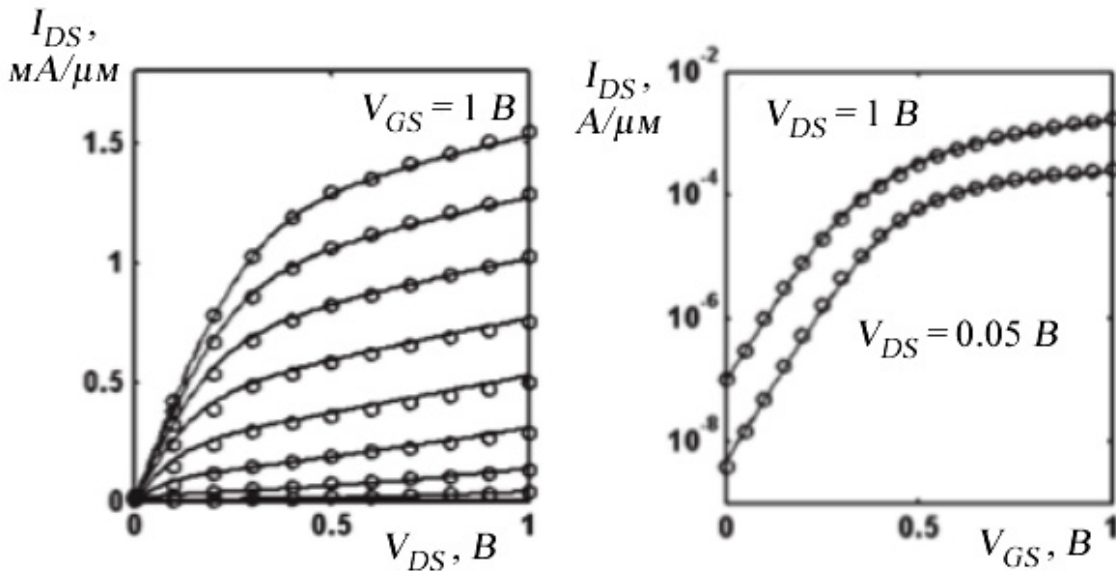


Рис. 7. Експериментальні й розраховані за моделлю віртуального витоку (IS) ВАР n -MOSFET з каналом завдовжки 32 нм. Ліворуч: Вихідні характеристики MOSFET, ввімкненого за схемою зі спільним витоком, з кроком $\Delta V_{GS} = 0.1 \text{ В}$. Праворуч: Передавальні характеристики. Використано модель IS вищого рівня [14], придатну як для підпорогових, так і для надпорогових напруг, яку буде докладно описано далі.

$$\begin{aligned}
 Q(V_{GS}) &= 0, \quad V_{GS} \leq V_T, \\
 Q(V_{GS}) &= -C_G(V_{GS} - V_T), \quad V_{GS} > V_T, \quad (45) \\
 V_T &= V_{T0} - \delta V_{DS},
 \end{aligned}$$

і використовуючи прості традиційні моделі для середньої швидкості електронів на початку каналу, ми одержали формули для моделювання вихідних характеристик MOSFET. Але поставмо подальші важливі запитання: чому заряд Q зростає лінійно зі збільшенням напруги на затворі при $V_{GS} > V_T$? Що таке ємність затвору C_G (вона дещо менша від C_{ox})? Як невеликий заряд при $V_{GS} < V_T$ змінюється зі зміною напруги затворі? Відповіді на ці запитання можна одержати, розглядаючи електростатику MOSFET уздовж каналу провідності. Крім того, виникають запитання щодо фізики *DIBL*: що саме визначає значення параметру δ ? Для відповіді на це запитання нам потрібно буде звернутися вже до 2D електростатики MOSFET. Розуміти електростатику MOSFET в напрямку, перпендикулярному до каналу провідності, та в площині вглиб підкладки для побудови теорії польових транзисторів конче необхідно, оскільки саме електростатика визначає, як напруги на терміналах транзистора впливають на бар'єр каналу провідності [6, 7].

Енергія та вигин зон

Ми хочемо зрозуміти, яким чином термінальні напруги і дизайн MOSFET впливають на електростатичний потенціал $\psi(x, y, z)$. При цьому виберемо напрям осей системи координат так, як це зображено на рис.8: вісь x направлено від витoku до стоку, вісь y – углиб напівпровідникової підкладки, вісь z – уздовж ширини каналу провідності. Потрібно буде розв'язати рівняння Пуассона

$$\begin{aligned}
 \nabla \cdot \vec{D}(x, y, z) &= \rho(x, y, z), \\
 \nabla^2 \psi(x, y, z) &= -\frac{\rho(x, y, z)}{\epsilon_s}, \quad (46)
 \end{aligned}$$

де $\vec{D} = \epsilon_s \vec{E}$ – вектор зміщення, ρ – густина заряду, ϵ_s – діелектрична проникність напівпровідника, який вважаємо просторово однорідним.

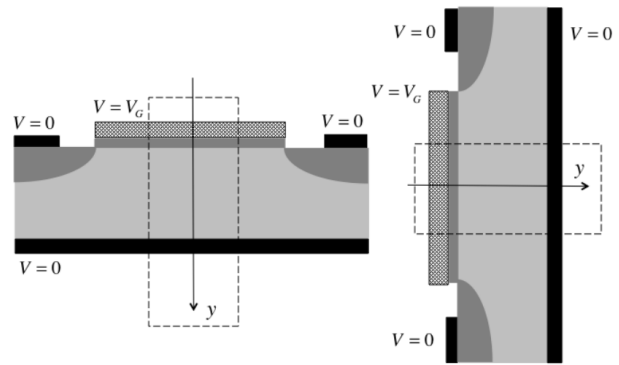


Рис. 8. Вибір напрямку осі y вглиб напівпровідникової підкладки (ліворуч) та орієнтація каналу провідності (знизу – вгору) при зображенні зонних діаграм (праворуч).

У загальному випадку слід шукати просторовий розв'язок, але зазвичай вважають, що канал провідності однорідний по ширині (вздовж осі z), тож досить 2D розв'язку в площині xy . Ми почнемо аналіз із електростатики в напрямку, перпендикулярному до каналу вглиб напівпровідникової підкладки. Отже, ми маємо достатньо довгий канал і розглянемо поведінку $\psi(y) \propto y$ посередині каналу, де вплив потенціалів з боку витoku та стоку мінімальний, тож 2D ефектами (вздовж осі x) можна знехтувати.

Для аналізу розв'язку рівняння Пуассона зручно скористатися з зонних діаграм. Розглянемо вплив напруги на затворі на залежність $E(y)$ вглиб каналу провідності в напівпровідниковій підкладці. Рисунок 9 ілюструє ситуацію, коли зони плоскі, тобто потенціал нульовий (чи сталий в напрямку y) і зона енергія не залежить від глибини y .

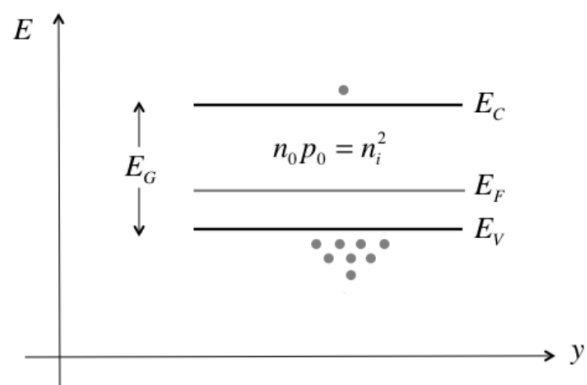


Рис. 9. При сталому електростатичному потенціалі зони плоскі. Зображено заборонену зону з шириною E_G .

Концентрації електронів n_0 та дірок p_0 залежать експоненційно від різниці енергій між краями зони провідності E_C і валентної зони E_V та енергією Фермі E_F , див. рис. 9.

$$n_0 = N_C e^{(E_F - E_C)/kT}, p_0 = N_V e^{(E_V - E_F)/kT} \quad (47a)$$

При цьому ми вважали, що носії струму не вироджені й описуються статистикою Больцмана. Передекспоненційні множники в (47a), які для 3D системи дорівнюють (див. напр. [17], або будь-який інший класичний університетський підручник з фізики напівпровідників)

$$N_C \equiv 2 \left[\frac{2\pi m_n kT}{h^2} \right]^{3/2}, \quad N_V \equiv 2 \left[\frac{2\pi m_p kT}{h^2} \right]^{3/2}, \quad (47b)$$

носять назви ефективної густини станів електронів у зоні провідності та ефективної густини станів дірок у валентній зоні (у (47b) m_n та m_p – ефективні маси електронів та дірок). Походження цієї назви відображає ту обставину, що, якби всі енергетичні стани зони провідності «ефективно сумістити» з дном зони провідності E_C , то в результаті концентрація електронів n_0 дорівнювала б добутковій «ефективного числа» таких станів N_C та ймовірності того, що стан з енергією E_C заповнений електроном (перший з виразів (47a)).

Значення N_C та N_V для кімнатної температури для кремнію мають порядок 10^{19} см^{-3} , відмінність між ними зумовлена різницею ефективних мас електронів m_n та дірок m_p . Для інших напівпровідників ці значення дещо різняться (табл. 1).

Таблиця 1

Значення N_C та N_V для Ge, Si та GaAs при 300 К, см^{-3}

	Ge	Si	GaAs
N_C	1.04×10^{19}	2.8×10^{19}	4.7×10^{17}
N_V	6.0×10^{18}	1.04×10^{19}	7.0×10^{18}

Як правило, концентрації носіїв у напівпровідниках із достатньо широкою забороне-

ною зоною (для кремнію $E_G = 1,1 \text{ eV}$) зумовлені не термічними переходами електронів з валентної зони в зону провідності, а наявністю домішок – донорів та акцепторів. Перші з них, іонізуючись, віддають електрони в зону провідності, а другі – дірки у валентну зону. Так само як правило концентрація носіїв одного знаку заряду суттєво переважає концентрацію носіїв другого знаку. При цьому основними носіями в матеріалі n -типу є електрони, а основними носіями в матеріалі p -типу – дірки. За умови, коли заборонена зона достатньо широка і «власними» носіями, зумовленими термічними переходами між валентною зоною і зоною провідності можна знехтувати, а температура достатньо висока, щоб вважати усі донори й акцептори іонізованими (для кремнію це припущення добре працює за кімнатної температури для так званих «мілких» донорів, і дещо гірше – для «мілких» акцепторів [17]), концентрації основних носіїв струму даються простими виразами

$$\begin{aligned} n_0 &= N_D - N_A, \\ p_0 &= N_A - N_D, \end{aligned} \quad (48)$$

де N_D та N_A – концентрації донорів та акцепторів. Концентрації неосновних носіїв струму можна знайти з фундаментального для статистики електронів і дірок у напівпровідниках співвідношення

$$n_0 p_0 = n_i^2, \quad (49)$$

де n_i – концентрація «власних» носіїв, яка складає для Si близько 10^{10} см^{-3} при 300 К і залежить від E_G та T :

$$n_i = \sqrt{N_C N_V} \exp\left(-\frac{E_G}{2kT}\right).$$

Рисунок 10 показує, як впливає позитивний потенціал на затворі на хід електростатичного потенціалу. Потенціал ψ_s на поверхні напівпровідника буде позитивний: $0 < \psi_s < V_{GS}$. Якщо підкладка напівпровідника заземлена ($\psi|_{y \rightarrow \infty} = 0$), можна очікувати, що електростатичний потенціал експоненційно спадає до нуля.

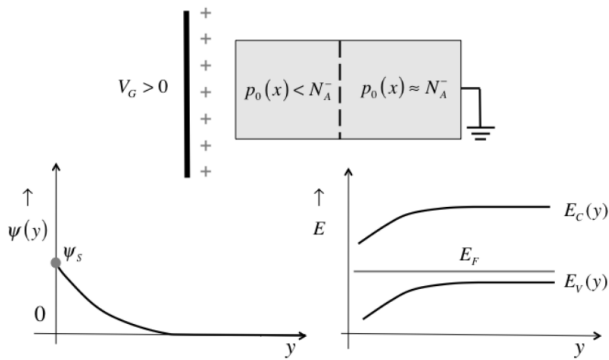


Рис. 10. Вплив позитивної напруги на затворі ($V_{GS} > 0$) на хід електростатичного потенціалу (ліворуч) і вигин зон (праворуч).

Позитивний електростатичний потенціал знижує потенціальну енергію електронів, тож зони вигинаються зі зміною електростатичного потенціалу як

$$E_C(y) = \text{Const} - q\psi(y). \quad (50)$$

Якщо електростатичний потенціал спадає від поверхні підкладки вглиб, то енергія зон у тому ж напрямку зростає (рис. 10).

Переходячи до розгляду вигину зон, спричиненого напругою на затворі, насамперед визначимо певні поняття (рис. 11). Спочатку розглянемо гіпотетичний ідеальний «металічний» затвор, фермівський рівень E_{FM}^0 якого збігається з рівнем Фермі E_F кремнієвої підкладки (рис. 11/ліворуч). Таку ситуацію називають умовою плоских зон (flatband/FB condition) – зони в кремнії і в діелектричному прошарку плоскі.

Для цього гіпотетичного затвору плоскі зони відповідатимуть нульовій напрузі $V'_G = 0$. Штрих підкреслює гіпотетичність такого затвору. Адже на практиці завжди має місце різниця робіт виходу Φ_{MS} металічного електроду затвору і напівпровідникової підкладки. Тому зазвичай умова плоских зон при $V_G = 0$ не виконується, і тільки напруга на затворі $V_G = V_{FB} = \Phi_{MS}/q$ може зробити зони плоскими, «компенсувавши» різницю робіт виходу.

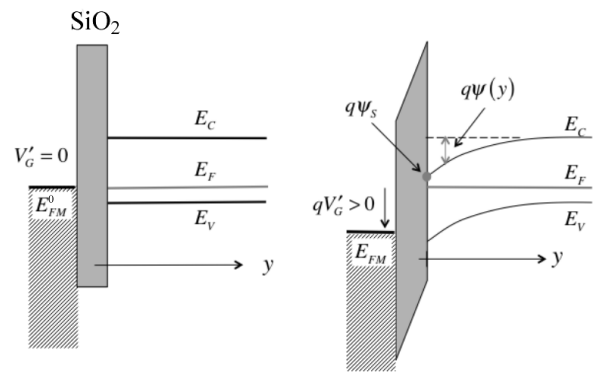


Рис. 11. Ліворуч: Виконання умови плоских зон в ідеалізованій структурі MOSFET. Праворуч: Вигин зон як наслідок прикладання до затвору позитивної напруги.

Нагадаємо, що за прикладення позитивної напруги на контакт його рівень Фермі знижується. Як зображено на рис. 11, фермівський рівень електроду затвору знижується від значення E_{FM}^0 при $V'_G = 0$ до значення $E_{FM} = E_{FM}^0 - qV'_G$. Позитивний потенціал, прикладений до затвору, знижує електростатичний потенціал в оксиді кремнію і в напівпровідниковій підкладці, як це впливає з розв'язків рівнянь Лапласа і Пуассона, до розгляду яких ми перейдемо нижче. Якщо за нуль відліку електростатичного потенціалу взяти його значення в масивній підкладці, $\psi|_{y \rightarrow \infty} = 0$, то електростатичний потенціал на глибині y від поверхні підкладки визначається виразом

$$\psi(y) = \frac{E_C(\infty) - E_C(y)}{q}. \quad (51)$$

Важливо (див. рис. 11/праворуч), що рівень Фермі в напівпровіднику плоский, навіть коли до затвору прикладено напругу. Це пов'язано з тим, що діелектричний прошарок не дає струмові затвору пройти в підкладку, і тому і металічний контакт затвору, і напівпровідникова підкладка перебувають у рівновазі окремо одне від одного з різними рівнями Фермі.

Тепер перейдемо до обговорення вигину зон тоді, коли до затвору прикладено напругу різних знаків. Звернімо увагу, що на рис. 12 зображено напівпровідник p -типу, де рівень Фермі розташований ближче до вершини ва-

лентної зони, аніж до дна зони провідності, і концентрація електронів у якому отже нижча від концентрації дірок. Якщо до затвору прикладено негативну напругу, то в діелектричному прошарку і в напівпровіднику індукується негативний електростатичний потенціал і зони вигинаються вгору, поверхневий потенціал негативний: $\psi|_{y=0} = \psi_S < 0$. Це означає, що поблизу межі поділу діелектрик/напівпровідник збільшується концентрація дірок, оскільки валентна зона вигинається вгору назустріч рівню Фермі (див. вирази (47a)). Сумарний заряд поблизу поверхні напівпровідника позитивний. Цей накопичений заряд (accumulation charge) локалізується дуже близько до поверхні підкладки, часом його навіть можна апроксимувати δ -функцією. Коли йдеться про накопичений додатковий дірковий заряд біля поверхні напівпровідника p -типу (або про електронний – біля поверхні напівпровідника n -типу), говорять про виникнення області, збагаченої основними носіями, або ж області збагачення.

Коли до затвору прикладено позитивну напругу, в діелектричному шарі і в напівпровіднику індукується позитивний електростатичний потенціал і зони вигинаються вниз, поверхневий потенціал додатний: $\psi|_{y=0} = \psi_S > 0$. Оскільки валентна зона вигинається вниз від рівня Фермі (рис. 12/праворуч), концентрація дірок біля поверхні зменшується. Це легко зрозуміти: позитивний потенціал затвору відштовхує позитивно заряджені дірки від поверхні поділу діелектрик/підкладка. Слід тільки пам'ятати, що «дірки», попри загальноживаність поняття, є корисною математичною абстракцією, – реальними носіями струму в «дірковому» напівпровіднику залишаються електрони, які рухаються у валентній зоні. Результатом прикладення позитивної напруги до затвору є поява шару виснаження (depletion layer) завтовшки W_D , у якому концентрація дірок дуже мала, $p_0 \ll N_A$ (рис. 10). Якщо вигин зон не надто великий, то концентрація електронів також невелика. Натомість у випадку великого вигину зон

накопичення/збагачення

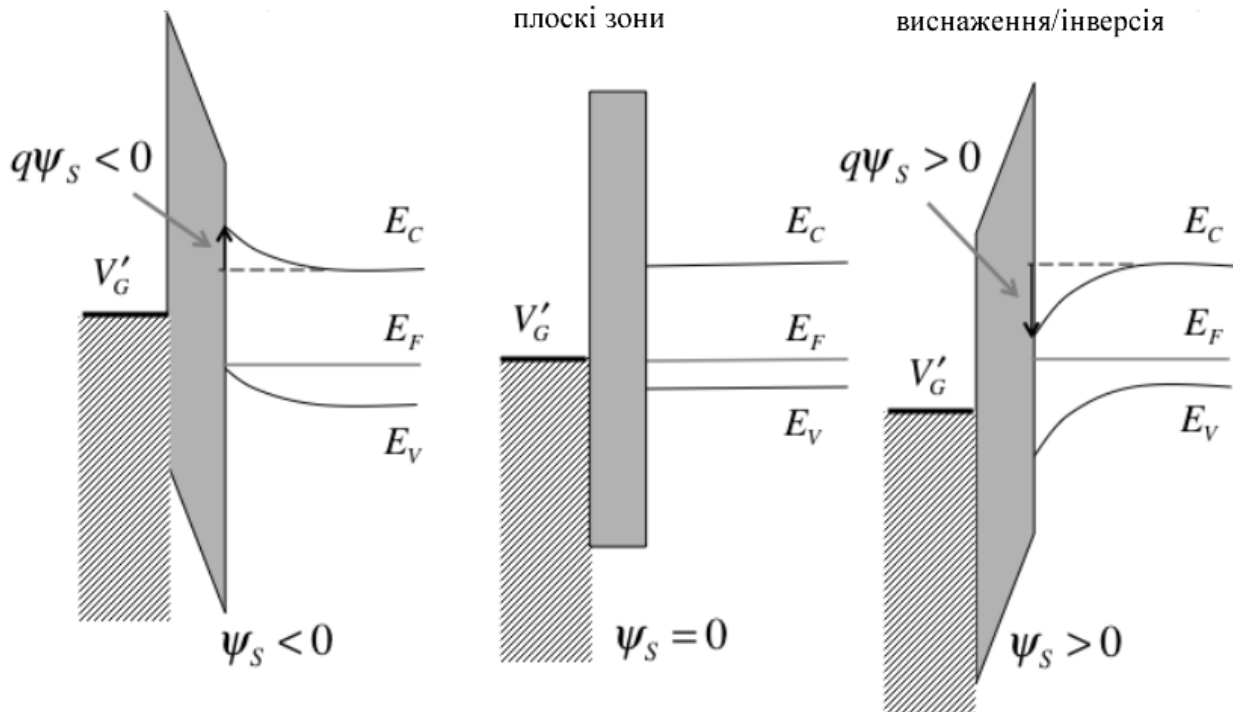


Рис. 12. Характер вигину зон при трьох різних напругах на затворі: накопичення носіїв (ліворуч $V_{GS} < 0$), виснаження/інверсія (праворуч $V_{GS} > 0$), плоскі зони (по центру $V_{GS} = 0$).

вниз електрони накопичуються поблизу поверхні поділу, утворюючи в матеріалі p -типу інверсійний шар (inversion layer) з провідністю n -типу, що поєднує дві n -леговані області поблизу контактів S та D , що й відповідає за виникнення струму в MOSFET. Ми ще повернемося до явища інверсії далі.

Нарешті, нагадаємо, що зонні діаграми на рис. 12 описують підкладку з p -Si. Однак легко уявити картину й для підкладки n -типу. Терміни «накопичення/збагачення» и «виснаження» завжди вказують на збільшення чи зменшення концентрації основних носіїв струму, а термін «інверсія» завжди стосується неосновних носіїв струму. Наведемо зведену таблицю трьох режимів та двох перехідних станів – накопичення, плоских зон, виснаження, порогу та інверсії – для підкладки з електронною та дірковою провідністю.

Рівняння Пуассона – Больцмана

Наше завдання – описати залежність сумарного заряду в напівпровіднику

$$Q_s = \int_0^{\infty} \rho(y) dy = q \int_0^{\infty} (p_0(y) - n_0(y) + N_D - N_A) dy \quad (52)$$

[К/м²]

від електростатичного потенціалу ψ . Нижній індекс «0» означає, що напівпровідникова підкладка перебуває в рівновазі. Нас також цікавитиме заряд, зумовлений рухливими електронами,

$$Q = -q \int_0^{\infty} n_0(y) dy, \quad [К/м^2] \quad (53)$$

оскільки саме електрони є носіями струму в MOSFET.

Для знаходження ходу потенціалу в на-

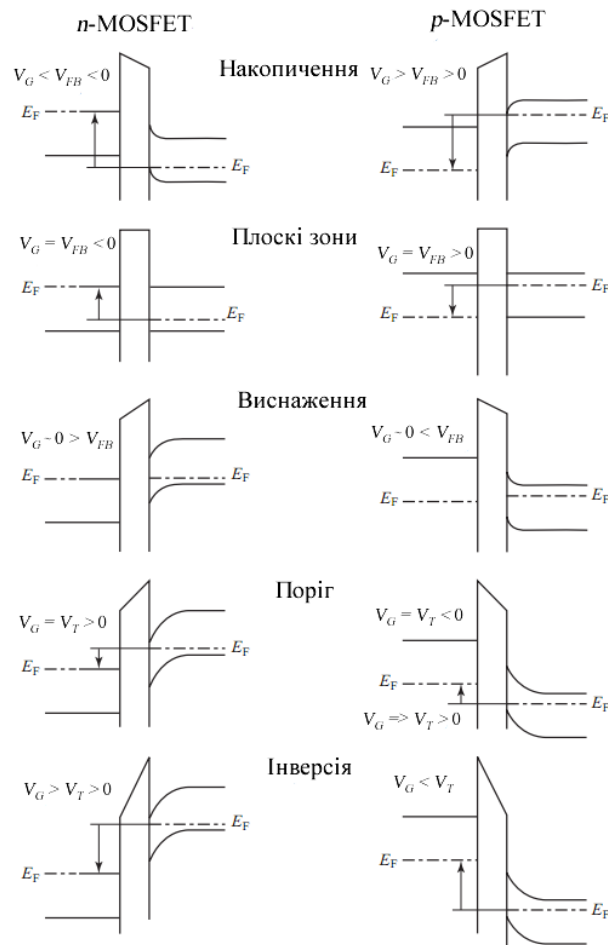


Рис. 13. Характер вигину зон для трьох режимів та двох перехідних станів – накопичення, плоских зон, виснаження, порогу та інверсії. Негативній напрузі на затворі відповідають стрілки «вгору», а позитивній – стрілки «вниз» [18].

півпровіднику потрібно розв'язати рівняння Пуассона. Запишемо це рівняння для одновимірного випадку:

$$\frac{d^2\psi}{dy^2} = \frac{-q}{\varepsilon_s} (p_0(y) - n_0(y) + N_D - N_A). \quad (54)$$

Ми розглядаємо напівпровідник p -типу, для якого можемо вважати $N_D = 0$. Також нагадаємо (54), записано в припущенні, що всі акцептори іонізовані, тому негативний заряд у напівпровіднику утворюють рухливі електрони і нерухомі іонізовані акцептори. Оскільки в цілому підкладка (B) електронейтральна, то $p_B - n_B - N_A = 0$, отже $N_A = p_B - n_B$, і рівняння Пуассона можна переписати як

$$\frac{d^2\psi}{dy^2} = \frac{-q}{\varepsilon_s} (p_0(y) - n_0(y) + n_B - p_B), \quad (55)$$

де

$$p_B \cong N_A, \quad n_B \cong n_i^2/N_A. \quad (56)$$

Підкреслимо: формули (56) описують рівноважні концентрації основних і неосновних носіїв у кремнієвій підкладці. З урахуванням (56) перепишемо (55) як

$$\frac{d^2\psi}{dy^2} = \frac{-q}{\varepsilon_s} (p_0(y) - N_A - n_0(y) + n_i^2/N_A). \quad (57)$$

У цьому рівнянні три невідомих: $\psi(y)$, $n_0(y)$ та $p_0(y)$. Тому потрібно сформулювати ще два рівняння. Пригадаємо, що MOSFET перебуває в рівновазі за будь-якої напруги на затворі, оскільки діелектричний прошарок в ідеалі не пропускає струм. А в рівновазі концентрації носіїв струму залежать від розташування рівня Фермі (у рівноважному стані він від координати не залежить) і від енергій країв зон (47а). Тому можна записати:

$$n_0(y) = n_B e^{+q\psi(y)/kT} = \frac{n_i^2}{N_A} e^{+q\psi(y)/kT}, \quad (58)$$

$$p_0(y) = p_B e^{-q\psi(y)/kT} = N_A e^{-q\psi(y)/kT},$$

і остаточно рівняння (57) набуде вигляду:

$$\frac{d^2\psi}{dy^2} = \frac{-q}{\varepsilon_s} \left[N_A (e^{-q\psi(y)/kT} - 1) - \frac{n_i^2}{N_A} (e^{+q\psi(y)/kT} - 1) \right]. \quad (59)$$

Це рівняння у фізиці напівпровідників відоме як рівняння Пуассона – Больцмана. Насправді жоден з цих двох учених не мав відношення до його запису; назва відображає тільки те, що рівняння Пуассона поблизу поверхні напівпровідника записано для невироджених електронів і дірок, які підкоряються статистиці Больцмана. В нашому випадку воно описує напівпровідник p -типу в рівновазі, з повністю іонізованими акцепторами. Залишилося записати крайові умови. Для напівнескінченного напівпровідника маємо:

$$\begin{aligned} \psi|_{y=0} &= \psi_s, \\ \psi|_{y \rightarrow \infty} &= 0. \end{aligned} \quad (60)$$

На практиці значення ψ_s зазвичай визначається потенціалом затвору.

Методи розв'язування нелінійного диференційного рівняння Пуассона – Больцмана докладно викладено в [8, 9, 17]. Можна отримати його наближені аналітичні розв'язки, коли напівпровідникова підкладка MOSFET перебуває в режимі накопичення, чи виснаження, чи сильної інверсії.

Наближення виснаження

Достовірний наближений розв'язок для електростатичного потенціалу й електричного поля можна одержати, якщо транзистор перебуває в режимі виснаження. В цьому випадку зони в матеріалі p -типу вигинаються біля поверхні вниз і концентрація дірок на глибині $y \sim \ll W_D$ робиться зникомо малою. В режимі виснаження дно зони провідності розташоване все ще достатньо високо над рівнем Фермі (це не так у режимі інверсії), і концентрація електронів, як і дірок, мала. Врешті-решт, зарядова густина, яка входить до (57)

$$\rho(y) = q (p_0(y) - n_0(y) + N_D - N_A) \quad (61)$$

суттєво спрощується, і визначається в області просторового заряду виключно іонізованими акцепторами:

$$\rho(y) = \begin{cases} -qN_A, & (y < W_D) \\ 0 & (y \geq W_D) \end{cases} \quad (62)$$

Таке наближення виснаження адекватно відображає реальну фізичну ситуацію і дозволяє одержати простий аналітичний розв'язок.

Рисунок 14 зображує зонну діаграму в режимі виснаження й відповідний хід електричного поля в *n*-MOSFET, що є розв'язками рівняння Пуассона – Больцмана:

$$\frac{dD}{dx} = \frac{d(\varepsilon_s E)}{dx} = \varepsilon_s \frac{dE}{dx} = \rho(y) = -qN_A, \quad (63)$$

$$\frac{dE}{dx} = \frac{-qN_A}{\varepsilon_s}.$$

Якщо концентрація акцепторів однорідна, тоді електричне поле спадає вглиб підкладки лінійно (рис. 14/праворуч):

$$E(y) = \frac{qN_A}{\varepsilon_s} (W_D - y). \quad (64)$$

Важливою величиною є електричне поле на поверхні напівпровідникової підкладки

$$E|_{y=0} = E_s = \frac{qN_A}{\varepsilon_s} W_D. \quad (65)$$

Електростатичний потенціал визначається через електричне поле як:

$$\psi(y) = -\int_{\infty}^y E(y') dy'. \quad (66)$$

Падіння потенціалу на довжині області виснаження ψ_s (рис. 14/ліворуч) – це площа під кривою $E(y) \propto y$:

$$\psi_s = \frac{1}{2} E_s W_D, \quad (67)$$

звідки, використовуючи (65), одержуємо важливий результат:

$$W_D = \sqrt{\frac{2\varepsilon_s \psi_s}{qN_A}}. \quad (68)$$

Повний заряд у напівпровідниковій підкладці дорівнює

$$Q_s = \int_0^{\infty} \rho(y) dy \approx Q_D = -qN_A W_D = \varepsilon_s E_s, \quad [K/m^2] \quad (69)$$

а з (68) та (69) одержуємо ще один важливий результат:

$$Q_D \approx -\sqrt{2qN_A \varepsilon_s \psi_s}. \quad (70)$$

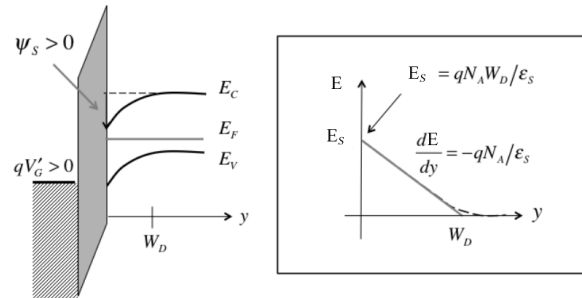


Рис. 14. Ефект виснаження в *n*-MOSFET. Ліворуч: зонна діаграма. Праворуч: Хід електричного поля вглиб підкладки (пунктирна лінія), пряма лінія відповідає наближенню виснаження.

Звернімо увагу, що в режимі виснаження повний заряд у підкладці Q_s практично дорівнює зарядові в шарі виснаження Q_D .

Досі ми розглядали підкладку *p*-типу. Відповідні рівняння легко записати й для підкладки *n*-типа. Як ми вже відзначали, отримані прості розв'язки для режиму виснаження адекватно описують експериментальну ситуацію. Проте аналіз у випадку режимів накопичення й інверсії виявляється значно складніший.

Інверсія

Рисунок 15 демонструє зонні діаграми та зміну заряду в умовах інверсії: великий потенціал ψ_s вигинає зону провідності біля поверхні, наближаючи її дно до рівня Фермі (рис. 15/ліворуч), так що концентрація електронів біля поверхні стає значною і перевищує концентрацію дірок (рис. 15/праворуч). Зв'язок між концентрацією електронів біля поверхні і в глибині підкладки описується виразом (58). Відтак визначмо величину потенціалу ψ_s , за якої під поверхнею виникає область *n*-типу, інверсна щодо провідності підкладки *p*-типу? З формули (58), переписаної як

$$n_0|_{y=0} = \frac{n_i^2}{N_A} e^{+q\psi_s/kT} = N_A \quad (71)$$

одержуємо відповідь:

$$\begin{aligned} \psi_S &= 2\psi_B, \\ \psi_B &= \frac{kT}{q} \ln\left(\frac{N_A}{n_i}\right). \end{aligned} \quad (72)$$

Формула (72) показує: для потенціалів ψ_S , більших від $2\psi_B$, поблизу поверхні поділу діелектрика з напівпровідником p -типу утворюється шар n -типу. Таким чином, напруга на затворі, яка створює потенціал ψ_S , що перевищує $2\psi_B$, призводить до появи каналу провідності n -типу, що сполучає області n -типа поблизу терміналів S та D і переводить транзистор у режим «ON». Ця напруга на затворі, необхідна для створення такого поверхневого потенціалу ψ_S , і є пороговою напругою V_T .

В умовах інверсії область інверсії досягає глибини (рис. 15/праворуч)

$$W_T = W_D(2\psi_B) = \sqrt{\frac{2\varepsilon_s(2\psi_B)}{qN_A}}. \quad (73)$$

Повний заряд на одиницю поверхні в області виснаження, як видно з рис.15/праворуч, дорівнює

$$Q_D = -qN_A W_T. \quad [K/m^2] \quad (74)$$

Натомість заряд інверсійного шару, що спричинений електронами поблизу межі поділу SiO_2/p -Si, як видно з того ж рисунку, можна отримати шляхом інтегрування по осі y концентрації цих електронів:

$$Q_n = q \int_0^\infty n_0(y) dy. \quad [K/m^2]. \quad (75)$$

Таким чином, повний заряд в напівпровіднику в умовах інверсії (рис. 15/праворуч) дорівнює

$$Q_S = Q_D + Q_n. \quad (76)$$

Важливо, що струм у MOSFET проводить лише інверсійний шар. Пізніше ми встановимо зв'язок між зарядом в інверсійному шарі й напругою на затворі.

Вплив підкладки

Досі ми вивчали електростатику MOSFET посередині достатньо довгого каналу провідності, де бічні електричні поля, створювані p - n -переходами, були малі, й тому здавалося, що досить розглянути задачу вздовж однієї осі y . Але насправді впливом p - n -переходів знехтувати не можна, як це показує рис. 16.

Висота бар'єру в умовах нульових напруг на терміналах транзистора є просто qV_{bi} , де вбудований потенціал (built-in potential) p - n -переходів у стандартній теорії напівпровід-

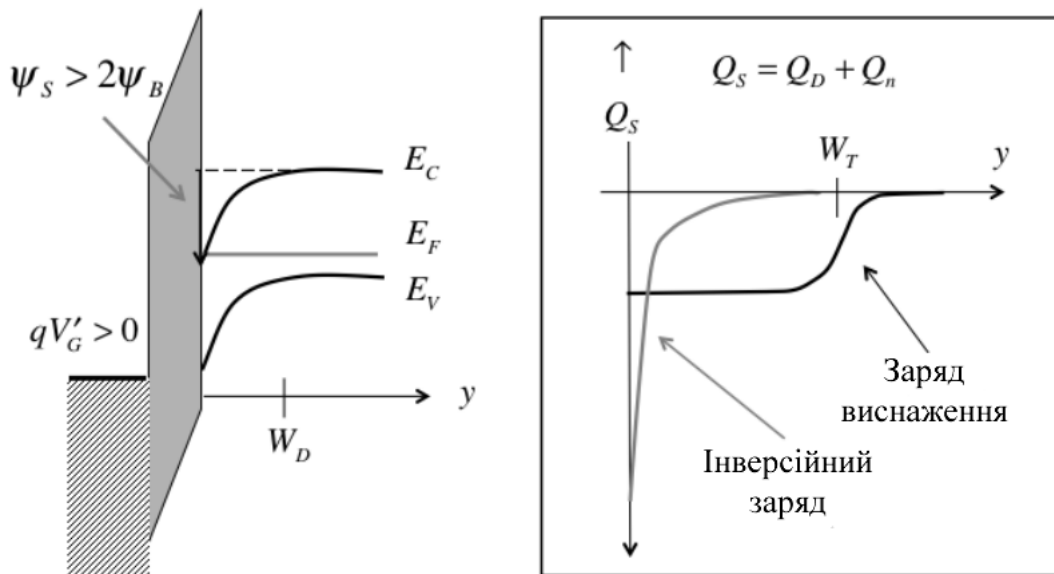


Рис. 15. Режим інверсії в напівпровіднику. Ліворуч: зонна діаграма. Праворуч: густина заряду вглиб підкладки. Густина інверсійного заряду різко зростає поблизу поверхні поділу.

ників [6, 7] визначається виразом

$$V_{bi} = \frac{kT}{q} \ln \frac{N_A N_D}{n_i^2}. \quad (77)$$

Цей енергетичний бар'єр значний, тому тільки лічені електрони з боку як витoku, так і стоку можуть його подолати.

Пунктирна лінія на рис. 16 відповідає поверхневому потенціалу $\psi_S = 2\psi_B$. Бар'єр знижується до

$$E_b = q(V_{bi} - 2\psi_B) = kT \ln \frac{N_D}{N_A}. \quad (78)$$

Для типових значень $N_D = 10^{20} \text{ см}^{-3}$ та $N_A = 10^{18} \text{ см}^{-3}$ знижений бар'єр становить наближено $E_b \approx 0.1 \text{ eV}$. При кімнатній температурі ($kT = 0,026 \text{ eV}$) помітна частина електронів з витoku може ефективно долати цей бар'єр і входити в інверсійний шар.

Тепер розглянемо ситуацію на рис. 17, де зображено зонні діаграми, коли на витік та стік подано позитивну напругу, так звану напругу зворотного зміщення (reverse bias) V_R .

За умови плоских зон (суцільна лінія) висота бар'єру збільшується до $q(V_{bi} + V_R)$. Точкова лінія відповідає зонній діаграмі для $\psi_S = 2\psi_B$, початку інверсії (рис. 16). У цьому випадку, однак, бар'єр усе ще великий, і лише мала частина електронів може його подолати. Отримати такий самий невисокий бар'єр, як на рис. 16, можна при поверхневому потенціалі $\psi_S = 2\psi_B + V_R$ (пунктирна лінія).

На рис. 18 для поверхневого потенціалу $\psi_S = 2\psi_B + V_R$ зображено хід тих самих зон углиб напівпровідникової підкладки, в напрямку осі y (рис. 17), а не вздовж каналу провідності (в напрямку осі x).

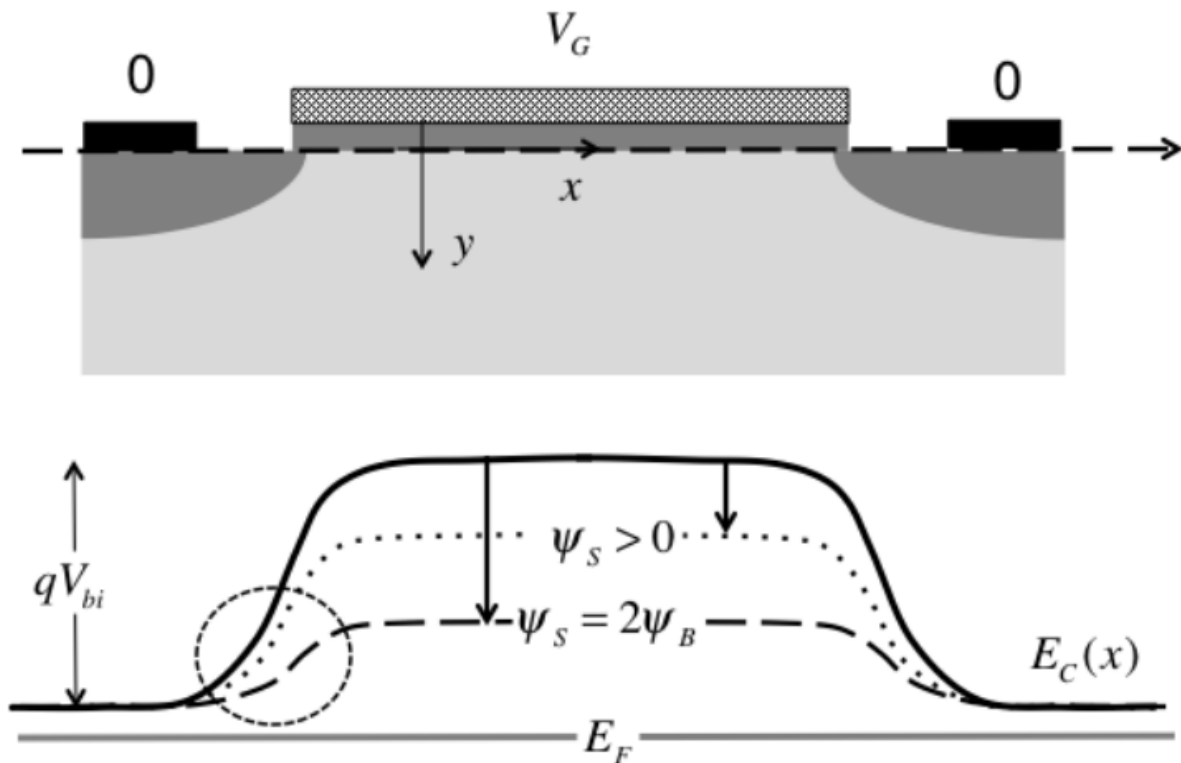


Рис. 16. Енергія дна зони провідності вздовж каналу на поверхні підкладки ($y = 0$) від витoku і до стоку. Суцільна лінія відповідає умові плоских зон у підкладці. Точкова лінія відповідає поверхневому потенціалу $\psi_S > 0$, а пунктирна - потенціалу $\psi_S = 2\psi_B$.

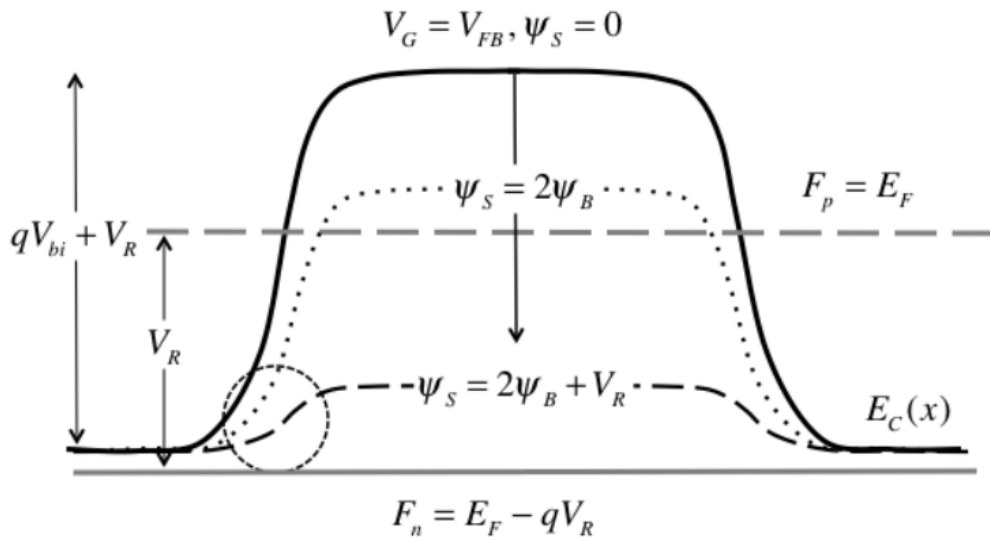


Рис. 17. Зона провідності вздовж каналу на поверхні підкладки ($y = 0$) від витoku до стоку за прикладення напруги зворотного зміщення V_R між S і D та підкладкою B . Суцільна лінія відповідає умові плоских зон у підкладці. Точкова лінія відповідає поверхневому потенціалу $\psi_S = 2\psi_B$, а пунктирна - $\psi_S = 2\psi_B + V_R$.

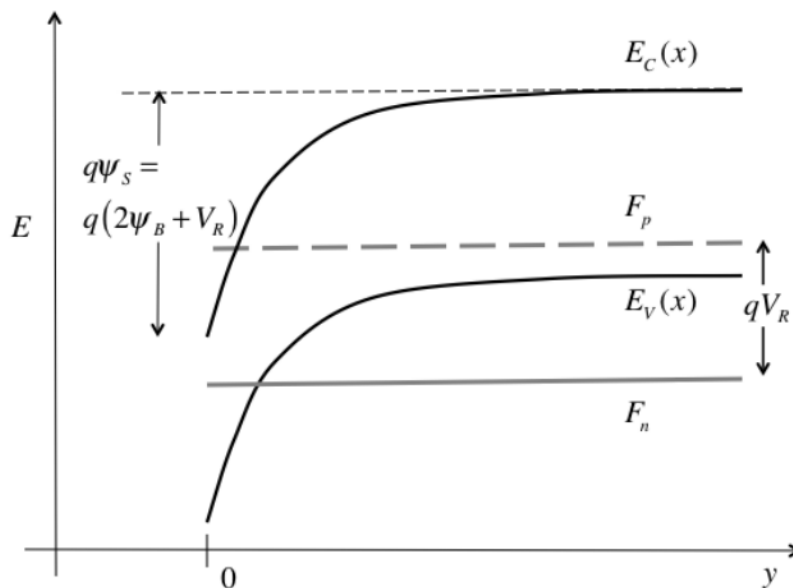


Рис. 18. Хід енергії зон вглиб напівпровідникової підкладки для точки посередині каналу провідності за прикладення напруги зворотного зміщення V_R між S та D і підкладкою B . Графіки відповідають випадку $\psi_S = 2\psi_B + V_R$ на рис. 17. Звернімо увагу на розщеплення між квазі-фермівськими рівнями електронів та дірок за прикладення V_R : електронний рівень знижується на величину qV_R

Звернімо увагу, що дірковий квазі-фермівський рівень F_p (пунктирна лінія на рис. 18) розташований там, де був єдиний для електронів та дірок рівень Фермі за нульової напруги на витoku і стоку, а коли прикладено

напругу зворотного зміщення, квазі-фермівський рівень для електронів знижується на qV_R . Електронний квазі-фермівський рівень контролює концентрацію електронів у напівпровіднику. Для досягнення тієї ж електро-

ної концентрації при настанні інверсії, як і в випадку для $V_R = 0$, зони повинні додатково вигнутися вниз на величину qV_R .

Для появи інверсійного шару на витoku каналу провідності зони повинні вигнутися вниз на $q(2\psi_B + V_R)$. Причина зростання порогової напруги є збільшення заряду виснаження. З (79) випливає

$$Q_D \approx -\sqrt{2qN_A \varepsilon_s \psi_S} = -\sqrt{2qN_A \varepsilon_s (2\psi_B + V_R)}. \quad (79)$$

Прикладення напруги зворотного зміщення на виток суттєво збільшує заряд у шарі виснаження при вході в режим інверсії.

Хоча бар'єри p - n -переходів стали суттєво нижчими, ми можемо, однак вважати, що напівпровідник усе ще перебуває в стані рівноваги, бо в режимі зворотного зміщення, або навіть за прикладеного невеликого прямого зміщення електричний струм усе ще дуже малий.

Проілюструємо чисельно деякі результати на прикладі кремнію p -типу з характеристиками:

$$\begin{aligned} N_A &= 1 \times 10^{18} \text{ см}^{-3} \\ N_V &= 1.81 \times 10^{19} \text{ см}^{-3} \\ n_i &= 1.00 \times 10^{10} \text{ см}^{-3} \\ \varepsilon_s &= 11.7 \\ T &= 300 \text{ К} \end{aligned}$$

Відповімо на подальші п'ять запитань:

1) Де розташовано рівень Фермі в кремнієвій підкладці (B)?

Відповідь знайдемо з виразу:

$$p_{0B} = N_A = N_V e^{(E_V - E_F)/kT} \Rightarrow E_F - E_V = kT \ln \frac{N_V}{N_A} = 0.075 \text{ eV}.$$

Як бачимо, рівень Фермі розташовано достатньо близько від вершини валентної зони і далеко від дна зони провідності (нагадаємо: ширина забороненої зони в кремнії 1,1 eV).

2) Який поверхневий потенціал ψ_S при вході в режим інверсії? Відповідь:

$$\begin{aligned} \psi_S &= 2\psi_B, \\ \psi_B &= \frac{kT}{q} \ln \frac{N_A}{n_i} = 0.48 \text{ В}, \\ \psi_S &= 0.96 \text{ В}. \end{aligned} \quad (80)$$

Отже, щоб створити область n -типу під поверхнею підкладки p -типу, потрібно зону провідності вигнути вниз якомога ближче до рівня Фермі, тобто майже на величину енергії забороненої зони.

3) Яка глибина шару виснаження при вході в режим інверсії? Відповідь:

$$W_T = \sqrt{4\varepsilon_s \psi_B / qN_A} = 36 \text{ нм}.$$

4) Який повний поверхневий заряд Q_D у шарі виснаження? Відповідь:

$$Q_D = -qN_A W_T = -\sqrt{2q\varepsilon_s N_A (2\psi_B)} = -5.8 \times 10^{-6} \text{ [К/см}^2\text{]} \quad (81)$$

або через поверхневу концентрацію

$$|Q_D|/q = 3.6 \times 10^{12} \text{ [см}^{-2}\text{]}$$

5) Яке електричне поле на поверхні підкладки? Відповідь:

$$E_s = -Q_D/\varepsilon_s = 5.6 \times 10^6 \text{ В/см}.$$

Це поле достатньо сильне.

Обговорімо зв'язок заряду в напівпровіднику і вигину зон. Ми вище вже розглядали, яким чином вигин зон (поверхневий потенціал ψ_S) контролює заряд у напівпровіднику. Рисунок 12 зображує вигин зон у режимах накопичення й виснаження/інверсії, а рис. 19 демонструє, що в режимі накопичення дірковий заряд основних носіїв зростає експоненційно зі збільшенням від'ємного значення ψ_S . В області виснаження, як видно з формули (70), заряд $|Q_S| \propto \sqrt{\psi_S}$. В області інверсії електронний заряд неосновних носіїв зростає експоненційно зі збільшенням додатного $\psi_S > 2\psi_B$.

У наступних статтях ми одержимо наближені розв'язки рівняння Пуассона – Больцмана для режимів накопичення та інверсії, але загальний хід $Q_S(\psi_S)$ уже нескладно уявити.

Наведемо критерії для слабкої, помірної та сильної інверсії. Раніше ми показали, що для режиму інверсії потрібне виконання співвідношення $\psi_S > 2\psi_B$, однак, цей режим встановлюється поступово. Відзначмо, що при $\psi_S = \psi_B$ концентрації електронів та дірок на поверхні напівпровідника однакові:

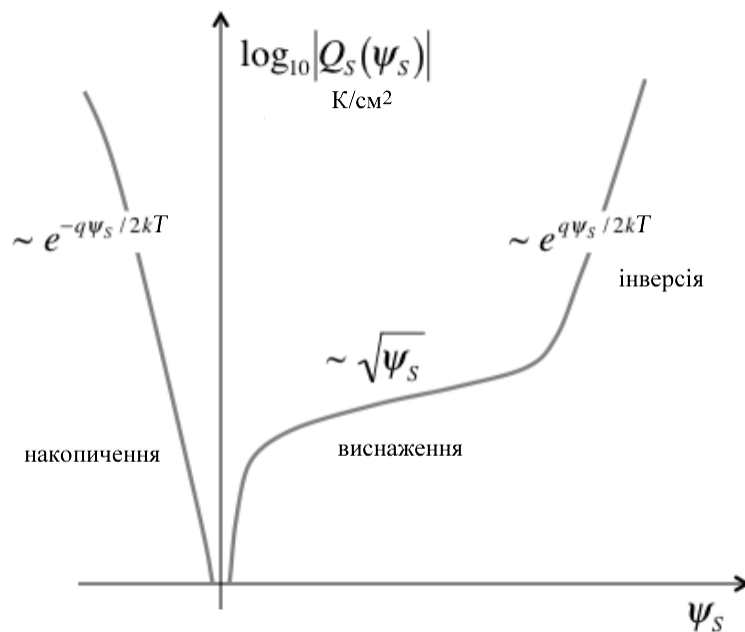


Рис. 19. Залежність заряду в напівпровіднику p -типу зі зміною поверхневого потенціалу.

$n_0(0) = p_0(0)$. При $\psi_s > \psi_B$ на поверхні є невеликий надлишок електронів. Ми побачимо пізніше, що ця невелика надлишкова концентрація електронів є причиною струму поверхневого витікання. Прийнято вважати, що $\psi_s = \psi_B$ є критерієм початку слабкої інверсії.

При $\psi_s = 2\psi_B$ підповерхневий шар уже n -типу, тоді як підкладка – p -типу, однак, у цьому підповерхневому шарі концентрація електронів усе ще невелика. Прийнято вважати, що критерій $\psi_s = 2\psi_B$ означає кінець слабкої інверсії й початок помірної інверсії.

Пізніше ми покажемо, що режим I_{ON} починається з перевищення потенціалом значення $2\psi_B$ всього на кілька kT/q . Коли поверхневий потенціал ψ_s стає дещо вищим від $2\psi_B$, заряд $Q_n \gg Q_D$: закінчується помірний й починається сильна інверсія. У подальшому чіткіші критерії інверсії нам не знадобляться, однак, для дизайнерів та схемотехніків при моделюванні MOSFET вони надзвичайно важливі [8].

9. Висновки

У цій другій із нової серії наших методично-оглядових статей, розрахованих на студен-

тів, аспірантів, викладачів вищої школи та дослідників, ми виклали основи традиційної теорії польових транзисторів MOSFET. Поза цим викладом залишилася низка важливих питань: наприклад, яка роль виснаження заряду в (8), який характер струму при довільній напрузі на стоку тощо. Відповіді на ці та інші питання можна знайти в [6 – 9]. Однак, проведений нами розгляд дозволяє зробити найсуттєвіший висновок: істотні риси традиційного підходу до теорії MOSFET можуть стати відправною точкою для аналізу цілком відмінної фізичної картини процесів у нанотранзисторах.

Ми також виклали традиційну модель MOSFET у формі, близькій до моделі віртуального витоку нульового рівня. Застосування такої вдосконаленої моделі до сучасних нанотранзисторів виявилось напрочуд вдалим, що є наслідком врахування електростатики MOSFET через такий суттєвий фактор, як контроль висоти бар'єру між витоком і каналом з боку затвору. Найслабшим місцем такої моделі залишається опис транспорту електронів, оскільки він базується на використанні таких понять, як рухливість і швидкість насичення, застосовність яких для каналу до-

вжиною порядку 10 нм не очевидна. Саме тому ці дві характеристики ми й розглядали як параметри теорії, припасування значень яких дозволяло отримати відповідність із експериментальними даними для вхідних характеристик.

У наступних статтях серії ми повернемося до глибшого розгляду електростатики MOSFET і покажемо, як можна коректніше описати підпорогову й надпорогову області. Результатом цього стане покращена модель віртуального витоку, проте, рухливість і швидкість насичення все ще залишаться її параметрами. Потому ми побудуємо схему коректнішого опису транспорту електронів і завершимо таким чином формування моделі віртуального витоку.

На завершення наголосімо: стаття є наслідком прослуховування одним з нас (ЮОК) курсу лекцій «Fundamentals of Nanotransistors» [15], прочитаних он-лайн в 2016 році проф. Марком Лундстромом (Mark Lundstrom), в рамках ініціативи Purdue University / nanoHUB-U [www.nanohub.org/u]. В ній також використано напрацювання авторських курсів «Фізика конденсованого середовища» та «Фізика поверхні», які інший автор (МВС) упродовж останніх років читає для магістрів факультету радіофізики, електроніки та комп'ютерних систем Київського національного університету імені Т.Г.Шевченка.

Список використаної літератури

- [1]. S. R. Hofstein, F. P. Heiman, *Proc. IEEE*, 1190 – 1202 (1963).
- [2]. C. T. Sah, *IEEE Trans. Electron Dev.*, **11**: 324 – 345 (1964).
- [3]. H. Shichman, D. A. Hodges, *IEEE J. Solid State Circuits*, **SC-3**: (1968).
- [4]. B. J. Sheu, D. L. Scharfetter, P.-K. Ko, M.-C. Jeng, *IEEE J. Solid State Circuits*, **SC-22**: 558 – 566 (1987).
- [5]. Yu. A. Kruglyak, M. V. Strikha. *Sensorna elektronika i mikrosystemni tekhnolohii*. **15**, No 4, 18 – 40 (2018).
- [6]. R. F. Pierret, *Semiconductor Device Fundamentals* (New York: Addison-Wesley: 1996).
- [7]. B. Streetman, S. Banerjee, *Solid State Electronic Devices* (New York: Prentice Hall: 2005).
- [8]. Y. Tividis, C. McAndrew, *Operation and Modeling of the MOS Transistor* (New York: Oxford Univ. Press: 2011).
- [9]. Y. Taur, T. Ning, *Fundamentals of Modern VLSI Devices* (New York: Oxford Univ. Press: 2013).
- [10]. I. M. Vikulin, V. I. Stafeev, *Fizika populirovnikovoyh priborov* (Moskva: Radio i svyaz': 1990).
- [11]. C. G. Sodini, P.-K. Ko, J. L. Moll, *IEEE Trans. Electron Dev.*, **31**: 1386 – 1393 (1984).
- [12]. C. Geong, D. A. Antoniadis, M. S. Lundstrom, *IEEE Trans. Electron Dev.*, **56**: 2762 – 2769 (2009).
- [13]. Y. Liu, M. Luisier, A. Majumdar, D. Antoniadis, M. S. Lundstrom, *IEEE Trans. Electron Dev.*, **59**: 994 – 1001 (2012).
- [14]. A. Khakifirooz, O. M. Nayfeh, D. A. Antoniadis, *IEEE Trans. Electron Dev.*, **56**: 1674 – 1680 (2009).
- [15]. M. Lundstrom, *Fundamentals of Nanotransistors* (Singapore: World Scientific: 2018); www.nanohub.org/courses/NT.
- [16]. Yu. A. Kruglyak, M. V. Strikha. *Ukrainskyi fizychnyi zhurnal. Ohliady*, **10**, 3 – 32 (2015).
- [17]. S. M. Sze, Ming-Kwei Lee. *Semiconductor Devices: Physics and Technology* (John Wiley and Sons: New York: 2012).
- [18]. Chenming Hu, *Modern Semiconductor Devices for Integrated Circuits* (London, UK: Pearson India: 2009).
- [19]. M. Lundstrom, Xingshu Sun, *Notes on the Solution of the Poisson – Boltzmann Equation for MOS Capacitors and MOSFETs* (West Lafayette, Indiana: Purdue University, USA); www.nanohub.org/resources/5338.

Стаття надійшла до редакції 08.09.2018 р.

PACS numbers: 72.80.Ey, 85.30.-z, 85.30.De, 85.30.Tv, 85.40.-e
DOI <http://dx.doi.org/10.18524/1815-7459.2019.1.159485>

PHYSICS OF NANOTRANSISTORS: MOSFET THEORY IN TRADITIONAL APPROACH, ZERO LEVEL VIRTUAL SOURCE MODEL, AND DEPLETION APPROXIMATION

*Yu. A. Kruglyak, M. V. Strikha**

Odesa State Environmental University,
Faculty of Computer Sciences
15 Lvivska Str, Odesa, Ukraine
phone (067) 725 2209, *E-mail: kruglyak.yual@gmail.com*
* Taras Shevchenko Kyiv National University
Faculty of Radiophysics, Electronics and Computer Sciences,
4g Hlushkov Av, Kyiv, Ukraine, phone (044) 526 0532
V. E. Lashkaryov Institute of Semiconductor Physics, NAS of Ukraine,
41 Nauky Av, Kyiv, Ukraine, phone (044) 525 6033,
E-mail: maksym_strikha@hotmail.com

Summary

In the second one from the line our new tutorial reviews, directed to serve students, university teachers and researchers, the traditional theory of MOSFET is discussed. Only the most significant ideas of the traditional approach, which also received the label of “top – down”, are discussed. In particular, we shall confine ourselves to simulating only the linear region and the saturation region of the current-voltage characteristics and at the same time show that the essential features of the traditional approach are quite acceptable and can serve as a starting point in the development of a completely different physical picture of processes in the nanotransistors. The traditional MOSFET model was rewritten in a form close to the virtual source model. The application of this improved model to modern nanotransistors was surprisingly successful, which is a consequence of taking into account MOS electrostatics through such an important factor as controlling the height of the barrier between the source and the channel from the gate side.

The weakest point of this model is the description of electron transport, because it is based on the use of such concepts as mobility and saturation speed. That is why these two metrics were chosen as fitting parameters in order to fit into the experimental data for the output characteristics. Next, we return to a deeper examination of MOS electrostatics and show how to describe the subthreshold and above-threshold regions as correctly as possible, resulting in an improved model of the virtual source, however, the mobility and saturation speed will nevertheless remain fitting parameters. After that, we will physically more correctly describe the transport of electrons taking into account the possibility of ballistic transport and finally describe a virtual source model adequate to modern nanotransistors with a conduction channel length of 10 nm order.

Keywords: nanoelectronics, field effect transistor, current-voltage characteristics, transistor metrics, transistor control, virtual source

PACS numbers: 72.80.Ey, 85.30.-z, 85.30.De, 85.30.Tv, 85.40.-e
DOI <http://dx.doi.org/10.18524/1815-7459.2019.1.159485>

ФІЗИКА НАНОТРАНЗИСТОРІВ: ТЕОРІЯ MOSFET В ТРАДИЦІЙНОМУ ВИКЛАДІ, ОСНОВИ МОДЕЛІ ВІРТУАЛЬНОГО ВИТОКУ Й НАБЛИЖЕННЯ ВИСНАЖЕННЯ

*Ю. О. Кругляк, М. В. Стріха**

Одеський державний екологічний університет,
факультет комп'ютерних наук,
вул. Львівська, 15, Одеса, Україна

тел. (067) 725 2209, *E-mail: kruglyak.yual@gmail.com*

* Київський національний університет ім. Т. Шевченка,
факультет радіофізики, електроніки і комп'ютерних систем,
пр. Глушкова, 4г, Київ, Україна, тел. (044) 526 0532;

Інститут фізики напівпровідників ім. В.Є.Лашкарьова НАН України,
пр. Науки, 41, Київ, Україна, тел. (044) 525 6033,

E-mail: maksym_strikha@hotmail.com

Реферат

У другій із серії методично-оглядових статей, орієнтованих на дослідників, студентів, аспірантів та викладачів вищої школи, розглянуто традиційну теорію MOSFET. Обговорюються найбільш істотні ідеї звичного підходу, який отримав також назву «згори – вниз». Ми обмежилися моделюванням лінійної області та області насичення вольт-амперних характеристик. Показано, що істотні риси традиційного підходу можуть служити відправною точкою при аналізі багато в чому зовсім іншої фізичної картини процесів у нанотранзисторах. Традиційна модель MOSFET була викладена в формі, близькій до моделі віртуального витоку. Застосування цієї вдосконаленої моделі до сучасних нанотранзисторів виявилось напрочуд вдалим, що є наслідком врахування електростатики MOS через такий істотний чинник, як контроль висоти бар'єру між витоком і каналом з боку затвору.

Найслабшим місцем цієї моделі є опис транспорту електронів, оскільки він базується на використанні таких понять як рухливість і швидкість насичення. Саме тому ці дві метрики й були обрані як параметри теорії, вибір яких дозволяв отримати відповідність із експериментальними даними. У наступних статтях серії ми повернемося до глибшого розгляду електростатики MOSFET і покажемо, як можна коректніше описати підпорогову й надпорогову області. Результатом цього стане покращена модель віртуального витоку, проте, рухливість і швидкість насичення все ще залишаться її параметрами. Потому ми побудуємо схему коректнішого опису транспорту електронів і завершимо таким чином формування моделі віртуального витоку, застосовної до сучасних нанотранзисторів з довжиною каналу провідності порядку 10 нм.

Ключові слова: наноелектроніка, польовий транзистор, вольт-амперні характеристики, метрика транзисторів, управління транзисторами, віртуальний витік