

УДК 681.3 : 621.3.013

И.В. Прасол, А.В. Кобылинский

Харьковский национальный университет радиоэлектроники

ОПТИМАЛЬНОЕ ПРОЕКТИРОВАНИЕ АНАЛОГО-ЦИФРОВЫХ СХЕМ НА ОСНОВЕ МНОГОКРИТЕРИАЛЬНОГО ПОДХОДА

Рассматриваются задачи оптимального проектирования аналого-цифровых схем, в частности схем биомедицинских устройств. Предлагается методика решения подобных задач, использующая многокритериальный подход. Особое внимание уделено вопросам получения начальных решений для цифровых частей разрабатываемых схем и обеспечения электромагнитной совместимости аналого-цифровых устройств.

схема аналого-цифровая, проектирование оптимальное, риск сбоя, совместимость электромагнитная

Введение

Процесс проектирования современных устройств биомедицинского назначения сталкивается с рядом трудностей. Дело в том, что для подобных устройств свойственно наличие разнородных частей: аналоговых датчиков, аналого-цифровых и цифро-аналоговых преобразователей, различных блоков цифровой обработки сигналов и пр. При проектировании схем таких устройств, особенно на этапе их оптимизации, следует учитывать то, что получение желаемых характеристик работы отдельных блоков устройства (аналоговых и цифровых) не всегда обеспечивает удовлетворительную работу всей схемы в целом. Это происходит вследствие взаимного влияния между аналоговыми и цифровыми частями разрабатываемых устройств [1, 2].

При решении подобных задач предлагается использовать алгоритмы и методы многокритериальной оптимизации. Это целесообразно производить в силу следующих причин. Оптимальность работы аналого-цифровых схем определяется одновременно многими показателями. Одни характеризуют работу аналоговой части, другие – цифровой, а третьи – работу всего устройства. При этом между определенными показателями могут существовать противоречия: улучшение одного из них приводит к ухудшению другого. Поэтому в подобных задачах необходимо использовать обобщенный критерий оптимальности, учитывающий и частные критерии оптимальности, и взаимное влияние между ними.

Целью данной работы является разработка такой методики проектирования аналого-цифровых схем на основе многокритериального подхода, которая учитывает взаимное влияние между отдельными частями синтезируемых устройств.

1. Методика проектирования аналого-цифровых устройств

На основании анализа существующих методов проектирования электронных устройств методика

проектирования аналого-цифровых схем может быть представлена так, как на рис. 1.

На начальных этапах анализируется техническое задание (ТЗ) и осуществляется выбор частных критериев (ЧК) оптимальности аналоговой, цифровой частей и всей схемы проектируемого устройства в целом. Затем формируется обобщенный критерий оптимальности (ОКО), учитывающий не только ча-

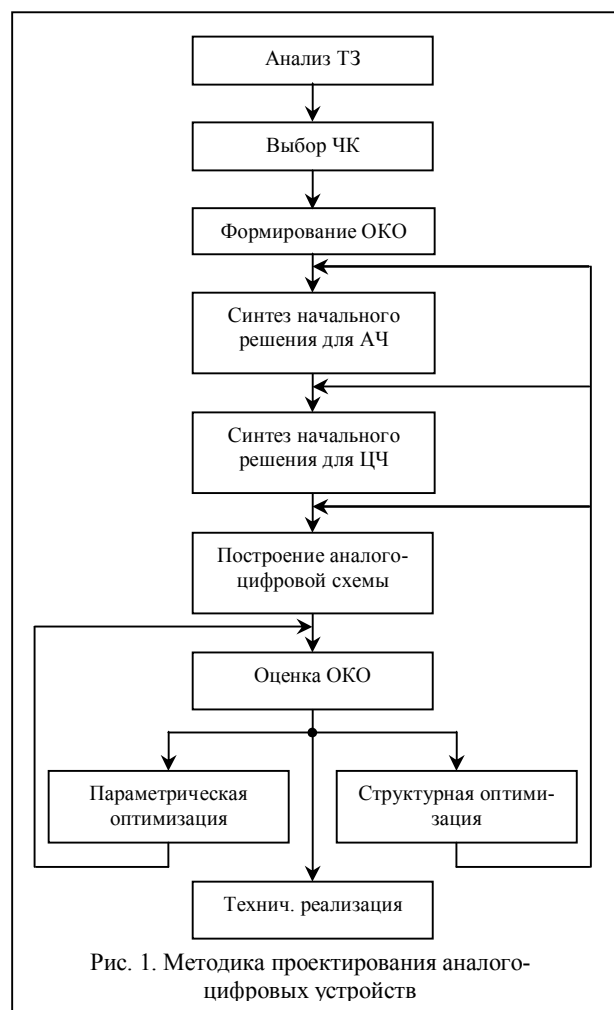


Рис. 1. Методика проектирования аналого-цифровых устройств

стные критерии, но и взаимное влияние между ними. После этого при помощи соответствующих методов осуществляется оптимизация аналоговых (АЧ) и цифровых частей (ЦЧ). В результате находят начальные решения для этих частей устройства. На основании полученных решений строится аналого-цифровая схема. Далее анализируется оптимальность работы всей схемы в целом (определяется значение ОКО). Исходя из полученных результатов, при неудовлетворительности найденного решения, осуществляется либо параметрическая, либо структурная оптимизация разработанных частей. В случае параметрической оптимизации производится уточнение параметров найденных начальных решений и вновь определяется значение обобщенного критерия. Если же осуществлялась структурная оптимизация, то происходит возврат на этапы оптимизации, находятся новые начальные решения для аналоговых и цифровых частей с учетом результатов, полученных на предыдущих итерациях процесса проектирования и т.д.

2. Выбор частных критериев оптимальности и формирование обобщенного критерия

При выборе частных критериев оптимальности необходимо отметить следующее. Все их можно условно разделить на специфические, свойственные определенным классам устройств, и общие, свойственные большинству аналого-цифровых устройств. Наиболее характерными частными критериями для аналого-цифровых схем биомедицинских устройств являются:

- коэффициент ослабления синфазного сигнала;
- быстродействие;
- отсутствие рисков сбоя в работе цифровых блоков;
- потребляемая мощность;
- помехоустойчивость.

Для формирования обобщенного критерия оптимальности были проанализированы существующие подходы теории многофакторного оценивания [3].

Для схемотехнического проектирования наиболее подходящими являются аддитивная модель (1), мультипликативная модель (2), модифицированный полином Колмогорова-Габора (3):

$$F(X) = \sum_{i=1}^n \lambda_i \cdot \tilde{f}_i(X), \quad 0 \leq \lambda_i \leq 1, \quad \sum_{i=1}^n \lambda_i = 1; \quad (1)$$

$$F(X) = \prod_{i=1}^n [\tilde{f}_i(X)]^{\lambda_i}, \quad 0 \leq \lambda_i \leq 1, \quad \sum_{i=1}^n \lambda_i = 1; \quad (2)$$

$$F(X) = \sum_{i=1}^n \alpha_i \cdot \tilde{f}_i(X) + \sum_{i=1}^n \sum_{j=1}^n \alpha_{ij} \cdot \tilde{f}_i(X) \cdot \tilde{f}_j(X), \quad (3)$$

где $\tilde{f}_i(X)$ – нормированные частные критерии $f_i(X)$ оптимальности; λ_i – соответствующие весовые коэффициенты, отражающие важность частных критериев; α_i, α_{ij} – соответственно коэффициенты важности критерия $\tilde{f}_i(X)$ и произведений критериев $\tilde{f}_i(X) \cdot \tilde{f}_j(X)$; X – вектор варьируемых параметров; n – число варьируемых параметров.

Нормирование частных критериев можно осуществить по следующей формуле:

$$\tilde{f}_i(X) = c_i \cdot f_i(X) - d_i,$$

где $c_i = \frac{1}{f_i'(X) - f_i''(X)}$ – масштабный коэффициент;

$$d_i = \frac{f_i''(X)}{f_i'(X) - f_i''(X)} - \text{коэффициент сдвига, кор-}$$

ректирующий начало отсчета;

$f_i'(X), f_i''(X)$ – наилучшее и наихудшее значения частных критериев оптимальности соответственно.

Следующими этапами предлагаемой методики является нахождение начальных решений для аналоговых и цифровых частей проектируемой схемы.

3. Синтез начальных решений для аналоговых и цифровых частей разрабатываемой схемы

Алгоритмы и методы оптимизации аналоговых схем в целом широко известны и нахождение начальных оптимальных решений для них не представляет особых проблем. Как правило, исходя из назначения и технических характеристик устройства, разрабатывается структура аналоговой схемы и далее осуществляется ее параметрическая оптимизация. В случае же логических схем ситуация обстоит значительно сложнее. Они должны быть оптимизированы по нескольким показателям: быстродействие, потребляемая мощность, кроме того они должны быть свободны от рисков сбоя.

Для решения задач оптимального проектирования логических схем предлагается представлять функции, реализуемые ими, в виде матрицы импликант MI [4]. Число столбцов данной матрицы соответствует числу входов схемы, а число строк – количеству импликант в логической функции:

$$MI = \begin{bmatrix} m_{11} & m_{12} & \dots & m_{1n} \\ m_{21} & m_{22} & \dots & m_{2n} \\ \dots & \dots & \dots & \dots \\ m_{k1} & m_{k2} & \dots & m_{kn} \end{bmatrix},$$

где n – число входных переменных; k – число импликант. Каждая строка матрицы соответствует определенной импликанте, столбец – определенному входу x_j ($j=1,2,\dots,n$) логической схемы.

Элементы МІ задаются в зависимости от исходных данных по дизъюнктивной нормальной форме (ДНФ), по карте Карно или по таблице истинности функции. Для логической функции (ЛФ), представленной в ДНФ, элемент $m_{ij}=1$ если входная переменная x_j входит в i -ю импликанту без инверсии, $m_{ij}=-1$ когда x_j входит в i -ю импликанту с инверсией и $m_{ij}=0$ когда x_j не входит в i -ю импликанту. По карте Карно или по таблице истинности логической функции элементы МІ задаются аналогичным образом.

Разработан математический аппарат для решения задач по устранению логических рисков сбоя в цифровых схемах и минимизации функций, реализуемых этими схемами, основанный на представлении логических функций в виде матрицы импликант.

Логический риск сбоя возникает вследствие некорректного построения ЛФ и присутствует между смежными импликантами [5]. Импликанты $A(a_1, a_2, \dots, a_n)$ и $B(b_1, b_2, \dots, b_n)$ смежные, если для них только один $a_i = -b_i, i=1,2,\dots,n$ [4]. Если подобных элементов нет, то импликанты пересекаются. Если же подобных элементов два и более, то импликанты не пересекаются и не смежные.

Для устранения логического риска сбоя, присутствующего между смежными импликантами $A(a_1, a_2, \dots, a_n)$ и $B(b_1, b_2, \dots, b_n)$, необходимо ввести импликанту $C(c_1, c_2, \dots, c_n)$, элементы которой определяются по следующей формуле:

$$c_i = \begin{cases} a_i, & a_i = b_i; \\ a_i + b_i, & a_i \neq b_i, i=1,2,\dots,n. \end{cases} \quad (4)$$

Очевидно, что введение дополнительных импликант может приводить к избыточности ЛФ. В этом случае необходимо осуществлять минимизацию ЛФ (объединение импликант). Импликанты $A(a_1, a_2, \dots, a_n)$ и $B(b_1, b_2, \dots, b_n)$ можно объединить в импликанту $C(c_1, c_2, \dots, c_n)$ в том случае, когда только один $a_i = -b_i$, а все остальные $a_i = b_i, i=1,2,\dots,n$. При этом элементы c_i определяются по формуле:

$$c_i = \begin{cases} 0, & a_i \neq b_i; \\ a_i, & a_i = b_i, i=1,2,\dots,n. \end{cases} \quad (5)$$

Частный случай объединения импликант: импликанта $B(b_1, b_2, \dots, b_n)$ входит в $A(a_1, a_2, \dots, a_n)$. Признаки: для всех $a_i \neq 0, b_i = a_i, i=1,2,\dots,n$. Тогда

элементы $c_i = a_i$.

Рассмотрим логическую функцию:

$$y = \bar{x}_3 x_2 \bar{x}_1 + x_3 \bar{x}_2 \bar{x}_1 + x_3 x_2 \bar{x}_1. \quad (6)$$

Соответствующая ей матрица импликант имеет следующий вид:

$$MI = \begin{vmatrix} -1 & 1 & -1 \\ 1 & -1 & -1 \\ 1 & 1 & -1 \end{vmatrix}.$$

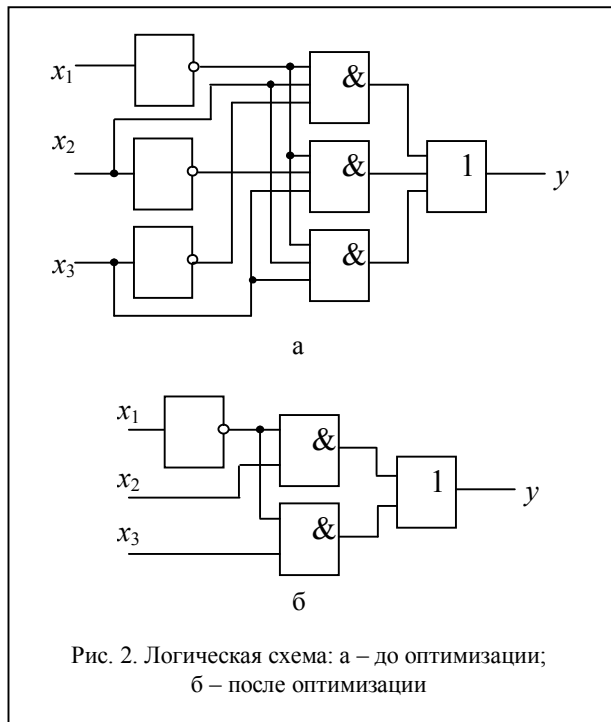


Рис. 2. Логическая схема: а – до оптимизации; б – после оптимизации

Анализ показывает наличие логических рисков сбоя, для устранения которых необходимо ввести две дополнительные импликанты (согласно формуле (4)): $(0, 1, -1)$ и $(1, 0, -1)$.

Осуществив минимизацию полученной МІ по формуле (5), имеем следующую матрицу импликант:

$$MI = \begin{vmatrix} 0 & 1 & -1 \\ 1 & 0 & -1 \end{vmatrix}.$$

Логическая функция, соответствующая данной МІ:

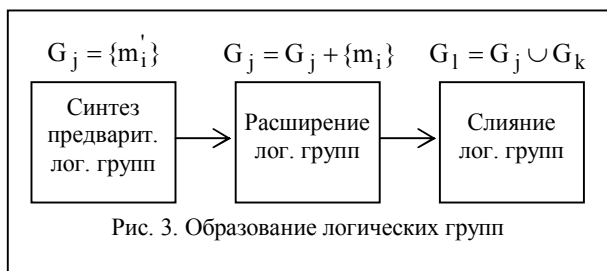
$$y = x_2 \bar{x}_1 + x_3 \bar{x}_1.$$

Логические схемы, реализующие исходную и полученную функции, представлены на рис. 2.

Осуществлена программная реализация данного подхода. К его достоинствам можно отнести простоту реализации, возможность применения как для ручного анализа, так и для машинного (для автоматизации процесса проектирования), возможность решения задач большой размерности, возможность применения в задачах синтеза логических схем.

Следующий критерий, по которому необходимо оптимизировать логические схемы, это быстро-

действие [6]. Для его увеличения необходимо осуществить минимизацию задержки критического пути. Для этого предлагается элементы схемы объединять в логические группы. Алгоритм этого следующий (рис. 3).



Сначала инициализируются предварительные логические группы $G_j, j=1,2,...,n$ (n – число логических групп). При этом в каждую G_j включается корневой элемент группы $m_i' \in M$ (M – множество элементов схемы, $i=1,2,...,P$, P – мощность множества M), входящий в состав критического пути. Далее выполняется расширение логической группы входными элементами $m_i \in M$, если только эти элементы уже не включены в другие логические группы. Затем осуществляется слияние логических групп с одним выходом с последующими логическими группами. После образования G_j , представляющих собой непересекающиеся подмножества элементов $m_i \in M$, выполняются начальное размещение и трассировка оптимизируемой схемы, цель которых состоит в обеспечении минимального расстояния между элементами логических групп. В результате этих изменений уменьшается длина межсоединений элементов логических групп, следовательно, уменьшается задержка межсоединений.

Далее необходимо осуществить минимизацию потребляемой схемой мощности. Для этого осуществляется анализ элементов схемы – поиск в цифровой библиотеке элементов с наилучшими характеристиками с соответствующей заменой их в схеме. Благодаря этому становится возможным достижение минимума потребляемой схемой мощности с соблюдением исходных требований.

После нахождения начальных решений для аналоговых и цифровых частей они объединяются и полученную аналого-цифровую структуру необходимо оптимизировать уже с учетом всех частных критериев, в частности добавляется такой критерий, как помехоустойчивость.

4. Обеспечение электромагнитной совместимости проектируемых схем

Электромагнитная совместимость (ЭМС) – способность в процессе функционирования не вносить

чрезмерно большой вклад в окружающую обстановку электромагнитным излучением. Когда это условие выполняется, все электронные составляющие совместно работают корректно.

Для получения экономически выгодного и функционально работоспособного варианта печатной платы (ПП) необходимо обратить внимание на следующее [7]:

- правильный выбор формата ПП (одно-, двух-, многослойная);
- позаботиться, чтобы каждый сигнальный проводник имел вблизи проводник для возврата сигнала;
- правильная развязка для каждой ИС или группы ИС;
- допустимые длины проводника и петли;
- размещение разъемов;
- правильный выбор кабелей и разъемов;
- корректное размещение фильтров и фильтрующих частей.

Кроме того, значительное влияние на ЭМС оказывает структура межсоединений проектируемой схемы. При этом необходимо учитывать такие источники помех [8]:

- задержки сигналов при распространении по межсоединениям, искажения формы этих сигналов;
- перекрестные помехи между сигнальными соединениями;
- отражения сигналов в межсоединениях от несогласованных нагрузок и неоднородностей;
- помехи по цепям питания и заземления и др.

Для обеспечения ЭМС аналого-цифровых схем предлагается методика, включающая два этапа. Изначально, проектирование данных устройств осуществляется с учетом имеющихся рекомендаций. Далее осуществляется оценка полученного решения, для чего предложено осуществлять анализ межсоединений разработанной схемы.

В настоящее время существует множество рекомендаций по обеспечению ЭМС разрабатываемых схем. Как правило, выполнить все их не представляется возможным. Во многих случаях дизайнеры печатных плат преднамеренно нарушают какое-либо из правил в попытках выполнить более важные. Подробно они были исследованы в [9].

Рекомендации по обеспечению ЭМС электронных схем полезны, но они не описывают все возможные варианты защиты от электромагнитных помех (ЭМП) и требуют проведения больших экспериментальных исследований. Рекомендации также не гарантируют отсутствия опасных уровней ЭМП, не позволяют оценить величины возможных помех, и, следовательно, осуществить прогноз работоспособности проектируемой схемы. Поэтому целесообразно осуществлять анализ межсоединений в каждом конкретном случае.

Задача анализа электрических параметров межсоединений проектируемых схем является составной частью проблемы ЭМС. Используемые при этом методы должны удовлетворять требованию эффективности при реализации в САПР. Анализ ЭМС схем электронных средств осуществляется после выполнения этапа трассировки межсоединений, и по результатам анализа возможна коррекция топологии или перепроектирование печатной платы.

В [9] предлагается подход, основанный на решении одним из методов телеграфных уравнений, связывающих напряжения и токи в проводниках анализируемой системы. Решения этих уравнений позволяют оценить величину помех, возникающих в межсоединениях из-за их взаимного влияния.

Существуют подходы к снижению размерности задачи анализа ЭМС:

- построение топологических зон влияния для проводников;
- ранжирование цепей по конструктивному назначению и отбраковка «второстепенных» межсоединений;
- факторное моделирование взаимной электромагнитной связи;
- временное ранжирование элементов схем по уровням срабатывания.

Однако, такие подходы эффективны для электронных средств, имеющих несколько десятков межсоединений, и плохо пригодны для более сложных устройств.

Выводы

Предложенная методика проектирования аналого-цифровых схем предусматривает разработку таких схем с учетом взаимного влияния между отдельными частями устройства. Использование при этом обобщенного критерия оптимальности позволяет применять его не только при решении задач оптимизации разрабатываемых схем, но и при оценивании оптимальности схем уже существующих устройств.

При решении задач оптимального проектирования цифровых схем предложено представлять логические функции, реализуемые данными схемами, в виде матрицы импликант. Это позволит эффективно решать задачи по устранению рисков сбоя, минимизации логических функций и синтезу цифровых схем.

Кроме того, при осуществлении структурной оптимизации логических схем предложено учитывать задержки межсоединений элементов.

Для обеспечения электромагнитной совместимости разрабатываемых схем предложено изначально проектировать их с учетом имеющихся на данный момент рекомендаций, а затем непосредственно осуществлять анализ уровня помех, возникающих в межсоединениях электронных схем. Это позволит эффективно бороться с проблемами электромагнитной совместимости при проектировании аналого-цифровых схем.

Практическая значимость результатов исследования заключается в том, что использование разработанной методики позволит значительно повысить эффективность процесса проектирования схем аналого-цифровых устройств, в частности устройств биомедицинского назначения.

Список литературы

1. Прасол И.В., Кобылинский А.В. Алгоритм оптимизации аналого-цифровых схем с использованием обобщенного критерия // МРФ-2005. Сборник трудов. Том I. – Х.: АН ПРЭ, ХНУРЭ. – 2005. – С. 63-66.
2. Прасол И.В., Кобылинский А.В. Методика оптимального проектирования аналого-цифровых схем биомедицинских устройств с учетом электромагнитной совместимости // Радиоэлектроника и информатика. – 2006. – № 3 (34). – С. 50-53.
3. Бескоровайный В.В., Трофименко И.В. Параметрическая идентификация аддитивно-мультипликативных моделей многофакторного оценивания // Радиоэлектроника и информатика. – 2005. – № 4 (33). – С. 41-46.
4. Прасол И.В., Кобылинский А.В. Методика оптимизации цифровых схем биомедицинских устройств // Прикладная радиоэлектроника. – 2007. – Т. 6, № 1. – С. 51-55.
5. Воробьев Н.В. Рекомендации по устранению рисков сбоя в комбинационных схемах // Chip News. – 1998. – № 4. – С. 39-42.
6. Оганесян Д.Д. Разработка способов структурной оптимизации цифровых схем: Автореф. дис. канд. тех. наук. – Ереван: ГИУА, 2004. – 18 с.
7. Картер Б. Техника разводки печатных плат // ChipNews. – 2004. – № 7 – С. 63-70.
8. Чермошенцев С.Ф. Информационные технологии электромагнитной совместимости электронных средств: Учебное пособие. – Казань: КГТУ, 2000 – 152 с.
9. Прасол И.В., Кобылинский А.В. Учет электромагнитной совместимости при проектировании аналого-цифровых схем биомедицинских устройств // Системи обробки інформації. – Х.: ХУ ПС, 2007. – Вип. 4 (62). – С. 103-107.

Поступила в редколлегию 22.05.2007

Рецензент: д-р физ-мат. наук, проф. Г.И. Чурюмов, Харьковский национальный университет радиоэлектроники, Харьков.