

УДК 681.3.042

І.М. Федотова-Півень, О.Б. Півень

Черкаський державний технологічний університет, Черкаси

## ПРОГРАМНЕ МОДЕЛЮВАННЯ ОДНОЧАСНОГО ДОДАВАННЯ ДЕСЯТИ ДОДАТНИХ ЦІЛИХ ЧИСЕЛ В НАДЛИШКОВІЙ РЕКУРЕНТНІЙ СИСТЕМІ ЧИСЛЕННЯ ТРЕТЬОГО ПОРЯДКУ

В статті в рамках програмних моделей розглянуто порівняння швидкодій одночасного додавання 10-ти цілих додатних 32-/16-розрядних чисел в надлишковій рекурентній системі числення третього порядку з алфавітом  $\{0;1\}$ , утвореній лінійним рекурентним співвідношенням  $V_n = V_{n-1} + 3V_{n-3} + 2V_{n-4}$  з початковими значеннями 1 1 1 2 4 8 і неодноразового додавання 10-ти цілих додатних 32-/16-розрядних двійкових чисел за стандартним алгоритмом Уоллеса.

**Ключові слова:** надлишковість, структурно-блокові коди, рекурентні системи числення, суміщене багатооперандне додавання.

### Вступ

**Постановка проблеми.** Підвищення продуктивності і достовірності обчислень в комп'ютерних системах, яке включає підвищення швидкодії і забезпечення високого рівня їх надійності, є однією з найважливіших задач сучасної цифрової електроніки.

Для рішення цієї задачі передбачається застосування апаратної і інформаційної надлишковості, а отже і використання надлишкових систем числення (СЧ) [1]. Завдяки множинності кодових представлень одного і того ж числа в надлишковій системі числення з'являється можливість розпаралелювання обчислень [2] і збільшення швидкодії арифметичних пристроїв.

Також, одним з можливих способів підвищення швидкості обчислень, що виконуються над великими об'ємами числових даних, є використання суміщеного виконання операцій [3]. Тому суміщене виконання операцій можливо застосувати для вирішення проблеми багатооперандного додавання. Багатооперандне додавання є фундаментальною проблемою [4, 5], оскільки зі збільшенням числа операндів зростає логічна складність суматора [6]. Отже, створення більш швидких алгоритмів суміщеного багатооперандного додавання в надлишкових СЧ є актуальною задачею.

**Аналіз останніх досліджень і публікацій.** Різновидом надлишкових СЧ є лінійні надлишкові рекурентні системи числення (ЛНРСЧ). В роботі [7] було розроблено програмний комплекс генерації систем числення з правилами одночасного додавання (ОД) в них до 5-ти включно доданків з використанням структурно-блокових кодів (СБК).

Виявилось, що найбільш прості правила ОД до 5-ти доданків включно ( $k \in \{2; 3; 4; 5\}$ ) має СЧ з алфавітом  $\{0;1\}$ , утворена лінійним рекурентним

співвідношенням (ЛРС)

$$V_n = V_{n-1} + 3V_{n-3} + 2V_{n-4} \quad (1)$$

і ПЗ<sub>1</sub> (1 1 1 1 2 4 8) (тобто  $V_0 = 1, V_1 = 1, V_2 = 1, V_3 = 1, V_4 = 2, V_5 = 4, V_6 = 8$ ), для якої виконуються наступні правила ОД:

$$\begin{cases} 0 + 0 = 0; \\ V_n + 0 = V_n; \\ 2V_n = V_{n+1}; \\ 3V_n = V_n + V_{n+1}; \\ 4V_n = V_n + 2; \\ 5V_n = V_n + V_{n+2}. \end{cases} \quad (2)$$

Але питання одночасного додавання більше 5-ти двійкових доданків в цій СЧ не розглядалося.

**Мета статті:** з використанням СБК створити програмну модель одночасного додавання 10-ти цілих додатних 32-/16-розрядних чисел в ЛНРСЧ 3-го порядку, утвореній ЛРС

$$V_n = V_{n-1} + 3V_{n-3} + 2V_{n-4}$$

з ПЗ<sub>1</sub>, алфавітом  $\{0;1\}$  і порівняти її швидкодію з швидкодією програмної моделі за алгоритмом Уоллеса неодноразового додавання 10-ти цілих додатних 32-/16-розрядних двійкових чисел.

### Виклад основного матеріалу

В роботі [8] розглянуто метод неодноразового додавання 10-ти доданків з використанням дерева Уоллеса (рис. 2 роботи [8]).

При цьому використано 8 цифрових компресорів типу 3:2 і один швидкий суматор з поширенням переносу (CPA—carry propagate adder) [8]. Використовуються методи оптимізації (теорія графів) [9, 10] для мінімізації числа цифрових компресорів і зв'язків між ними для неодноразового додавання більше 3-х доданків.

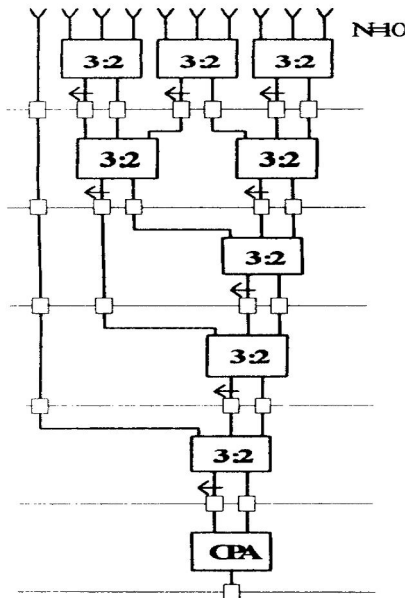


Рис. 1. Неодноразове додавання 10-ти доданків з використанням дерева Уоллеса (рис. 2. з [8])

Використовуючи можливість одночасного додавання, програмний комплекс [7] було вдосконалено для отримання СЧ, в яких можливе одночасне додавання до 10-ти доданків включно ( $k \in \{2; 3; 4; 5; 6; 7; 8; 9; 10\}$ ). Виявилося, що найбільш прості правила одночасного додавання до 10-ти доданків включно (3) має СЧ, утворена ЛРС (1) з початковими значеннями ПЗ<sub>1</sub> при  $n \geq 7$ .

$$\begin{cases}
 0 = 0 + 0; \\
 V_n = V_n + 0; \\
 2V_n = V_{n+1}; \\
 3V_n = V_n + V_{n+1}; \\
 4V_n = V_{n+2}; \\
 5V_n = V_n + V_{n+2}; \\
 6V_n = V_{n+1} + V_{n+2}; \\
 7V_n = V_n + V_{n+1} + V_{n+2}; \\
 8V_n = V_{n+3}; \\
 9V_n = V_n + V_{n+3}; \\
 10V_n = V_{n+1} + V_{n+3}.
 \end{cases} \quad (3)$$

Доведемо правила додавання (3) для СЧ, заданої ЛРС (1) і ПЗ<sub>1</sub>. В роботі [11] для ЛНРСЧ 3-го порядку (1) доведено правила одночасного додавання до 5-ти доданків включно (тобто перші 6 рівностей системи (3)). Доведемо правила одночасного додавання до 10-ти доданків включно в ЛНРСЧ, яка задана ЛРС (1) і ПЗ<sub>1</sub>, тобто останні 5 рівностей системи (3).

Доведення. Сьоме правило в системі (3),  $6V_n = V_{n+1} + V_{n+2}$  отримується з правила 4 так:  $6V_n = 2 \cdot 3V_n = 2V_n + 2V_{n+1}$ . За правилом 3 маємо:  $2V_n =$

$= V_{n+1} + 2V_{n+1} = V_{n+2}$ . Підстановка цих двох рівностей замість  $2V_n$  і  $2V_{n+1}$  в  $6V_n$  дає правило 7. Правило 8 отримується з 7-го:  $7V_n = 6V_n + V_n = V_n + V_{n+1} + V_{n+2}$ . Правило 9 отримується з 8-го так:  $8V_n = V_n + V_n + V_{n+1} + V_{n+2}$ . За правилом 3 маємо:  $2V_n = V_{n+1}$ ,  $2V_{n+1} = V_{n+2}$  і  $2V_{n+2} = V_{n+3}$ . Послідовне застосування цих рівностей дає:  $8V_n = V_{n+1} + V_{n+1} + V_{n+2} = V_{n+2} + V_{n+2} = V_{n+3}$ . Правило 10 отримується з 9-го:  $9V_n = 8V_n + V_n = V_n + V_{n+3}$ . Правило 11 отримується з 10-го так:  $10V_n = V_n + V_n + V_{n+3}$ . За правилом 3 маємо:  $2V_n = V_{n+1}$ . Тому  $10V_n = V_{n+1} + V_{n+3}$ . Цим систему правил одночасного додавання (3) для ЛНРСЧ (1) з ПЗ<sub>1</sub> доведено.

Для порівняння швидкодії одночасного додавання 10-ти цілих додатних 32-/16-розрядних чисел в ЛНРСЧ 3-го порядку, утвореній ЛРС (1) з ПЗ 1 1 1 1 2 4 8, алфавітом  $\{0;1\}$  з швидкодією неодноразового додавання 10-ти цілих додатних 32-/16-розрядних двійкових чисел за часто використовуваним алгоритмом Уоллеса створимо програмну модель за допомогою електронних таблиць Excel 2003 і вбудованої мови програмування VBA.

Одночасне додавання до 10-ти цілих додатних n-розрядних доданків включно в ЛНРСЧ 3-го порядку з алфавітом  $\{0;1\}$ , утвореній ЛРС (1) з ПЗ<sub>1</sub> і за правилами (3) збільшує розрядність суми до n+4 розрядів.

На рис. 2 наведено алгоритм програмної моделі одночасного додавання в ЛНРСЧ 3-го порядку з алфавітом  $\{0;1\}$  і ПЗ<sub>1</sub>, згенерованій ЛРС (1) і алгоритм програмної моделі неодноразового додавання 10-ти доданків в звичайній двійковій СЧ, який використовує 8 цифрових компресорів типу 3:2 і один швидкий суматор з поширенням переносу (carry propagate adder) [8]. Пряме застосування правил одночасного додавання (3) в ЛНРСЧ показано на рис. 2 у вигляді першого блоку операторів, обведеного пунктирною лінією. Моделювання роботи суматора з поширенням переносу показано на рис. 2 у вигляді другого блоку операторів, обведеного пунктирною лінією. При моделюванні роботи суматора з поширенням переносу використано формулу [12]:

$$V_n = \sum_{m=k}^{n-1} V_m + V_k, \quad (4)$$

де  $k \geq 0$ ;  $k \leq m \leq n - 1$ ;  $n \geq 5$ ;  $V_k \neq 0$ .

Порівняння швидкостей обчислення суми 10-ти доданків в обох представлених в Excel моделях багатооперандного додавання показало, що модель додавання в ЛНРСЧ для 32-розрядних цілих додатних чисел, вимагає менше обрахунків і на 59% швидша, ніж модель додавання в звичайній двійковій СЧ (визначено як середнє значення часу обчислення суми на 400 наборах по 10 випадкових 32-розрядних доданків в кожному).

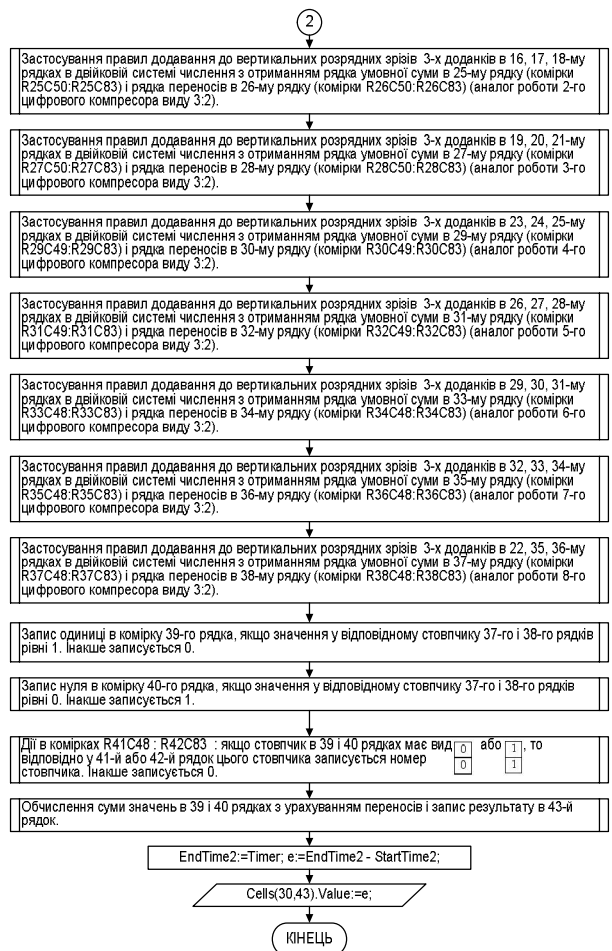
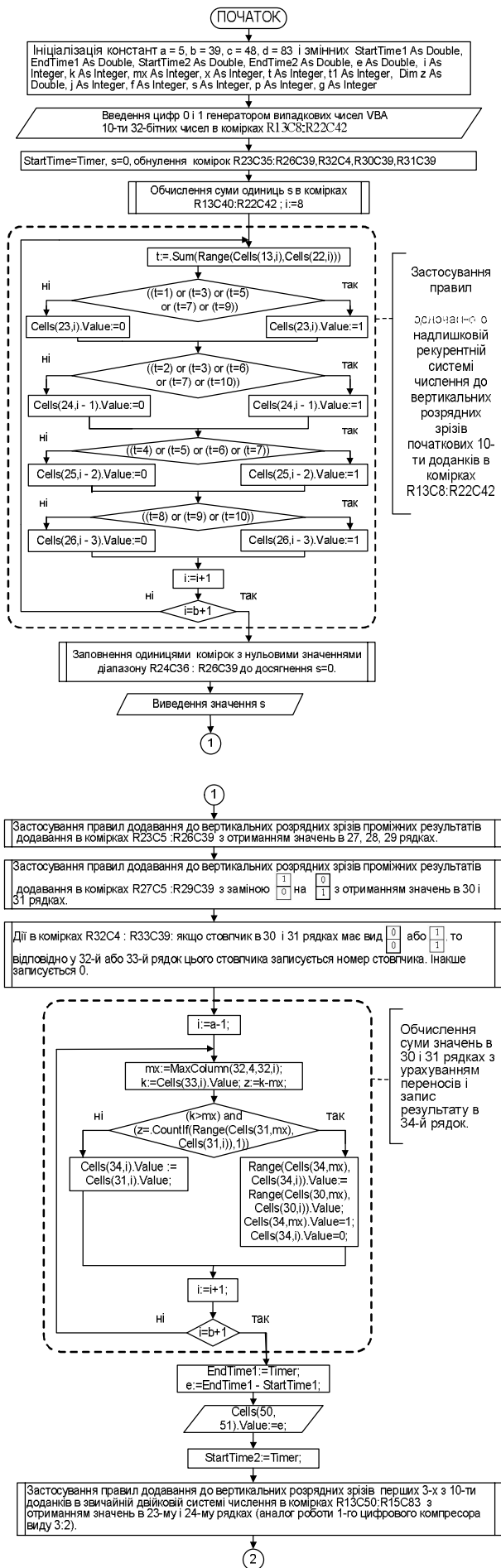


Рис. 2. Алгоритм програмної моделі одночасного додавання 10-ти цілих додатних 32-розрядних чисел в лінійній ЛНРСЧ 3-го порядку з алфавітом {0;1} і ПЗ 1 1 1 1 2 4 8, згенерованій ЛРС (1) і алгоритм програмної моделі неодночасного додавання 10-ти 32-розрядних доданків в звичайній двійковій СЧ

Порівняння швидкостей обчислення суми 10-ти доданків в цих же програмних моделях, скоригованих для 16-розрядних цілих додатних чисел показує, що модель додавання в ЛНРСЧ на 73% швидша, ніж модель додавання в звичайній двійковій СЧ (визначено як середнє значення часу обчислення суми на 400 наборах по 10 випадкових 16-розрядних доданків в кожному).

Під час обчислення суми доданків в ЛНРСЧ відбувається переведення результату в звичайну двійкову СЧ, а отже результат може бути використаний без додаткових перетворень в наступних обчисленнях.

Отже, прості правила додавання (3) визначають метод одночасного додавання до 10-ти доданків включно в ЛНРСЧ 3-го порядку (1) при  $n \geq 5$  з ПЗ 1 1 1 1 2 4 8.

### Висновки

В результаті проведених досліджень з використанням СБК визначено що модель додавання в

ЛНРСЧ 3-го порядку з алфавітом  $\{0;1\}$ , згенерованої рекурентним співвідношенням

$$B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$$

з ПЗ 1 1 1 1 2 4 8 для 32-розрядних цілих додатних чисел, вимагає менше обрахунків і на 59% швидша, ніж модель додавання в звичайній двійковій СЧ. Скоригована для 16-розрядних цілих додатних чисел модель додавання в цій же ЛНРСЧ на 73% швидша, ніж модель додавання в звичайній двійковій СЧ. Практичне впровадження цієї ЛНРСЧ необхідно проводити в залежності від апаратних можливостей і вимог проектування при умові підвищення контролюючих властивостей кодів. Ця ЛНРСЧ може бути використана на практиці в цифрових фільтрах.

### Список літератури

1. Брюхович Е.И. Экономическая стратегия разработки вычислительных систем: место и роль счисления / Е.И. Брюхович // Управляющие системы и машины. Научно-производственный журнал. – Институт кибернетики им. В.М. Глушкова АН УССР. – 1990, февраль. – №2 (106). – С. 3-18.
2. Mignotte A. Synthesis for mixed arithmetic / A. Mignotte, J.M. Muller, O. Peyran // Ecole Normale Supérieure de Lyon, Laboratoire de l'Informatique du Parallelisme, Unité de recherche associée au CNRS n° 1398, November, 1997, Research Report N° 97-41, pp. 1-24. або Електронний ресурс. – Режим доступу до ресурсу: <http://lara.inist.fr/bitstream/2332/689/1/LIP-RR1997-41.pdf>.
3. Лебедев С.А. Электронно-вычислительные машины / С.А. Лебедев // Сессия АН СССР по научным проблемам автоматизации производства. Пленарные заседания. – М.: АН СССР. – 1957. – Т. 1. – С. 162-180.
4. Chi-Hsiang Yeh. Efficient pipelined multi-operand adders with high throughput and low latency: designs and applications / Chi-Hsiang Yeh, Benrooz Parhami // Proc. 30th Asilomar Conf. Signals, Systems, and Computers, Pacific Grove, CA, 3-6 November 1996. – P. 894-898.

5. Мартинюк Т.Б. Рекурсивні алгоритми багатоперандної обробки інформації: [Монографія] / Т.Б. Мартинюк. – Вінниця: "Універсум-Вінниця", 2000. – 216 с. – ISBN 966 – 7199 – 98 – 3.

6. Wallace C.S. A suggestion for a fast multiplier / C.S. Wallace // IEEE Transactions on Electronic Computers, C-13(2), February 1964. – P. 14-17.

7. Рудницький В.М. Метод підвищення швидкодії арифметичних пристроїв за рахунок суміщеного виконання операцій в структурно-блокових кодах / В.М. Рудницький, І.М. Федотова-Пивень // Системи обробки інформації: збірник наукових праць. – Х.: ХУ ПС, 2009. – Вип. 4(78). – С. 117-119.

8. Martinez M. On the design of FPGA-based multioperand pipeline adders / M. Martinez, J. Valls, E. Boemo // Proceedings of the XII Design of Circuits and Integrated Systems Conference (DCIS'97). – Universidad de Sevilla, Seville, Spain, November 18-21, 1997. – P. 701-706.

9. Jenne P. Arithmetic transformations to maximise the use of compressor trees / P. Jenne, A.K. Verma // Second IEEE International Workshop on Electronic Design, Test and Applications, DELTA 2004, Perth, Australia, 28-30 January. – P. 219-224.

10. Um J. Optimal allocation of carry-save adders in arithmetic optimization / J. Um, T. Kim, C.L. Liu // 1999 International Conference on Computer Aided Design (ICCAD'99), San Jose, CA, 7-11 November, 1999. – P. 410-413.

11. Рудницький В.М. Моделювання суміщеного додавання до п'яти доданків в надлишковій рекурентній системі числення 3-го порядку / В.М. Рудницький, І.М. Федотова-Пивень // Системи управління, навігації та зв'язку. – К.: ДП «ЦНДІ НГУ», 2011. – Вип. 2(18). – С. 164-166.

12. Рудницький В.М. Програма модель одночасного додавання п'яти додатних цілих чисел в надлишковій рекурентній системі числення 3-го порядку / В.М. Рудницький, І.М. Федотова-Пивень // Наука і техніка Повітряних Сил Збройних Сил України. – 2011. – № 2(6). – С. 158-161.

Надійшла до редколегії 6.02.2013

Рецензент: д-р техн. наук, проф. В.М. Рудницький, Черкаський державний технологічний університет, Черкаси.

### ПРОГРАММНОЕ МОДЕЛИРОВАНИЕ ОДНОВРЕМЕННОГО СЛОЖЕНИЯ ДЕСЯТИ ПОЛОЖИТЕЛЬНЫХ ЦЕЛЫХ ЧИСЕЛ В ИЗБЫТОЧНОЙ РЕКУРРЕНТНОЙ СИСТЕМЕ СЧИСЛЕНИЯ ТРЕТЬЕГО ПОРЯДКА

И.Н. Федотова-Пивень, О.Б. Пивень

В статье в рамках программных моделей рассмотрено сравнение быстродействий одновременного сложения 10-ти целых положительных 32-/16-разрядных чисел в избыточной рекуррентной системе счисления третьего порядка, созданной линейным рекуррентным соотношением  $B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$ , с начальными значениями 1 1 1 1 2 4 8 и неодновременного сложения 10-ти целых положительных 32-/16-разрядных двоичных чисел по стандартному алгоритму Уоллеса.

**Ключевые слова:** избыточность, рекуррентные системы счисления, структурно-блочные коды, одновременное многооперандное сложение.

### THE MODELLING SOFTWARE OF SIMULTANEOUS ADDITION OF TEN POSITIVE INTEGERS IN REDUNDANT RECURRENT NUMBER SYSTEM OF THE THIRD ORDER

I.N. Fedotova-Piven, O.B. Piven

In an article in the framework of program models examined compare the performance of simultaneous addition of ten positive integers 32-/16-bit numbers in the redundant recurrent numeration system of the third order created by the linear recurrence relation  $B_n = B_{n-1} + 3B_{n-3} + 2B_{n-4}$ , with starting values 1 1 1 1 2 4 8 and non-simultaneous addition of ten integer positive 32-/16-bit binary numbers on a standard algorithm of Wallace.

**Keywords:** redundancy, structurally - sectional codes, recurrent numeration systems, simultaneous multi-operand addition.