

Синтез формирователей одиночных серий с перестраиваемым числом и длительностью импульсов в серии

*Белгородский государственный технологический университет, Россия
Национальный аэрокосмический университет им. Н.Е. Жуковского «ХАИ»*

Предложен метод синтеза формирователей одиночных серий перестраиваемым числом и длительностью импульсов в серии, основанный на представлении проектируемого автомата в виде функционально-блочной композиции нескольких взаимосвязанных блоков, каждый из которых определяет один из временных параметров формируемой импульсной последовательности. Начальное состояние входящих в композицию блоков трактуется как состояние логического нуля, любое другое состояние входящих в композицию блоков как состояние логической единицы.

Ключевые слова: цифровые автоматы, формирователи, декомпозиция, логические функции, синтез, минимизация.

Постановка проблемы. В связи с бурным развитием программируемых интегральных схем и внедрением их в практику проектирования цифровых устройств [1] вновь возрос интерес к логическому синтезу, причём не только на уровне автоматизированного проектирования, но и на более низком – «ручного синтеза».

Работа посвящена синтезу формирователей серий импульсов с перестраиваемыми (программируемыми) параметрами, используемых при построении различных генераторов дискретных интервалов времени, устройств кодирования и декодирования, программируемых интервальных таймеров, устройств управления шаговыми двигателями, устройств управления микропрограммными автоматами с перестраиваемой длительностью микрокоманд, генераторов циклограмм и т.д.

Анализ исследований и публикаций, посвящённых проблеме проектирования блоков и узлов, многие из которых вошли в библиотеку типовых, проведен в большом количестве работ, простое перечисление которых представляет собой далеко не тривиальную задачу [2].

При этом следует отметить, что, несмотря на достаточную широту известных библиотек типовых узлов, являющихся основными кирпичиками в арсенале разработчиков цифровых устройств, формирователи серий импульсов с перестраиваемыми параметрами не представлены.

Известные методы проектирования позволяют по заданному алгоритму построить любой конечный автомат. Построение конечного автомата с жёсткой логикой не вызывает никаких проблем для случая фиксированных параметров выходных сигналов. При проектировании автомата с перестраиваемыми параметрами появляются проблемы, связанные даже не с синтезом схемы автомата как такового, а с нахождением оптимального варианта схемы с минимальным числом межэлементных связей и минимальной сложностью представления функций, определяющих настройку автомата на заданные параметры.

В работах [3, 4] предложен метод синтеза цифровых автоматов, основанный на представлении логических функций в обобщённой форме, позволивший упростить процедуру анализа и синтеза цифровых автоматов [5].

Цель статьи – продолжить исследования, направленные на разработку нетрадиционных методов анализа и синтеза цифровых автоматов с перестраиваемыми параметрами, и применить их к синтезу автоматов Мура (в частности, фор-

мирователей серий импульсов).

Результаты исследования. В [6] предложен метод, основанный на представлении проектируемого автомата в виде функционально-блочной композиции нескольких взаимосвязанных блоков, каждый из которых, независимо от числа разрядов, может трактоваться как простейший элемент памяти, имеющий два состояния: состояние нуля (если значение всех разрядов блока равно нулю) и состояние единицы (если хотя бы в одном разряде блока значение равно единице); проектируемый автомат в целом рассматривается как устройство, состоящее из двух (или более) таких элементов. Число блоков равно числу временных параметров формируемой выходной последовательности. Каждый блок представляет собой конечный цифровой циклический автомат.

В качестве типовых блоков могут быть использованы: любые двоичные или двоично-десятичные суммирующие, вычитающие или реверсивные счётчики, пересчётные схемы с любым коэффициентом пересчёта и с любым кодированием состояний; циклические автоматы, выполненные на сдвигающих регистрах (счётчики с унитарным кодированием, счётчики Джонсона, линейные счётчики).

При воздействии тактового импульса один или несколько блоков могут: оставаться в прежнем состоянии (режим хранения); перейти в следующее состояние в соответствии с алгоритмом функционирования блоков (режим последовательного перехода); изменить направление последовательного перехода (реверс); перейти в любое состояние из множества, задаваемого внешним управляющим словом (режим параллельной загрузки); перейти в начальное (нулевое) состояние (режим установки нуля). Для обеспечения возможности этих переходов каждый из блоков должен иметь соответствующие входы, формирование активного сигнала (равного 0 или 1 в зависимости от выбранной схемы) на одном из которых обеспечивает выбранный режим.

Проектирование заданного конечного автомата, как и в случае классических методов, начинается с его словесного описания с последующим составлением таблицы переходов. При классических методах проектирования полное число переменных определяется суммой всех разрядов автомата в целом и числа настроечных переменных. Следовательно, число наборов таблицы (с учётом неиспользуемых) равно 2^{k+v} , где k – число элементов памяти (триггеров, разрядов) проектируемого автомата в целом; v – число настроечных переменных. В предлагаемом методе полное число наборов таблицы (равное 2^n , n – число блоков) зависит только от числа используемых блоков и от числа настроечных переменных независимо от числа разрядов используемых блоков, что существенно уменьшает общее число наборов таблицы переходов по сравнению с классическим её представлением.

Граф переходов автомата представляют в виде замкнутых колец, равных числу входящих в композицию блоков, с общей вершиной, соответствующей начальному (нулевому) состоянию каждого блока.

При таком представлении каждое последующее состояние S^{r+1} отдельного блока в $(r+1)$ -м такте зависит не от конкретного его состояния S^r в рассматриваемом такте, а от состояния всех блоков. Состояние блока характеризуется значением сигнала F_i на его выходе (в частности, на выходе переноса в случае использования вычитающего счётчика), а состояние автомата в целом в $(r+1)$ -м такте определяется значениями сигналов на выходах всех блоков в r -м такте.

После выбора необходимого числа и типа блоков, определяемых в соответствии с описательным алгоритмом (приведенными эпюрами, графом), составляют

таблицу переходов и совмещённую с ней таблицу режимов и функций возбуждения (значений управляющих сигналов, обеспечивающих переход из рассматриваемого состояния в следующее) в соответствии с приведенным графом. Таблица переходов содержит 2^n столбцов (n – число блоков). В первых n столбцах перечислены все комбинации значений сигналов (переменных) на выходах блоков (даже если некоторые комбинации в процессе функционирования автомата не используются) в r -м такте и n столбцов, в которых приведены значения сигналов (переменных) на выходах блоков в $(r+1)$ -м такте.

Таблица режимов настройки содержит n столбцов, в каждой строке которых комментируется режим настройки блока на данную комбинацию значений сигналов в r -м такте. В соответствии с таблицей режимов настройки заполняют таблицу функций возбуждения (управления), которая содержит число столбцов, равное числу требуемых управляющих сигналов, формируемых на входах L , $D_0 - D_{n-1}$, P , R , U , где L – вход разрешения параллельной загрузки; $(D_0 - D_{n-1})$ – входы подачи загружаемых данных; P – вход разрешения режима счёта (последовательного перехода); R – вход установки в нулевое состояние; U – вход управления направлением перехода (реверса). Число задействованных (необходимых) управляющих входов в каждом из блоков зависит от конкретного алгоритма функционирования автомата в целом и способа разбиения его на блоки.

Таблицу заполняют в соответствии с приведенным комментарием реакции блоков (режимов настройки) на каждую из комбинаций, при этом следует иметь в виду, что каждому управляющему входу присвоен приоритет. Поэтому, если в некоторой строке таблицы для какого-то блока проставлено активное значение управляющего сигнала (значение функции возбуждения) на входе, имеющем более высокий приоритет, то для сигналов на остальных входах этого блока, имеющих меньший приоритет, можно проставлять значение 0 или 1 (знак избыточности). Полученная таким образом таблица позволяет найти необходимые функции возбуждения (управления), определяющие сигналы, подаваемые на управляющие входы каждого блока. При нахождении функций возбуждения неиспользуемые и избыточные комбинации доопределяются значением 0 или 1 исходя из требования минимизации структуры автомата или устранения риска.

Выходной сигнал чаще всего снимается с выхода одного из блоков или является некоторой функцией сигналов с выходов нескольких блоков. Значение выходного сигнала равно нулю, если во всех разрядах блока значения равны нулю. Если хотя бы в одном разряде блока значение равно единице, то значение выходного сигнала равно единице. Проектируемое устройство предназначено для формирования одиночных серий с перестраиваемой длительностью импульсов и перестраиваемым числом их в серии. Длительность импульсов равна VT , где T – период тактирующих импульсов, и определяется значением двоичного слова $V = b_{n-1}b_{n-2} \dots b_1b_0$, подаваемого на входы настройки; число импульсов в серии определяется значением двоичного слова $N = n_{r-1}n_{r-2} \dots n_1n_0$, подаваемого на вторую группу входов настройки. Пауза между импульсами также фиксирована и равна T .

Спроектированное устройство будет работать надлежащим образом в том случае, если его конструкция гарантирует, что при включении источника питания все блоки его войдут в начальное (нулевое) состояние. Для этого необходимо в каждом блоке предусмотреть наличие входа установки, на котором аналоговой схемой генерируется активное значение сигнала R . Кроме того, необходимо предусмотреть наличие входа запуска (Start), подача активного значения сигнала на

который подготавливает все блоки автомата к переходу в состояния, определяющие временные параметры формируемых импульсов.

Временные диаграммы (эпюры), иллюстрирующие алгоритм функционирования формирователя, для варианта настройки $V=3, N=4$ показаны на рис. 1.

Анализируя приведенные эпюры, можно заключить, что проектируемый автомат характеризуется тремя параметрами: длительностью импульсов, временным интервалом формирования импульсов первой фазы, временным интервалом формирования импульсов второй фазы. Следовательно, функции, определяющие эти параметры, можно возложить на три блока: блок, определяющий длительность импульсов, и два блока, определяющие временные интервалы формирования первой и второй фаз.

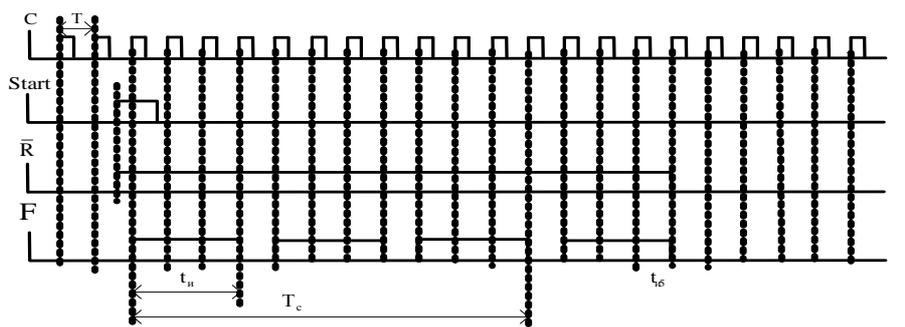


Рис. 1. Временные диаграммы, иллюстрирующие алгоритм функционирования

Оптимальным вариантом первого и второго блоков будут типовые реверсивные двоичные счётчики со входом разрешения синхронной параллельной загрузки L , входами подачи загружаемых данных $D_0 - D_{n-1}$, входом разрешения счёта и входом асинхронной установки нуля. Число разрядов счётчиков определяет диапазон перестройки длительности и числа импульсов в серии. После выбора числа и типа блоков для детального восприятия алгоритма функционирования автомата и составления таблицы переходов рекомендуется представить более подробно обобщённые временные диаграммы (рис. 2), иллюстрирующие алгоритм функционирования, с приведением значения сигналов на выходах счётчиков, совместив их с содержимым.

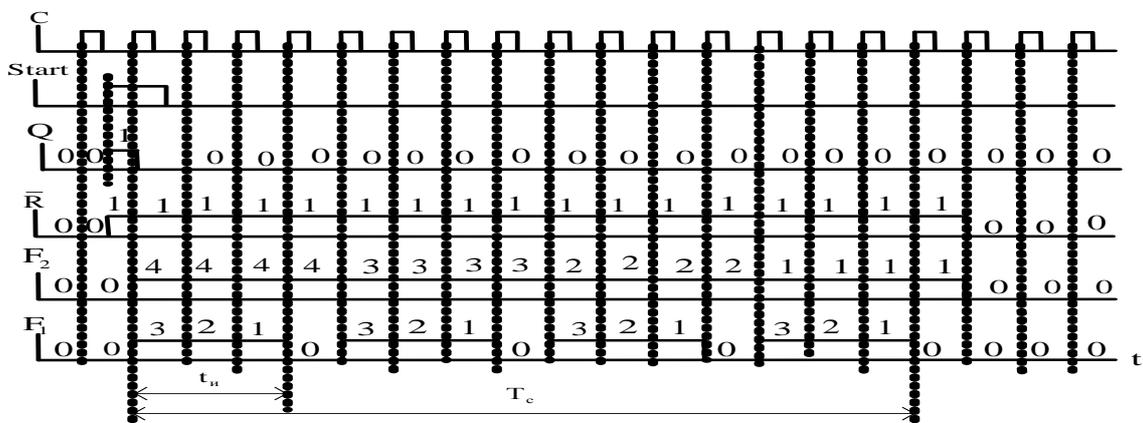


Рис. 2. Обобщённые временные диаграммы

Обобщённый граф переходов (рис. 3) состоит из двух колец с общей вершиной, соответствующей начальному (нулевому) состоянию блоков, определяющих перестраиваемые параметры: нижнее кольцо – граф переходов первого счётчика, верхнее кольцо – граф переходов второго счётчика.

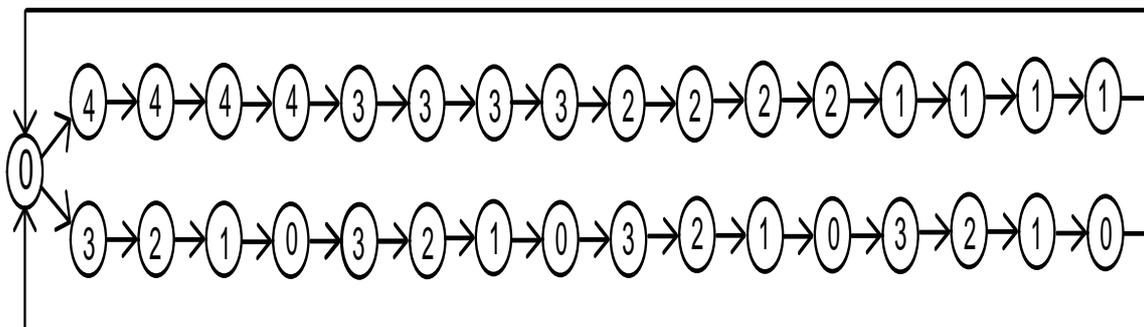


Рис. 3. Обобщённый граф переходов формирователя

Полагаем, что после включения источника питания в течение некоторого промежутка времени, определяемого быстродействием элементной базы, произошла установка блоков в начальное (нулевое) состояние. Сигналы на выходах счётчиков $F_2 = F_1 = 0$. Значение этих сигналов обеспечивает настройку первого и второго счётчиков на режим синхронной параллельной загрузки, а триггера – на режим перехода в единичное состояние. Такое состояние должно оставаться неизменным до тех пор, пока не поступит стартовый импульс. Эта функция возлагается на третий блок (старт-стопное устройство), который формирует активный сигнал $\bar{R} = 0$ на входах асинхронной установки нуля счётчиков.

Поступление стартового импульса на вход старт-стопного устройства снимает блокировку (формирует сигнал $\bar{R} = 1$), и тогда в момент прихода первого (после снятия блокировки) тактового импульса C второй счётчик переходит в состояние, определяемое значением $N = n_{r-1}n_{r-2} \dots n_1n_0$, нулевое состояние первого счётчика останется неизменным. В результате происходит настройка второго счётчика на режим хранения, а первого – на режим загрузки, и тогда с приходом следующего тактового импульса первый счётчик переходит в состояние, определяемое значением $B = b_{n-1}b_{n-2} \dots b_1b_0$, состояние второго счётчика останется неизменным. В результате этого перехода происходит настройка первого счётчика на режим счёта (вычитания), а режим хранения второго счётчика останется неизменным. Аналогично с поступлением следующих тактовых импульсов определяются режимы и соответствующие переходы для всех вершин приведенного графа. При этом следует отметить, что к моменту окончания формирования серии старт-стопное устройство должно быть готово к формированию активного сигнала на входах асинхронной установки в нулевое состояние всех блоков.

Результаты этих рассуждений представляем в виде табл. 1: таблицы переходов (первые четыре столбца), совмещённой с ней таблицы режимов (следующие два столбца) и таблицы функций возбуждения (последние четыре столбца).

Таблица 1

Совмещённая таблица переходов, режимов и функций возбуждения

F_2	F_1	F_2	F_1	СТ2	СТ1	\bar{L}_2	\bar{P}_2	\bar{L}_1	\bar{P}_1
0	0	1	1	Заг	Хр	0	#	0	#
0	1	#	#	#	#	#	#	#	#
1	0	0	1	–	Заг	1	0	0	#
1	1	1	0	Хр	–	1	1	1	0

В таблице режимы и соответствующие им значения функций возбуждения для безразличных комбинаций наборов отмечаем знаком #. При заполнении таблицы режимов приняты сокращения: Заг – режим загрузки; Хр – режим хранения; «–» – режим вычитания.

Для нахождения минимальной формы функций возбуждения (управления режимами) представляем их в картах Карно с соседним кодированием.

На рис. 4, а и б показаны карты функций разрешения режима загрузки \bar{L}_2 и режима счёта \bar{P}_2 второго счётчика, а на рис. 4, в и г изображены карты функций разрешения режима загрузки \bar{L}_1 и режима счёта \bar{P}_1 первого счётчика.

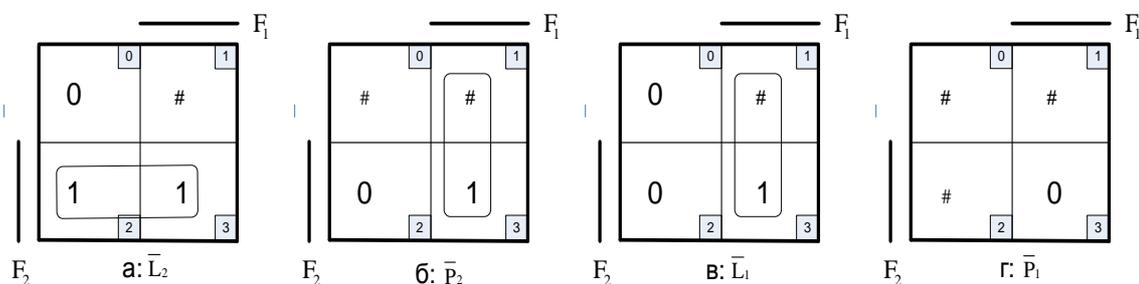


Рис. 4. Карты значений функций разрешения режимов настройки

Выделяя булевы прямоугольники, записываем минимальную ДНФ функций разрешения загрузки $\bar{L}_2 = F_2$ и счёта $\bar{P}_2 = F_1$ второго счётчика и соответствующие функции $\bar{L}_1 = F_1$, $\bar{P}_1 = 0$ первого счётчика.

Обнаружение включения источника питания, переход в начальное (нулевое) состояние, запуск и обеспечение возврата в начальное состояние по окончании формирования заданной серии выполняет старт-стопное устройство, построенное на синхронном D-триггере [7].

Схема формирователя, построенная в соответствии с приведенной в [7] схемой старт-стопного устройства и полученными выше представлениями функ-

ций управления $\bar{L}_1, \bar{P}_1, \bar{L}_2, \bar{P}_2, U$, показана на рис. 5.

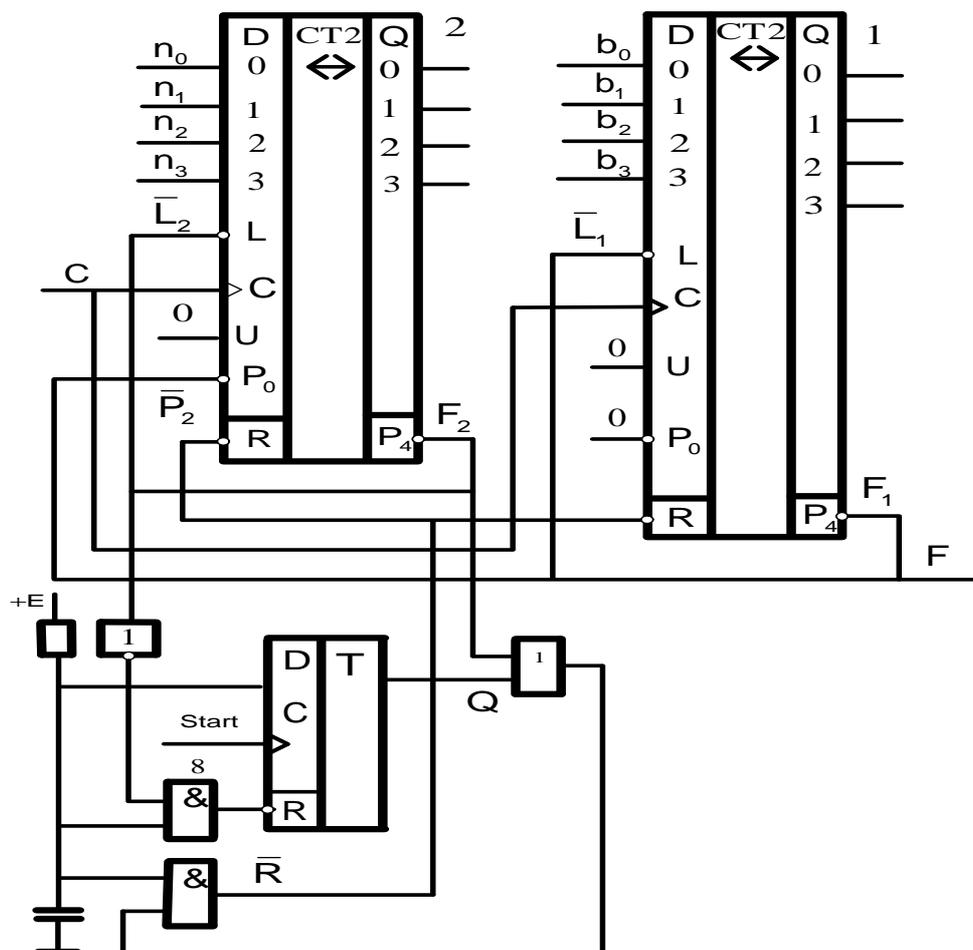


Рис. 5. Схема формирователя

Старт-стопное устройство содержит последовательную цепочку из резистора и конденсатора, подсоединённую к источнику питания E , синхронный D-триггер со входом асинхронной установки в нулевое состояние, два двухвходовых элемента И, двухвходовый элемент ИЛИ. Общая точка последовательно соединённых резистора и конденсатора соединена с информационным входом D-триггера и с одним из входов первого и второго двухвходовых элементов И. На второй вход первого элемента И подаются импульсы остановки процесса формирования выходных импульсов, а его выход соединён со входом асинхронной установки в нулевое состояние D-триггера. Второй вход второго элемента И соединён с выходом двухвходового элемента ИЛИ, входы которого соединены с выходом переполнения второго счётчика и выходом D-триггера. Выход второго элемента И соединён со входами асинхронной установки счётчиков в нулевое состояние. Тактирующий вход D-триггера образует вход подачи импульсов запуска.

При включении источника питания в течение некоторого промежутка времени формируется уровень логического нуля на входах элементов И, обеспечивая уровень логического нуля на их выходах, подсоединённых ко входам асинхронной

установки в нулевое состояние соответственно D-триггера и счётчиков. По окончании переходного процесса, связанного с включением источника питания, D-триггер и оба счётчика переходят в нулевое состояние, обеспечивая уровень логического нуля на выходе D-триггера и на выходах переполнения счётчиков, что ведёт к формированию уровня логического нуля на выходе двухходового элемента ИЛИ, подтверждая уровень логического нуля на выходе второго элемента И и по окончании переходного процесса, связанного с зарядом конденсатора, когда напряжение на нём превысит уровень логического нуля. Поскольку режим асинхронной установки счётчиков в нулевое состояние имеет приоритет по отношению ко всем остальным режимам, то до тех пор, пока на входе второго элемента И (а следовательно, и на его выходе) будет сохраняться уровень логического нуля, нулевое состояние счётчиков будет оставаться неизменным.

Компьютерное моделирование схемы формирователя в САПР Quartus-2 фирмы Altera подтвердило достоверность полученных результатов проведенного синтеза. Таким образом, показаны возможности и достоинства предложенного аппарата синтеза.

Выводы

Схема формирователя одиночной серии импульсов с перестраиваемыми параметрами получена в результате проведенного синтеза, основанного на представлении проектируемого автомата в виде функционально-блочной композиции двух основных взаимосвязанных блоков (счётчиков), начальное состояние которых принимается как состояние логического нуля, а любое другое состояние каждого из блоков – как состояние логической единицы. Входящие в композицию блоки трактуются как простейшие элементы памяти, имеющие два состояния (состояние нуля и состояние единицы), а проектируемый формирователь в целом – как устройство, состоящее из таких элементов, что обеспечило независимость числа наборов от числа разрядов используемых блоков, т. е. от диапазона перестройки параметров формируемой серии.

Это позволило в отличие от известных подходов сократить общее число наборов таблицы состояний, что существенно упростило процедуру синтеза по сравнению с известными классическими методами.

Авторы считают, что схема, полученная в результате проведенного синтеза, не являлась самоцелью статьи. При написании статьи преследовалась основная цель – проиллюстрировать возможности и достоинства предложенного аппарата синтеза, основанного на представлении проектируемого автомата в виде функционально-блочной композиции взаимосвязанных блоков, число которых определяется числом перестраиваемых (программируемых) параметров, и рекомендовать его для синтеза других конкретных схем этого типа.

Список литературы

1. Уэйкерли, Дж. Ф. Проектирование цифровых устройств [Текст]: пер. с англ. / Дж.Ф. Уэйкерли. – М.: Постмаркет, 2002. – 544 с.
2. Соловьев, В. В. Проектирование цифровых систем на основе программируемых логических интегральных схем [Текст] / В. В. Соловьев. – М.: Горячая линия-Телеком, 2001. – 636 с.
3. Коробков, Н. Г. Обобщённые логические функции и системы на программируемой логике [Текст]: моногр. / Н. Г. Коробков, Е. Н. Коробкова, В. Г. Рубанов, В. С. Хар-

Харченко; под. ред. В. С. Харченко. – Х.: Нац. аэрокосм. ун-т им. Н.Е. Жуковского «ХАИ», 2008. – 351 с.

4. Рубанов, В. Г. Логическое проектирование цифровых устройств, основанное на представлении функций в обобщённой форме [Текст]: моногр. / В. Г. Рубанов, Е. Н. Коробкова. – Белгород: Изд-во БГТУ, 2009. – 321 с.

5. Коробкова, Е. Н. Формирователь одиночных импульсов с перестраиваемой длительностью в заданном временном интервале / Е. Н. Коробкова, Ю. И. Ялинич // Открытые информационные и компьютерные интегрированные технологии: сб. науч. тр. Нац. аэрокосм. ун-та им. Н.Е. Жуковского «ХАИ». – Вып. 40. – Х., 2008. – С. 193-205.

6. Rubanov, V. G. Application of Decomposition Method to Cyclic Finite State Machine Synthesis with Reconfigurable Time Parameters of Output Signals [Text] / V. G. Rubanov, E. N. Korobkova, E. P. Dobrinskiy // World Applied Sciences Journal. – 2013. – 25 (1). – P. 69-77.

7. Коробков, Н. Г. Формирователь тактовых импульсов. Патент Украины на полезную модель №53542 / Н. Г. Коробков, Е. Н. Коробкова, В. С. Харченко. – Бюллетень №19, 2010.

Рецензент: д-р техн. наук, проф., зав. каф. О. Е. Федорович, Национальный аэрокосмический университет им. Н. Е. Жуковского «ХАИ», г. Харьков.

Поступила в редакцию 26.05.14.

Синтез формувачів одиночних серій з перебудовуванням числом і тривалістю імпульсів у серії

Запропоновано метод синтезу формувачів одиночних серій перебудовуванням числом і тривалістю імпульсів у серії, оснований на поданні спроектованого автомата у вигляді функціонально-блокової композиції декількох взаємозв'язаних блоків, кожен з яких визначає один із тимчасових параметрів імпульсної послідовності, що формується. Початковий стан блоків, що входять у композицію, трактується як стан логічного нуля, будь-який інший стан блоків, що входять у композицію, як стан логічної одиниці.

Ключові слова: цифрові автомати, формувачі, декомпозиція, логічні функції, синтез, мінімізація.

Synthesis of single series shapers with adjustable pulse duration and the number in the series

We propose a method of synthesis of single series shapers with adjustable pulse duration and the number in the series based on the representation of the designed machine as a functional block composition several interrelated separate units, each of which defines one of the temporal parameters of the pulse sequence generated. The initial state of the blocks included in the composition is treated as a logic zero. Any other condition of each of the blocks in the composition is treated as a logical unit status.

Keywords: digital machines, shapers, decomposition, logic functions, synthesis, minimization.