

УДК 004.7

Ю.К. Апраксин, д-р. техн. наук, проф.,
И.О. Турега, магистр,
Севастоп. нац. техн. ун-т

АНАЛИТИЧЕСКАЯ МОДЕЛЬ ОЦЕНКИ ПОТЕРЬ В МИКРОКОНТРОЛЛЕРЕ УПРАВЛЯЮЩЕЙ СЕТИ

Ю.К. Апраксин, И.О. Турега. Аналітична модель оцінки втрат у мікроконтролері керуючої мережі. Пропонується аналітична модель оцінки часових характеристик вузла мікроконтролерної мережі керуючої мережі, побудована з використанням елементів теорії масового обслуговування. На основі цієї моделі виконана оцінка втрат низькопріоритетних мережевих заявок на різних швидкостях передачі для конкретної мікроконтролерної системи.

Ю.К. Апраксин, И.О. Турега. Аналитическая модель оценки потерь в микроконтроллере управляющей сети. Предлагается аналитическая модель для оценки временных характеристик узла микроконтроллерной сети, построенная с использованием элементов теории массового обслуживания. На основании данной модели произведена оценка потерь низкоприоритетных сетевых заявок на различных скоростях передачи для конкретной микроконтроллерной системы.

Yu.K. Apraksin, I.O. Turega. Analytical model for estimating the losses in the control network's microcontroller. An analytical model for estimating the time characteristics of control network's microcontroller is proposed. The model is constructed with the use of queuing theory elements. Based on the model, the evaluation of low-priority network riders' losses is carried out at various transmission speeds for a particular microcontroller system.

Микропроцессорные системы, выполняющие управляющие и коммуникационные функции, занимают важное место в современной технике. Наиболее простой микропроцессорной системой является универсальный микроконтроллер, использование которого в управляющих сетях ограничено невысокой производительностью при реализации коммуникационных возможностей, но низкая стоимость и доступность не позволяют отказаться от их использования в распределенных системах управления даже в обозримом будущем, в частности, получившая широкое распространение технология локальной сети контролера Controller Area Network — CAN длительный период времени является основой для построения распределенных систем управления.

Предлагаются результаты исследования временных характеристик функционирования микроконтроллера сети на основе разработанной его аналитической модели.

Микроконтроллер управляющей сети представляется как обработчик потоков заявок различных классов — пакетов данных и сигналов от внутренних и внешних источников. При этом последовательность обработки классов заявок определяется заранее известными приоритетами. Интерес представляет поток заявок от сетевых интерфейсов, время их обработки и ожидания. Каждый из источников заявок рассматривается как отдельный генератор. Источники заявок — периферийные интерфейсы (интерфейсы передачи данных и встроенная периферия — таймеры, АЦП, компараторы). Поток заявок каждого источника считается пуассоновским. В качестве очередей используются внутренние буферы и регистры интерфейсов. О наступлении события сигнализируют соответствующие флаги прерываний. Приоритет заявок каждого класса определяется заранее известным приоритетом соответствующего прерывания. При использовании абсолютных приоритетов для поддержания работоспособности программ возникает необходимость в сохранении контекста текущей процедуры — состояния регистров для восстановления дальнейшей работы прерванной процедуры, а это требует дополнительной памяти. Учитывая большое количество источников заявок, возможную высокую интенсивность их поступления, а также относительно малые (от нескольких килобайт до нескольких сотен килобайт) объемы оперативной памяти универсальных микроконтроллеров, предпочтительно использование относительных приоритетов. Единственной прерываемой процедурой является основной цикл

программы, который в общем случае выполняет фоновую, не критичную ко времени, работу. В рамках модели он может быть исключен из рассмотрения как наименее приоритетный и не влияющий на функционирование интерфейсов передачи данных. Все свободное от обработки прерываний время будет занято данной процедурой.

В случае использования управляющей сети на базе

универсального микроконтроллера число обрабатывающих устройств равно единице. Распределение времени обслуживания общего вида, зависящее от класса заявки, может быть известным для каждого из классов в виду открытости реализации соответствующего обработчика.

Блок-схема микроконтроллера, содержащего интерфейсы связи и встроенную периферию, изображена на рис. 1.

Аналитически модель микроконтроллера может быть рассмотрена как система массового обслуживания (СМО) с множеством источников, генерирующих свой простейший i -й поток заявок каждый, $i = 0, 1, \dots, p, \dots, n$. Для каждого из $n + 1$ источников заявок имеется буфер — очередь, вмещающая одну заявку (рис. 2). СМО располагает одним обрабатывающим устройством с известными законами распределения времени обработки для каждого из классов заявок.

Поток нулевого класса обладает наименьшим приоритетом, n -го класса — максимальным.

Рассмотрим поток заявок p -класса заданного приоритета, отражающий нагрузку на один из сетевых интерфейсов.

С использованием принципа аддитивности пуассоновских потоков выполнено объединение заявок с приоритетами выше и ниже p -го в потоки высшего приоритета — h -го класса и низшего приоритета — l -го класса, соответственно. Такая модель будет называться свернутой.

Оценка среднего времени ожидания и среднего времени пребывания в системе заявки p -класса позволит выполнить оценку временных характеристик для любого класса нагрузки на узел. Если допустить, что общее время нахождения заявки p -класса в системе состоит из времени ожидания заявки в очереди и времени ее обработки [1], то среднее время пребывания в системе заявки i -го класса

$$\overline{S}_i = \overline{W}_i + \overline{X}_i, \quad (1)$$

где \overline{W}_i — среднее время ожидания обработки заявки i -го класса.

При этом время пребывания заявки в системе для случая относительных приоритетов может быть рассмотрено как совокупность ряда задержек [2]

$$S_p = T_1 + T_2 + T_3 + T_4 + T_5, \quad (2)$$

где T_1 — время, необходимое на дообработку заявки любого (l, p, h) класса;

T_2 — время, необходимое на обработку заявок h -класса, находящихся в очереди;

T_3 — время, необходимое на обработку заявок h -класса, пришедших за время ожидания обслуживания заявки p -класса;

T_4 — время на обработку заявок p -класса, пришедших ранее рассматриваемой;

T_5 — время обработки заявки p -класса.

В результате анализа предложенных слагаемых получено соотношение для среднего времени ожидания

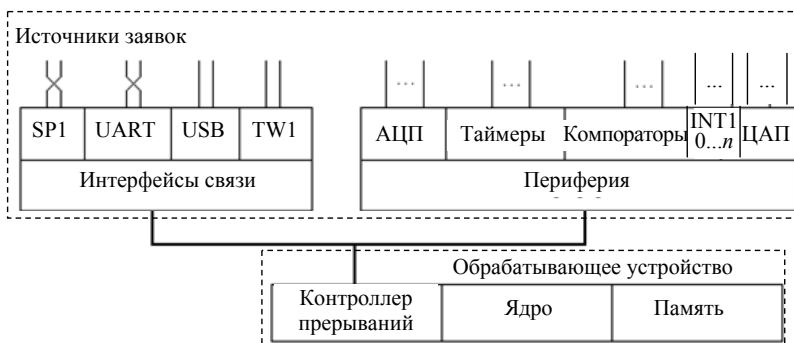


Рис. 1. Блок-схема микроконтроллера управляющей сети

$$\overline{W_p} = \frac{1}{2(1-\rho_h)^2} \sum_{j=l,p,h} \rho_j \frac{\overline{X_j^2}}{\overline{X_j}}, \quad (3)$$

где ρ_j — нагрузка обслуживающего устройства заявками произвольного j -го класса.

Выражение (3) позволяет оценить среднее время ожидания обработки заявки произвольного класса известного приоритета. С помощью выражения (1) может быть определено среднее время пребывания заявки в системе. Для микроконтроллера управляющей сети при достаточно большом количестве источников прерываний можно оценить время обработки сетевого трафика и оптимизировать нагрузку.

В процессе преобразований сделан ряд упрощений. Принято равенство ожидаемых и средних значений времени пребывания заявок в системе, т.е. $\overline{S_p} = \overline{S_i}$. Кроме того, при объединении заявок l и h классов в потоки необходимо учитывать ограниченную емкость очереди для заявок каждого класса. Если расчетная средняя длина очереди будет превышать емкость системы, то часть заявок будет теряться. Средняя длина очереди для заявок i -го класса, $i = \overline{0, n}$

$$\overline{N_i} = \lambda_i \overline{W_i}. \quad (4)$$

Ограничение на длину очереди позволило исключить из уравнения (2) время T_4 задержки на обработку пришедших ранее заявок p -класса. Однако данное ограничение может повлиять на слагаемые T_2 и T_3 , т.к. они будут учитывать ожидание обработки заявок h -класса, которые были отклонены, и обрабатываться на самом деле не будут.

Применение полученных зависимостей для конкретной микропроцессорной системы рассмотрено в предельном режиме работы макета для проектирования и исследования микроконтроллера управляющей сети, построенного на базе универсального микроконтроллера ATmega16 [3].

Для простоты рассмотрим СМО с двумя классами заявок фиксированного времени обработки — h и p (рис. 3). В качестве источников заявок h -класса использовано прерывание по изменению состояния на выводе порта INT1, а p -класса — прерывание по окончании приема данных асинхронным универсальным приемопередатчиком UART с интенсивностью поступления заявок λ_h и λ_p , соответственно. Заявки h -класса имеют более высокий приоритет. Выполнение обработки прерываний не приостанавливается после прихода более приоритетной заявки.

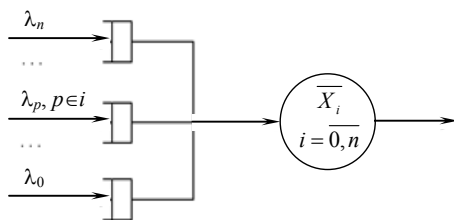


Рис. 2. Модель микроконтроллера в виде СМО:
 λ_i — интенсивность потока заявок i -го класса
 $(i = 0, 1, \dots, p, \dots, n)$; $\overline{X_i}$ — среднее время обработки заявки i -го класса

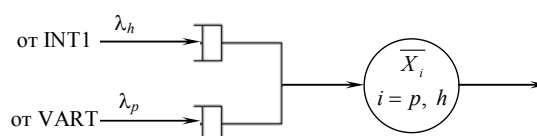


Рис. 3. СМО заявок классов h и p

Представляет интерес поведение предложенной системы в условиях полной нагрузки. Исследовано изменение процента обработки низкоприоритетных задач от интенсивности поступления высокоприоритетных заявок.

С учетом (3) и $\rho_i = \lambda_i \overline{X_i}$ для двух источников заявок

$$\overline{W}_p = \frac{\lambda_h \overline{X}_h^2 + \lambda_p \overline{X}_p^2}{2(1 - \lambda_h \overline{X}_h)^2}. \quad (5)$$

С учетом выражений (4) и (5) средняя длина очереди

$$\overline{N}_p = \lambda_p \frac{\lambda_h \overline{X}_h^2 + \lambda_p \overline{X}_p^2}{2(1 - \lambda_h \overline{X}_h)^2}.$$

Для фиксированного времени обработки сообщений $\overline{X}_i^2 = (\overline{X}_i)^2$.

Порядок работы узла следующий: на вход контроллера прерываний по интерфейсу VART поступают заявки с интенсивностью λ_p , ограниченной сверху частотой работы интерфейса, т.е. для заданной частоты — максимальной. Интенсивность поступления асинхронных заявок λ_h через INT1 постепенно увеличивается, занимая процессорное время. Это приводит к возрастанию очереди от источника UART, в результате контроллер перестает справляться с нагрузкой. Таким образом, можно получить ряд зависимостей для различных скоростей передачи заявок по UART, в которых будет отражена длина очереди относительно растущей λ_h . Данная характеристика позволит оценить предельный режим работы микроконтроллера.

Если принять, что емкость буфера UART ограничена одной заявкой, то величина, обратная \overline{N}_p , будет коэффициентом, отражающим долю обработанных заявок в общем числе поступивших,

$$\overline{K}_p = \frac{2(1 - \lambda_h \overline{X}_h)^2}{\lambda_p (\lambda_h (\overline{X}_h)^2 + \lambda_p (\overline{X}_p)^2)}, \quad (6)$$

где \overline{X}_h — фиксированное время обработки прерывания потока заявок h -класса;

\overline{X}_p — фиксированное время обработки прерывания потока заявок p -класса;

λ_p — фиксированная интенсивность заявок UART, однозначно определяемая частотой;

λ_h — возрастающая интенсивность заявок INT1.

С использованием выражения (6) для ряда стандартных скоростей интерфейса UART построено семейство кривых, отражающее ожидаемые значения коэффициента \overline{K}_p обработки заявок на сетевом интерфейсе узла относительно интенсивности λ_h более приоритетной нагрузки на микроконтроллер от INT1 (рис. 4).

На модели получены экспериментальные значения рассматриваемой характеристики при тех же условиях (рис. 5).

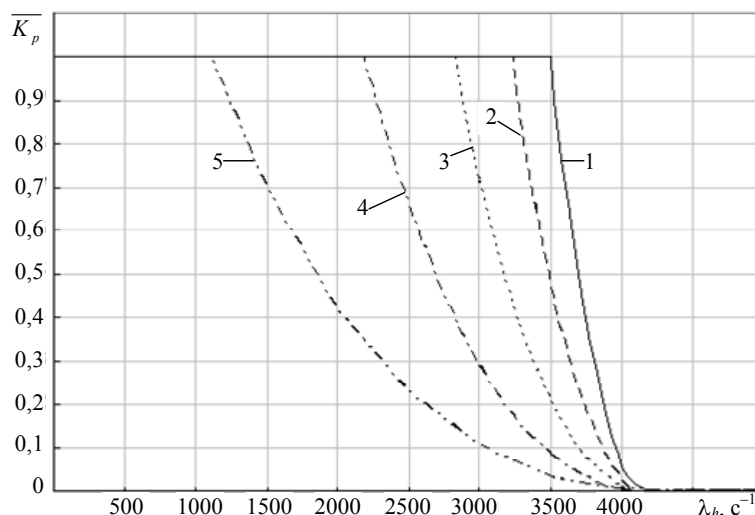


Рис. 4. Расчетные значения коэффициента \overline{K}_p обработки заявок h -класса для скорости передачи данных: 2400 (1), 4800 (2), 9600 (3), 19200 (4), 38400 (5), бит/с

Несмотря на общее сходство характеров изменения кривых, наблюдаются различия, особенно в области, где интенсивность асинхронных событий $\lambda_h \geq 4000 \text{ с}^{-1}$. Это объясняется рядом упрощений, сделанных при построении аналитической модели. В частности, следует учесть роль выражения (4) и связанного с ним ограничения на длину очереди для высокоприоритетных заявок h -класса. В данном случае после насыщения узла сети такими заявками дальнейший рост интенсивности λ_h их поступления перестает влиять на поведение СМО.

Необходимо принять во внимание условия проведения эксперимента. Используемая для проведения эксперимента система ввода и отображения информации создает дополнительную нагрузку на обрабатывающий контроллер, приводя к потерям пакетов данных — заявок.

Полученная в процессе исследования аналитическая модель, позволяет оценить временные характеристики микроконтроллера с множеством сетевых интерфейсов. Экспериментально для конкретного случая выполнена проверка адекватности и выявлены ограничения в работе рассматриваемой модели.

Литература

1. Клейнрок, Л. Теория массового обслуживания / Л. Клейнрок: пер. с англ И.И. Глушко. — М.: Машиностроение, 1979. — 432 с.
2. Niemegeers, I.G. Communication in computer networks: time delay and data rate performance modeling / I.G. Niemegeers. — Ann Arbor, Michigan, U.S.A.: University Microfilms International, 1983. — 231 p.
3. Бобылев, С.Н. Инструментарий для проектирования и исследования сетей микроконтроллеров / С.Н. Бобылев, И.О. Турега // Вестн. СевГУ. Сер. Автоматизация процессов и упр.: Сб. науч. тр. — Севастополь, 2007. — Вып. 83. — С. 110 — 112.

Рецензент д-р техн наук, проф. Севастоп. нац. техн. ун-та Краснодарец Л.А.

Поступила в редакцию 20 марта 2009 г.

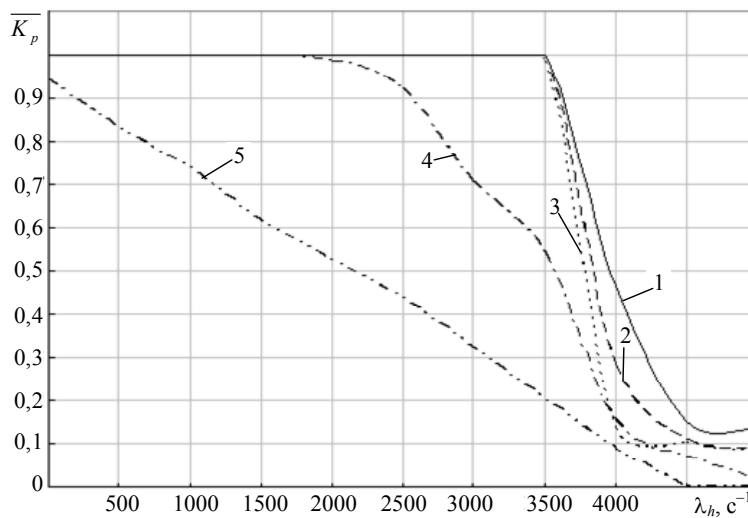


Рис. 5. Экспериментальные значения коэффициента $\overline{K_p}$ обработки заявок h -класса для скоростей передачи данных: 2400 (1), 4800 (2), 9600 (3), 19200 (4), 38400 (5), бит/с